



**UNIVERSIDAD DE ALCALÁ**  
**ESCUELA POLITÉCNICA SUPERIOR**

**TESIS DOCTORAL**

**Búsqueda de estructuras de reguladores en sistemas de control discreto que minimicen los efectos debidos a la utilización de aritmética de precisión finita**

Autor: Jesús F. Sánchez Golmayo  
Director: Dr. D. Francisco López Ferreras

Curso: 2006-2007



**ÍNDICE GENERAL**

**ÍNDICE GENERAL** I

**ÍNDICE DE FIGURAS** V

**ÍNDICE DE TABLAS** XI

**RESUMEN** XIII

**SUMMARY** XV

**CAPÍTULO 1** 1

**INTRODUCCIÓN** 1

**1.1.- Introducción** 1

**1.2.- Objetivos de la investigación y metodología** 3

**1.3.- Estructura de la memoria** 6

**CAPÍTULO 2** 7

**REVISIÓN HISTÓRICA Y CONTEXTO** 7

**2.1.- Introducción** 7

**2.2.- Evolución de la tecnología y de la teoría de sistemas discretos de control** 7

**2.3.- Revisión de los conocimientos** 10

**2.4.- Revisión de las técnicas de diseño de sistemas de control en tiempo discreto** 18

2.4.1.- Diseño clásico 19

2.4.1.1.- Diseño continuo 19

2.4.1.2.- Diseño discreto 21

2.4.1.3.- Síntesis directa 22

2.4.2.- Diseño en el espacio de estados 22

2.4.2.1.- Descripción interna de sistemas lineales continuos muestreados 23

2.4.2.2.- Diseño por realimentación de los estados y observadores	24
2.4.2.3.- Control lineal óptimo cuadrático	28
2.4.2.4.- Control lineal óptimo cuadrático gaussiano (LQG)	30
<b>2.5.- Estructuras de reguladores digitales</b>	<b>33</b>
2.5.1.- Estructuras directas	34
2.5.1.1.- Estructura directa 1D	35
2.5.1.2.- Estructura directa 2D	36
2.5.1.3.- Estructura directa 3D	36
2.5.1.4.- Estructura directa 4D	37
2.5.2.- Módulos de segundo orden	38
2.5.3.- Realización de reguladores PID	40
2.5.4.- Realización en cascada	42
2.5.5.- Realización en paralelo	42
2.5.6.- Realización en escalera	43
2.5.7.- Otras implementaciones	45
<b>2.6.- Escalado en punto fijo de reguladores digitales</b>	<b>46</b>
2.6.1.- Escalado $l_p$	46
2.6.2.- Escalado $l_1$	47
2.6.3.- Escalado en lazo cerrado	49
2.6.4.- Escalado $l_2$	51
2.6.5.- Escalado con escalón unitario	52
<b>CAPÍTULO 3</b>	<b>53</b>
<b>EFFECTOS FWL</b>	<b>53</b>
<b>3.1.- Introducción</b>	<b>53</b>
<b>3.2.- Sistemas de numeración en punto fijo</b>	<b>53</b>
3.2.1.- Sistema de numeración en módulo y signo	54
3.2.1.1.- Cuantificación por truncación	54
3.2.1.2.- Cuantificación por redondeo	56
3.2.1.3.- Cuantificación LSB-1	56
3.2.2.- Sistema de numeración en complemento a dos	58
3.2.2.1.- Cuantificación por truncación	58
3.2.2.2.- Cuantificación por redondeo	60
3.2.2.3.- Cuantificación LSB-1	61
<b>3.3.- Cuantificación de los coeficientes del regulador</b>	<b>62</b>

<i>Índice general</i>	III
<b>3.4.- Cuantificación de las señales</b>	<b>65</b>
3.4.1.- Error de cuantificación en la conversión A/D	66
3.4.2.- Errores de cuantificación en las variables internas y en la salida del regulador	68
<b>3.5.- Ciclos límite debidos a la utilización de la aritmética de precisión finita en sistemas de control en tiempo discreto</b>	<b>74</b>
<b>3.6.- Oscilaciones de Overflow</b>	<b>78</b>
<b>3.7.- Minimización de oscilaciones de ciclos límite y de oscilaciones de overflow</b>	<b>79</b>
<b>3.6.- Detección de ciclos límite en filtros digitales</b>	<b>83</b>
3.6.1.- Cotas de amplitud de los ciclos límite en filtros digitales	84
3.6.2.- Determinación de la cota máxima del periodo de los ciclos límite	89
3.6.3.- Consideraciones en sistemas discretos de control	90
<b>CAPÍTULO 4</b>	<b>93</b>
<b>REPRESENTACIÓN DE SISTEMAS DISCRETOS MEDIANTE MATRICES EFG, ENTORNO DE SIMULACIÓN Y ALGORITMO DE BÚSQUEDA EXHAUSTIVA</b>	<b>93</b>
<b>4.1.- Introducción</b>	<b>93</b>
<b>4.2.- Representación de sistemas discretos mediante matrices EFG</b>	<b>93</b>
4.2.1.- Obtención directa de las matrices EFG	97
4.2.2.- Función de transferencia y representación EFG	98
4.2.3.- Consideraciones sobre la descripción EFG	99
4.2.4.- Aplicación a un sistema discreto de control	100
<b>4.3.- Otras representaciones</b>	<b>102</b>
<b>4.4.- Entorno de simulación</b>	<b>104</b>
<b>4.5.- Detección de ciclos límite en sistemas discretos de control</b>	<b>108</b>
4.5.1.- Fundamentos teóricos	108
4.5.2.- Algoritmo de búsqueda exhaustiva	112
4.5.3.- Detección de ciclos límite	115
<b>CAPÍTULO 5</b>	<b>131</b>
<b>DESARROLLO DE LA INVESTIGACIÓN Y RESULTADOS</b>	<b>131</b>
<b>5.1.- Introducción</b>	<b>131</b>

<b>5.2.- Características del sistema de control</b>	<b>131</b>
<b>5.3.- Análisis del efecto de la cuantificación de los coeficientes del regulador</b>	<b>133</b>
5.3.1.- Análisis de cada estructura con distintos tipos de cuantificación variando el número de bits	133
5.3.2.- Análisis comparativo entre estructuras	<b>139</b>
<b>5.4.- Análisis de los ciclos límite debidos a cuantificación</b>	<b>144</b>
5.4.1.- Resultados de búsqueda por estructuras cuantificando con 6 bits	146
5.4.2.- Resultados comparativos entre estructuras cuantificando con 6 bits	152
5.4.3.- Resultados de búsqueda cuantificando con 8 bits	154
5.4.2.- Resultados comparativos entre estructuras cuantificando con 8 bits	158
<b>CAPÍTULO 6</b>	<b>161</b>
<b>CONCLUSIONES</b>	<b>161</b>
<b>6.1.- Introducción</b>	<b>161</b>
<b>6.2.- Conclusiones generales</b>	<b>161</b>
6.2.1.- Conclusiones sobre el efecto de la cuantificación de los coeficientes del regulador del sistema de control digital	162
6.2.2.- Efecto de los ciclos límite en función del tipo de cuantificación	163
<b>6.3.- Aportaciones originales de la tesis doctoral</b>	<b>164</b>
<b>6.4.- Futuras líneas de investigación</b>	<b>164</b>
<b>Glosario de abreviaturas y símbolos</b>	<b>167</b>
<b>Referencias Bibliográficas</b>	<b>171</b>

**ÍNDICE DE FIGURAS**

Figura 1.1: Esquema de diseño e implementación	4
Figura 2.1: Diagramas de bloques de sistemas de control continuo y discretos	8
Figura 2.2: Diagrama de bloques de un sistema de control continuo	19
Figura 2.3: Diagrama de bloque de un sistema de control muestreado	19
Figura 2.4: Diagrama de bloque de un sistema de control discreto	21
Figura 2.5: Diagrama de bloque de un sistema de control en variables de estado	22
Figura 2.6: Diseño por realimentación de los estados	24
Figura 2.7: Diagrama de un sistema con entrada de referencia	25
Figura 2.8: Sistema de control por realimentación de los estados con observador- predictor	26
Figura 2.9: Implementación digital de observador-predictor	27
Figura 2.10: Diagrama de bloque de un sistema de control óptimo	29
Figura 2.11: Diagrama de bloque de un LQG actual	32
Figura 2.12: Diagrama de bloque de un sistema de control LQG predictor	33
Figura 2.13: Diagramas de flujo de las estructuras 1D y 2D	36
Figura 2.14: Diagramas de flujo de las estructuras 3D y 4D	37
Figura 2.15: Diagramas de flujo de módulos de segundo orden	38
Figura 2.16: Diagrama de flujos de la estructura 1X	40
Figura 2.17: Diagrama de flujos de la estructura 2X	40
Figura 2.18: Diagrama de flujos de un regulador PID	41
Figura 2.19: Descomposición en cascada	42
Figura 2.20: Realización en paralelo	43
Figura 2.21: Realizaciones en escalera	44
Figura 2.22: Escalado en lazo abierto	47
Figura 2.23: Sistema de control en lazo cerrado	49

Figura 2.24: Escalado de un sistema de control en lazo cerrado	50
Figura 3.1: Características de la aritmética en módulo y signo	55
Figura 3.2: Características de la aritmética en complemento a dos	59
Figura 3.3: Diagrama de bloques de un sistema de control muestreado	63
Figura 3.4: Conversor A/D	67
Figura 3.5: Modelo equivalente del conversor A/D	67
Figura 3.6: Modelo de conversor y regulador	67
Figura 3.7: Modelo del producto	69
Figura 3.8: Modelo del regulador	69
Figura 3.9: Modelo general	72
Figura 3.10: Cuantificación en filtro de primer orden	75
Figura 3.11: Filtro de segundo orden	78
Figura 3.12: Característica de saturación	79
Figura 3.13: Esquema de eliminación de ciclos límite	80
Figura 4.1: Sistema discreto	93
Figura 4.2: Estructura 1D con numeración de nodos	96
Figura 4.3: Sistema discreto de control equivalente	100
Figura 4.4: Diagrama de flujos del sistema de control	100
Figura 4.5: Ventana principal del programa	104
Figura 4.6: Ventana de simulación de sistemas	105
Figura 4.7: Ventana de visualización y obtención de la respuesta temporal	106
Figura 4.8: Ventana de búsqueda de ciclos límite	107
Figura 4.9: Ventana de selección del algoritmo de búsqueda	108
Figura 4.10: Sistema de control digital	108
Figura 4.11: Sistema de regulación	109
Figura 4.12: Diagrama de flujo del algoritmo de búsqueda exhaustiva.	114



Figura 4.13: Respuesta ante entrada pulso del sistema de la figura 4.3 cuantificando con 6 bits, TC2 y saturación.	116
Figura 4.14: Proceso de detección de un ciclo límite de periodo $T = 5$ en un sistema de control digital mediante la actualización de $V_{test}$ .	117
Figura 4.15: Ciclo límite con transitorio y periodo pequeño.	118
Figura 4.16: Ciclo límite con transitorio grande y periodo pequeño.	119
Figura 4.17: Ciclo límite con transitorio grande y periodo pequeño.	119
Figura 4.18: Respuesta al pulso de valor 0.35 del sistema cuantificando el regulador con la estructura 1Desc TC2 y 6 bits	120
Figura 4.19: Plano de fases de las variables de estado sin cuantificar del sistema cuantificando el regulador con la estructura 1Desc, TC2 y 6 bits	120
Figura 4.20: Ciclo límite con transitorio pequeño y periodo grande.	120
Figura 4.21: Ciclo límite con transitorio y periodo grandes.	121
Figura 4.22: Respuesta ante una entrada pulso del sistema de control ideal y cuantificando coeficientes y operaciones en el regulador con 6 bits, TC2 y saturación	121
Figura 4.23: Comprobación de ciclo limite detectado	124
Figura 4.24: Diagrama de flujo del algoritmo de detección de búsqueda exhaustiva	125
Figura 5.1: Sistema de control	131
Figura 5.2: Equivalente discreto	132
Figura 5.3: Mapa de ceros y polos del sistema de control en lazo cerrado	132
Figura 5.4: Respuesta ideal al escalón	133
Figura 5.5: Respuesta ideal a la rampa	133
Figura 5.6: Diagrama de flujo del sistema de control	134
Figura 5.7: Respuesta al escalón unitario del sistema con implementación directa TC2, RED y TMS – 5 bits frente a la respuesta ideal	135
Figura 5.8: Respuesta al escalón unitario del sistema con implementación directa, TC2, RED y TMS – 8 bits frente a la respuesta ideal	135
Figura 5.9: Respuesta al escalón unitario del sistema con implementación directa, TC2 con RED y TMS – 16 bits frente a la respuesta ideal	135
Figura 5.10: Respuesta al escalón unitario del sistema con implementación 1D, TC2, RED y TMS – 5 bits frente a la respuesta ideal	136

Fig. 5.11: Respuesta al escalón unitario del sistema con implementación 1D, TC2, RED y TMS – 8 bits frente a la respuesta ideal	136
Figura 5.12: Respuesta al escalón unitario del sistema con implementación 1D, TC2, RED y TMS – 16 bits frente a la respuesta ideal	136
Figura 5.13: Respuesta al escalón unitario del sistema con implementación 1Desc, TC2, RED y TMS – 5 bits frente a la respuesta ideal	137
Figura 5.14: Respuesta al escalón unitario del sistema con implementación 1Desc, TC2, RED y TMS – 8 bits frente a la respuesta ideal	137
Figura 5.15: Respuesta al escalón unitario del sistema con implementación 2D, TC2, RED y TMS – 5 bits frente a la respuesta ideal	137
Figura 5.16: Respuesta al escalón unitario del sistema con implementación 2D, TC2, RED y TMS – 8 bits frente a la respuesta ideal	137
Figura 5.17 : Respuesta al escalón unitario del sistema con implementación 3D, TC2, RED y TMS – 5 bits frente a la respuesta ideal	138
Figura 5.18: Respuesta al escalón unitario del sistema con implementación 3D, TC2, RED y TMS – 8 bits frente a la respuesta ideal	138
Figura 5.19: Respuesta al escalón unitario del sistema con implementación 4D, TC2, RED y TMS – 5 bits frente a la respuesta ideal	138
Figura 5.20: Respuesta al escalón unitario del sistema con implementación 4D, TC2, RED y TMS – 8 bits frente a la respuesta ideal	138
Figura 5.21: Respuesta al escalón unitario del sistema con implementación 4Desc, TC2, RED y TMS – 5 bits frente a la respuesta ideal	139
Figura 5.22: Respuesta al escalón unitario del sistema con implementación 4Desc, TC2, RED y TMS – 8 bits frente a la respuesta ideal	139
Figura 5.23: Respuesta al escalón unitario de las estructuras de implementación directa, 1D, 1Desc, 2D, 3D, 4D y 4Desc con TC2 en saturación y 5 bits respecto de la ideal	140
Figura 5.24: Respuesta al escalón unitario de las estructuras de implementación directa 1D, 1Desc, 2D, 3D, 4D y 4Desc con RED en saturación y 5 bits respecto a la ideal	141
Figura 5.25: Respuesta al escalón unitario de las estructuras de implementación directa 1D, 1Desc, 2D, 3D, 4D y 4Desc con TMS en saturación y 5 bits respecto a la ideal	142
Figura 5.26: Respuesta al escalón unitario de las estructuras 1D, 2D, 3D, 4D e implementación directa con TC2 en saturación y 8 bits	143
Figura 5.27: Respuesta al pulso de valor 0.35 del sistema cuantificando el regulador con la estructura 1Desc TC2 y 6 bits	147

Figura 5.28: Plano de fases de las variables de estado sin cuantificar del sistema cuantificando el regulador con la estructura 1Desc, TC2 y 6 bits	147
Figura 5.29: Respuesta al pulso de valor 0.1 del sistema cuantificando el regulador con la estructura 1Desc, TC2 y 6 bits	149
Figura 5.30: Respuesta al escalón de valor 0.625 del sistema cuantificando el regulador con la estructura 1Desc, TC2 y 6 bits	149
Figura 5.31: Respuesta al pulso de valor 0.215 del sistema cuantificando el regulador con la estructura 4D, TC2 y 6 bits	151
Figura 5.32: Plano de fases de las variables de estado sin cuantificar del sistema cuantificando el regulador con la estructura 1Desc, TC2 y 6 bits	151
Figura 5.33: Promedio de probabilidad de aparición de Cls	152
Figura 5.34: Promedio de las amplitudes de los Cls de la salida en % sobre el módulo del valor máximo a la salida	153
Figura 5.35: Promedio de las cotas de los Cls de la salida en % sobre el módulo del valor máximo a la salida	153
Figura 5.36: Promedio de probabilidad de aparición de Cls	158
Figura 5.37: Promedio de las amplitudes de los Cls de la salida en % sobre el módulo del valor máximo a la salida	159
Figura 5.38: Promedio de las cotas de los Cls de la salida en % sobre el módulo del valor máximo a la salida	159



## ÍNDICE DE TABLAS

Tabla 2.1: Características computacionales de las estructuras directas	38
Tabla 4.1: Evolución de los estados	117
Tabla 4.2: Parámetros de detección	124
Tabla 5.1: Comparativa de valores de la sobreoscilación y del tiempo de establecimiento cuantificando con 5 bits y TC2	140
Tabla 5.2: Comparativa de valores de la sobreoscilación y del tiempo de establecimiento cuantificando con 5 bits y RED	141
Tabla 5.3: Comparativa de valores de la sobreoscilación y del tiempo de establecimiento cuantificando con 5 bits y TMS	142
Tabla 5.4: Comparativa de valores de la sobreoscilación y del tiempo de establecimiento cuantificando con 8 bits y TC2	143
Tabla 5.5: Resultados de la búsqueda de CLs en la estructura Imp direc 6 bits	146
Tabla 5.6: Resultados de la búsqueda de CLs en la estructura 1D 6 bits	146
Tabla 5.7: Resultados de la búsqueda de CLs en la estructura 1Desc con 6 bits	147
Tabla 5.8: Resultados de la búsqueda de CLs en la estructura 2D con 6 bits	148
Tabla 5.9: Resultados de la búsqueda de CLs en la estructura 3D con 6 bits	150
Tabla 5.10: Resultados de la búsqueda de CLs en la estructura 4D con 6 bits	150
Tabla 5.11: Resultados de la búsqueda de CLs en la estructura 4Desc con 6 bits	151
Tabla 5.12: Resultados de la búsqueda de CLs en la estructura Imp directa con 8 bits	154
Tabla 5.13: Resultados de la búsqueda de CLs en la estructura 1D con 8 bits	154
Tabla 5.14: Resultados de la búsqueda de CLs en la estructura 1Desc con 6 bits	156
Tabla 5.15: Resultados de la búsqueda de CLs en la estructura 2D con 8 bits	156
Tabla 5.16: Resultados de la búsqueda de CLs en la estructura 3D con 6 bits	157
Tabla 5.17: Resultados de la búsqueda de CLs en la estructura 4D con 6 bits	157
Tabla 5.18: Resultados de la búsqueda de CLs en la estructura 4Desc con 8 bits	158



## RESUMEN

Los algoritmos de control (reguladores digitales) son sistemas dinámicos discretos que se obtienen como resultado del diseño de un sistema de control discreto y que, por tanto, es necesaria su implementación mediante software y/o hardware digital. La implementación de estos reguladores implica que el valor de las variables y de los coeficientes del filtro digital resultante estén restringidas a un conjunto finito de valores discretos limitado por la longitud de los registros (precisión finita). La aritmética en punto fijo en complemento a dos es la más utilizada en la implementación de reguladores digitales debido a que los microcontroladores y microprocesadores que operan con esta aritmética son baratos y rápidos. La utilización de la aritmética de precisión finita en la implementación de reguladores convierte un sistema de control que, en principio, es lineal en uno no lineal, provocando la aparición de nuevos problemas y efectos FWL (finite word length) de muy difícil estudio analítico, que pueden dar lugar, si no se tienen en cuenta, a que el sistema no funcione según las especificaciones previstas.

Los efectos de la precisión finita (conversión A/D, cuantificación de los coeficientes, ciclos límite y ruido de cuantificación) han sido estudiados por numerosos investigadores en el campo del procesado digital de la señal y en el de los sistemas discretos de control. En la presente tesis doctoral, la investigación se ha desarrollado en el entorno del diseño de un sistema de control en tiempo discreto cuyo regulador se implementa en un microcontrolador o en un ordenador de proceso. Con el objeto de minimizar los efectos de la precisión finita se han desarrollado en estos últimos años varias alternativas de implementación. Se puede optar por implementar directamente la función de transferencia en  $z$  mediante una estructura determinada o dividir el regulador en módulos de primer o de segundo orden.

Dentro de este entorno de trabajo, se han tenido como objetivos generales de investigación el efecto de la cuantificación de los coeficientes del regulador y el análisis del impacto de los ciclos límite producidos por la aritmética de precisión finita en la respuesta del sistema de control en lazo cerrado. Para conseguirlos, se ha introducido en esta tesis doctoral una nueva forma de representación de sistemas discretos muy apropiada para el estudio de los efectos de la precisión finita, y se ha utilizado para desarrollar el entorno de simulación y el algoritmo de búsqueda de ciclos límite en sistemas discretos de control.

Como ejemplo del procedimiento seguido de análisis de los efectos FWL, se ha diseñado un sistema de control digital bastante frecuente en la práctica. A continuación se ha analizado el comportamiento del sistema con diferentes estructuras de implementación del regulador digital ideal obtenido cuando se cuantifican sus coeficientes (modificación de la dinámica del sistema en lazo cerrado) y cuando se cuantifican coeficientes y operaciones simultáneamente (aparición de ciclos límite). El fin que se persigue es obtener una estructura que modifique lo menos posible a la dinámica del sistema y que los posibles ciclos límite que aparezcan tengan el menor impacto sobre la respuesta del sistema.





## SUMMARY

Control algorithms (digital controllers) are dynamic discrete systems. Those systems are obtained designing discrete control system. So, it is necessary an implementation using software and/or digital hardware. The digital implementation forces the variables and filter coefficients to belong to a discrete set of values given by the length of the digital register (finite precision). Two-Complement Fixed-Point Arithmetic is the most used for the implementation of digital controllers because the microcontrollers and microprocessors using such arithmetic are cheap and fast. Using finite precision arithmetic in a controller implementation gives a non-linear control system although the initial specification was linear. This implementation causes new problems and the FWL (finite word length) effects. The analytic study of those effects is very difficult. If this effects are not taken into account, the system can not fulfill the initial specifications.

The effects of finite word length (A/D conversion, coefficient quantization, limit cycles and quantization noise) has been studied numerous researchers in signal processing and in discrete control systems. In this thesis, research has been developed in the design of discrete-time control system where the controller are implemented by a microcontroller or a computer for the processing. In order to minimize the finite length arithmetic effects several implementations have been developed in the last years. Implementation of the transfer function can be perform using a given structured or can be divided in first and second order modules.

The controller quantization of coefficients and the analysis of the limit cycles produced by the finite length arithmetic in the closed loop control systems are the general objectives in this research. This thesis introduce a new way to represent the discrete system very appropriated for finite length effect study. This representation has been used to develop the simulation workbench and the algorithm to look for limit cycles in the discrete control systems.

As an example to show the procedure, a well-known digital control system has been designed. Alter the design, the behaviour of the system has been analyzed with different structures to implement the ideal controller, where the coefficients (the closed loop system are modified) and the coefficients and operations (limit cycles can appear) are quantized. The goal is to obtain a structure with minimum modification of the ideal system and with minimum effects from the limit cycles over the system response.



# CAPÍTULO 1

## Introducción

### 1.1.- Introducción

Finalizado el proceso de cálculo y diseño de un regulador digital llega el momento de su implementación mediante software y/o hardware digital. La implementación de estos reguladores en hardware y/o software implica que el valor de las variables y de los coeficientes del filtro digital resultante estén restringidos a un conjunto finito de valores discretos limitado por la longitud de los registros (precisión finita). Se han descrito varios tipos de sistemas de numeración y aritméticas para la implementación de filtros digitales: aritmética en punto fijo, aritmética en punto flotante, aritméticas distribuidas, logarítmica, códigos digitales sellados, sistemas de números residuales, números de Fibonacci, transformaciones de Fermat, etc. Es la aritmética en punto fijo en complemento a dos la más utilizada en la implementación de reguladores digitales. Los microcontroladores que operan con esta aritmética son baratos y rápidos. La utilización de la aritmética de precisión finita en la implementación de reguladores convierte un sistema de control que en principio es lineal en uno que es no lineal provocando la aparición de nuevos problemas y efectos FWL (finite word length) de muy difícil estudio analítico, que pueden dar lugar, si no se tienen en cuenta, a que el sistema no funcione según las especificaciones previstas.

Los algoritmos de control digital se suelen realizar mediante microcomputadores y microprocesadores, cuyos registros internos tienen longitudes de palabra de 8, 16 ó 32 bits. En esta implementación aparecen errores cuyas causas más importantes son la producida por el efecto de la cuantificación de los coeficientes de la función de transferencia del regulador y la debida a los errores de redondeo o truncado de las operaciones internas para su almacenamiento en registros de longitud de palabra finita. En los sistemas de control en tiempo discreto se distinguen tres tipos de fuentes de error:

- Conversión A/D y almacenamiento.
- Truncados y redondeos en operaciones aritméticas en el regulador.
- Cuantificación de los coeficientes de las ecuaciones en diferencias del regulador.

En las operaciones aritméticas y en la conversión A/D se pueden producir desbordamientos (overflow) en los registros que se pueden evitar con un conveniente escalado. Los efectos debidos al redondeo y de la cuantificación dependen del sistema de realimentación y de los detalles del algoritmo de control. Se puede influir de manera considerable sobre estos efectos cambiando la ley de control o los detalles del algoritmo. En términos generales los efectos del redondeo y/o truncado dan lugar a errores pequeños, mientras que los efectos de los desbordamientos pueden ser desastrosos. Tanto unos como

otros pueden dar lugar a oscilaciones en los nodos o ciclos límite. La cuantificación de los coeficientes puede provocar inestabilidad en el sistema de control, pero en todo caso este es un efecto determinista.

Los efectos de la precisión finita (conversión A/D, cuantificación de los coeficientes, ciclos límite y ruido de cuantificación) han sido estudiados por numerosos investigadores en el campo del procesamiento digital de la señal y en el de los sistemas discretos de control. Seguidamente se expone un repaso breve de las principales aportaciones en el análisis de estos problemas.

En el contexto del filtrado digital los pioneros fueron R.B. Blackman y Bertram [BER58] que estudiaron el efecto de banda muerta y el ciclo límite asociado a ella, Jackson [JAC69] desarrolla técnicas para el estudio de la banda muerta y ciclos límite en filtros digitales de primer y segundo orden. Ya en los años setenta, Parker y Hess [PAR79], desarrollan métodos basados en hallar cotas de amplitud para los ciclos límite, que llegan a ser útiles para determinar la longitud de palabra de los registros del filtro. Mullis y Robert [MUL76] realizan filtros digitales con estructuras que producen unos resultados aceptables en cuanto al ruido de redondeo a la salida del filtro; para ello utilizan estructuras en variables de estado, obteniendo realizaciones que carecen de ciclos límite.

En años siguientes, debido al avance de la tecnología (aumento de la longitud de palabra de los registros, utilización de procesadores en coma flotante, etc.), los estudios van en la dirección de la búsqueda de estructuras de implementación de filtros que minimicen o eliminen estos efectos. En el caso de los ciclos límite y de overflow las investigaciones van encaminadas en la dirección de buscar algoritmos de detección y caracterización de ciclos límite centrados únicamente en asegurar la estabilidad global y asintótica del filtro, como los de Bauer y Leclerc [BAU91], Premaratne, Kulasekera, Bauer y Leclerc [PRE96], A. Alvarez y D. Osés [ALV98], y los que proponen la obtención de cotas de amplitud que delimitan la zona del espacio donde pueden detectarse ciclos límite como los de P. P. Vaidynathan y V. Liu, B. D. [VAI87], Green y L. E. Turner [GRE88], Premaratne, Kulasekera, Bauer y Leclerc [PRE96], E. N. Shafik e I. W. Sandberg [SHA95]. Así mismo pueden encontrarse otros artículos relacionados con la eliminación de ciclos límite en determinadas estructuras o con la obtención de nuevas estructuras libre de ciclos límite como los de L. E. Turner [TUR83], B. W. Bomar [BOM85], T. I. Laakso, M. Lang y T. Saramáki [LAA94], J. S. Fernando y M. D. Ercegavac [FER97], Guo Fan Xu y T. Bose [XU97].

En la bibliografía examinada se ha observado que durante los primeros años la investigación se ha dirigido hacia el estudio del ruido de cuantificación en las operaciones, sensibilidad de los parámetros, establecimiento de cotas de ciclos límite, detección de la existencia o no de ciclos límite en diferentes estructuras, delimitar la zona del espacio donde se producen y buscar estructuras libres de ellos, más tarde se proponen algoritmos de búsqueda exhaustiva y parcial y más recientemente se realiza un estudio de gran número de filtros estableciendo con ellos nuevas cotas.

En el campo de los sistemas muestreados de control los pioneros fueron: Bertram [BER58] Slaughter [SLA64], Knowles y Edwards [KNO65], Johnson [JON65] y Curry [CUR67] estudiaron el ruido de redondeo en casos particulares de sistemas de control muestreados calculando y mejorando cotas.

En la década de los 80 las investigaciones se centran en los problemas de implementación con longitud de palabra finita de reguladores óptimos. Sripad [SRI77] estudió con alguna profundidad el ruido de redondeo de las operaciones y la precisión finita de los coeficientes en las especificaciones de funcionamiento del Filtro de Kalman Discreto de un LQG (controlador lineal cuadrático gaussiano), P. Moroney [MOR83] estudio el ruido de redondeo y escalado en la implementación de un LQG, Miller [MIL88] estudia la estabilidad relacionada con la cuantificación, D. Williamson y K. Kadiman [KAD89] optimizaron un LQG bajo la condiciones longitud de palabra finita, Ketao Liu y Robert E. Skelton [LIU92] describen un algoritmo para su calculo y obtienen un  $LQG_{FW}$  y Mario A. Rotea y Darrell Williamson [ROT95] sobre el mismo tema. Ian J. Fialho y Georgiou [FIA94), Giang Li [LI98], S. Chen, J. Wu, R. H. Istepanian, y Whidborne [CHE99] estudian la forma de obtener implementaciones con precisión finita óptimas desde el punto de vista de la estabilidad y robustez del sistema de control. Bamiet [BAM03] estudia los efectos FWL y el comportamiento del control digital con modelo entre muestras en la frecuencia de muestro. Jinxin Hao, Gang Li y Chunru Wan [HAO06] obtienen dos clases de estructuras de reguladores digitales óptimas y robustas desde el punto de vista FWL.

En el contexto del control las investigaciones al principio corrían paralelas pero en los años 80 se separan puesto que el análisis de estos fenómenos en el campo del control es más complicado ya que dependen no solo del funcionamiento del propio regulador digital sino también del periodo de muestreo y del sistema a controlar (el sistema opera en lazo cerrado). En los últimos 10 años los trabajos han ido encaminados a encontrar estructuras óptimas de controladores que minimicen los efectos (FWL) y que aseguren la estabilidad y robustez del sistema. La solución del problema matemático todavía esta sin resolver. Por otra parte, no se ha encontrado ningún trabajo de investigación relacionado con el análisis y caracterización de los ciclos límite en reguladores implementados en una determinada estructura, de forma que pueda estudiarse el impacto que pudieran tener sobre un sistema a controlar.

## 1.2.- Objetivos de la investigación y metodología

La investigación se va a desarrollar en el entorno del diseño de un sistema de control en tiempo discreto implementado en un microcontrolador o en un ordenador de proceso. Dentro de este entorno de trabajo, vamos a tener como objetivo general de investigación el análisis del impacto de los ciclos límite producidos por la aritmética de precisión finita cuando se implementa un regulador digital con un algoritmo de control en hardware o software. Una vez determinada la función de transferencia en  $z$  del regulador o sus ecuaciones en diferencias queda la tarea de desarrollar el algoritmo que lo implemente. Con el objeto de minimizar los efectos de la precisión finita se han desarrollado en estos últimos años varias alternativas de implementación. Se puede optar por implementar directamente la función de transferencia en  $z$  mediante una estructura determinada o dividir el regulador en módulos de primer o de segundo orden. Algunos autores proponen como Phillips y Tagle [PHI90] esta segunda alternativa.

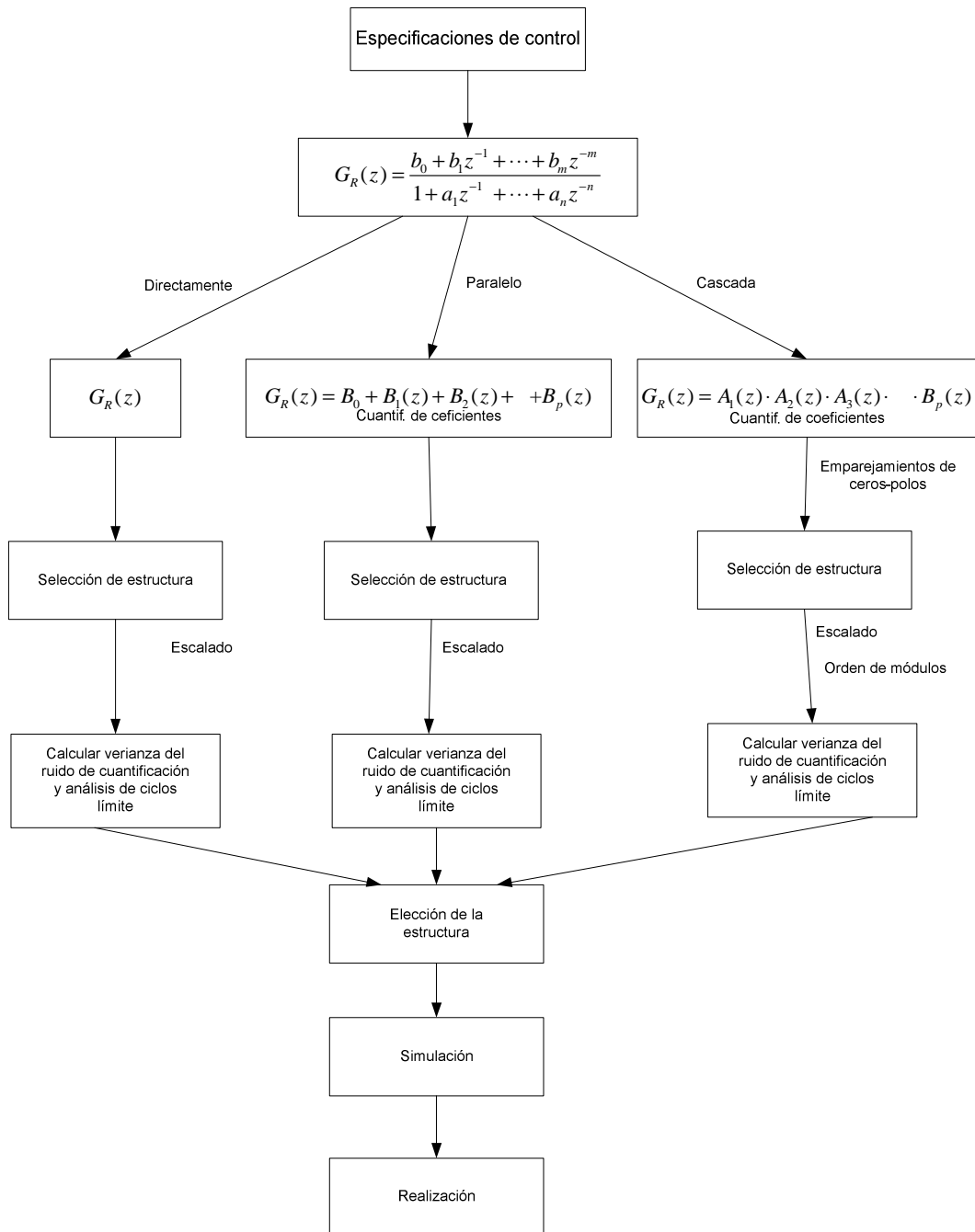


Figura 1.1: Esquema de diseño e implementación

En este trabajo se van a estudiar estructuras de implementación siguiendo ambos caminos, de forma que los pasos que se seguirán en su estudio son:

- Especificaciones del sistema.
- Determinación de la función de transferencia del regulador.

- Factorización en alguna de las formas polinomiales (serie, cascada, celosía, módulos de segundo orden, etc.) si procede.
- Transformación en ecuaciones en diferencias.
- Selección de la longitud de palabra y cuantificación de los coeficientes.
- Aplicación a cada módulo el procedimiento pole-zero pairing si es necesario.
- Seleccionar la estructura del regulador (1D, 2D, 3D, 4D, 1X, 2X, etc.) para cada módulo.
- Aplicar el procedimiento de escalado independientemente para cada módulo.
- Fijar el orden del módulo apropiado si es pertinente.
- Simular/emular el funcionamiento del regulador en lazo abierto y determinar el rango dinámico de las variables internas de cada módulo ante una entrada escalón.
- Emulación/simulación de la implementación del sistema de control muestreado en lazo cerrado para comprobar el cumplimiento de las especificaciones de diseño requeridas.

Esta forma de trabajo viene representada en la fig. 1.1.

La investigación propuesta en esta tesis doctoral se va a realizar sobre el diseño e implementación con control digital de posición de un servomotor. Aunque el sistema es de bajo orden se pueden presentar problemas de diseño e implementación. Se pueden utilizar varios tipos reguladores digitales: reguladores PID, un regulador digital por el método de Truxal, realimentación del vector de estado y realimentación del vector de estado con filtro de Kalman, etc. Posteriormente se estudiarán las diferentes implementaciones en un microprocesador.

Una vez fijado el periodo de muestreo y diseñado el regulador elegido se procederá al estudio de diferentes estructuras de implementación analizando su comportamiento en el funcionamiento en lazo cerrado frente a la presencia de ciclos límite en la variable controlada.

Dentro del esquema general de diseño e implementación en esta tesis nos vamos a centrar en el estudio de las diferentes estructuras de implementación más utilizadas en la práctica, investigando sobre la presencia o ausencia de los ciclos límite, valorando su número y amplitud y con ello poder decidir sobre cuál es la estructura más adecuada para la aplicación propuesta.

Por lo tanto las fases de investigación son las siguientes:

- Creación de software de simulación/ emulación de sistemas de control.
- Creación de algoritmos de búsqueda exhaustiva de ciclos límite determinando su número y amplitud con diferentes estructuras y su impacto en la salida ante entrada nula o constante.
- Analizar y comparar el efecto de los ciclos límite en función de la estructura y cuantificación sobre el comportamiento del sistema de control.

- Análisis de resultados y determinación de la estructura óptima de implementación.
- Conclusiones generales.

### **1.3.- Estructura de la memoria**

La presente memoria consta de seis capítulos. El capítulo actual sirve de introducción y en él se reflejan de forma breve el contexto y los principales objetivos de investigación. En el capítulo dos se presentan los conceptos fundamentales sobre los que se basa la investigación, se analiza con profundidad el estado actual del conocimiento que se tiene sobre el tema tratado, se realiza una revisión de las técnicas de diseño clásicas y modernas de sistemas de control digital (normalmente sistemas muestreados) que nos conducen a la determinación del regulador, se analizan las estructuras de implementación de reguladores digitales más utilizadas y los métodos de escalado en sistemas realimentados. En el capítulo tres se analizan los efectos de la precisión finita en el contexto del filtrado digital y en sistemas de control digital, la relación entre cuantificación de los coeficientes y estabilidad, el ruido de cuantificación y la problemática de los ciclos límite. En el capítulo cuatro se presenta un método general de representación de sistemas discretos, el entorno de simulación por ordenador de sistemas discretos y el algoritmo de búsqueda de ciclos límite ante entrada nula. En el capítulo cinco se presentan y analizan los resultados. En el último capítulo se presentan las conclusiones, las aportaciones originales de esta tesis y futuras líneas de investigación.



## CAPÍTULO 2

### Revisión histórica y contexto

#### 2.1.- Introducción

Antes de abordar el trabajo de investigación que ha conducido a la presentación de esta tesis doctoral se ha realizando un exhaustivo estudio del estado actual de los conocimientos relacionados con la teoría de sistemas discretos de control y más en concreto los relacionados con los efectos que produce la aritmética de precisión finita en la implementación del regulador. Para ello se han consultado un número importante de libros, artículos y revistas internacionales especializadas en el tema cuyo contenido y conclusiones relacionados con el objeto de nuestra investigación comentaremos.

Este capítulo se va a dividir en varios apartados. En el primero se expone una breve evolución de la tecnología y teoría de control de sistemas de control digitales. En el segundo se presentan, ordenadas por efectos y en el tiempo, las aportaciones más importantes relacionadas con los efectos FWL en la realización e implementación de filtros digitales y reguladores, prestando especial atención a las relacionadas con el estudio de los ciclos límite objeto de esta investigación. En tercer lugar se realiza una somera descripción de las técnicas de diseño de un sistema de control digital. En cuarto lugar se analizarán las estructuras de implementación de reguladores y por último se estudiarán los procedimientos de escalado de reguladores digitales.

#### 2.2.- Evolución de la tecnología y de la teoría de sistemas discretos de control

En la primera mitad de la década de los 50 del pasado siglo se empezaron a aplicar computadores digitales en el control de misiles y en la aviación; los de propósito general eran tan grandes, tan caros y tan poco fiables que se desarrollaron unidades especiales llamadas analizadores digitales diferenciales (DDA) para estas aplicaciones. A mediados de ésta década se empezaron a utilizar en el control de procesos industriales (DDC) principalmente en las refinerías de petróleo (Texaco). En estos sistemas el computador ejercía dos funciones: supervisión y control, reemplazando a los reguladores analógicos. Estos sistemas presentaban sus ventajas: flexibilidad, programación, comunicación, sencillez. Fue tal su expansión que empezaron a sustituir a los sistemas de control analógicos aunque fuesen incluso más caros. Aparecieron nuevos problemas en el diseño, tales como la elección del periodo de muestreo, confección de algoritmos de control, etc.

En los años 60 hubo un desarrollo en la tecnología de los computadores digitales muy grande; cada vez eran más pequeños, más fiables y más rápidos dando lugar a la aparición del denominado minicomputador y de los computadores especiales de procesos. Estos se podían aplicar en procesos más pequeños. Su número creció exponencialmente. El minicomputador era todavía un sistema demasiado grande y caro para muchos sistemas de control. La aparición del microprocesador o microcomputador en los años 70 y más tarde el microcontrolador en los 80 produjo cambios drásticos de forma que es más barato utilizar un microcontrolador en un solo lazo de control que un controlador analógico. Hoy día es extensivo el uso de microcontroladores avanzados y DSP en sistemas de control.

Diagrama de bloques de un sistema de control continuo SISO

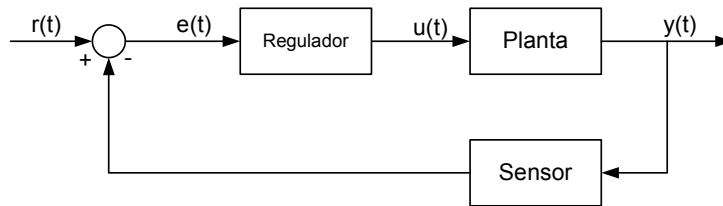


Diagrama de bloques de un sistema de control continuo discreto

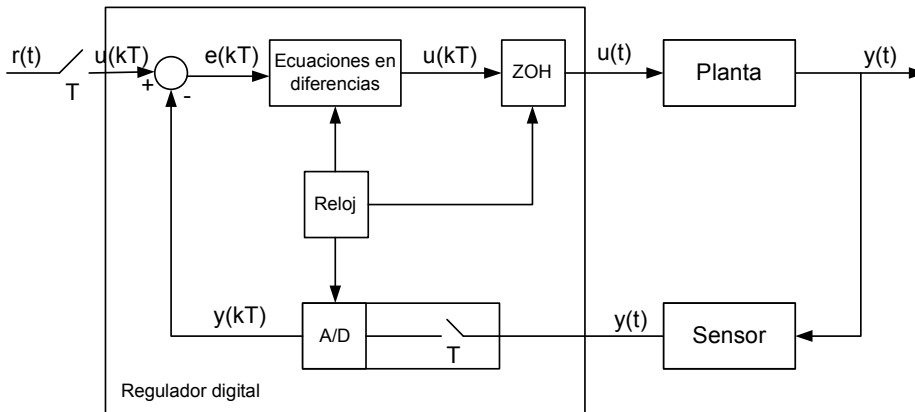


Diagrama equivalente para el diseño discreto

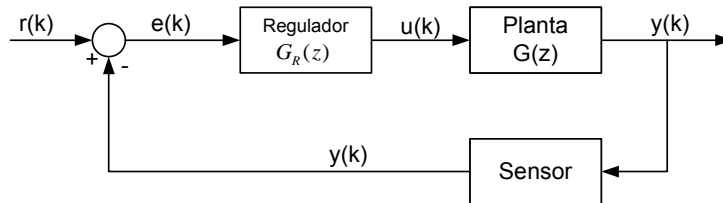


Figura 2.1: Diagramas de bloques de sistemas de control continuo y discretos

Las figuras representan los diagramas de bloques de un sistema de control analógico (SISO) y su equivalente de control digital o por computador. La única diferencia que hay entre un control digital; aparte de los nuevos componentes del sistema digital (convertidores A-D y D-A, algoritmo de control y el reloj) y un sistema de realimentación analógica común

es que la ley de control se realiza empleando un regulador digital, un computador o un microcontrolador de forma que las clases de leyes de control pueden ser muy diferentes (es fácil hacer cálculos no lineales, tomar decisiones lógicas, almacenar datos del sistema, etc.).

La teoría del control discreto está íntimamente relacionada con la teoría de los sistemas muestreados ya que una de las aplicaciones más importante de esta es precisamente el control de sistemas por computador. Estos sistemas operan sobre las variables del proceso solamente en los instantes de muestreo. Fue Shanon (1949) quien puso de manifiesto las condiciones necesarias para reconstruir una señal a partir de sus muestras. Las primeras contribuciones fueron debidas a Oldenburg y Sartorius (1948); utilizaron ecuaciones en diferencias para definir el comportamiento de un galvanómetro estabilizado por un troceador.

Los métodos transformados aparecieron durante y después de la Segunda Guerra Mundial como consecuencia de las investigaciones en los sistemas radar que como se sabe son sistemas intrínsecamente muestreados. El pionero fué Hurewicz (1947) definiendo la transformada de una secuencia. Mas tarde Ragazzini y Zadeh (1952) en EEUU la definieron como la transformada  $z$ . Tsyarkin (1950) en la Unión Soviética la llamó transformada discreta de Laplace. Barker (1952) en Inglaterra también la desarrolló independientemente de estos.

La teoría de la transformada se desarrolló en gran parte gracias a las investigaciones de un grupo de la Universidad de Columbia en Estados Unidos. Los miembros más notables de este grupo que dirigía Ragazzini fueron: Kalman, Jury, Zadeh, Bertram, Franklin, Freeman, Kranc, etc. Algunos de estos investigadores escribieron excelentes libros de texto donde se plasma teoría del análisis y diseño de sistemas discretos de control mediante el uso de las transformadas.

En la década de los 50 se desarrolló la teoría de control en variables de estados. El enfoque de la descripción interna de sistemas fue aplicado al control por Kalman. Definió los conceptos de observabilidad y controlabilidad. Bellman y Pontryagin aplicaron la teoría de optimización a los problemas de control. Se aplicó el cálculo de variaciones al control no lineal. Kalman resolvió el problema del control óptimo resolviendo una ecuación de Riccati. El control óptimo se puede implementar muy bien en el control por computador.

En los años 60 se desarrolló la teoría de control estocástico y dentro de ella la teoría Lineal Cuadrática Gaussiana (LQG) que es indispensable en el diseño de sistemas lineales multivariantes. En los años 70 varios investigadores (Kalman, Rosenbrock, Kucera, Wonham, etc.) emplearon métodos polinomiales para resolver problemas específicos de control, estableciendo el carácter algebraico de ellos y dando un nuevo enfoque a la teoría de control de sistemas lineales.

Han sido necesarios avances en modelado e identificación de sistemas en línea y fuera de línea para poder aplicar la teoría de control digital a casos prácticos Astrom y Eykhoff (1971) y Goodwin y Payne (1977). En los años 80 se avanzó en el desarrollo de algoritmos de control, en la teoría de control adaptativo, en el control robusto, etc., gracias a la posibilidad y viabilidad de implementación de este tipo de control en un computador.

### 2.3.- Revisión de los conocimientos

Los problemas que se presentan en la implementación digital de controladores han sido estudiados por numerosos investigadores en el contexto del diseño de filtros digitales y en el de los sistemas discretos de control, de forma que, por ejemplo, en el estudio de los ciclos límite que aparecen en filtros y reguladores digitales existen más de 500 referencias bibliográficas en libros y artículos publicados en revistas y congresos [LAA94]. Gracias a esta intensiva investigación se ha conseguido una mejora sustancial en el comportamiento de los sistemas de control digitales y en la implementación de sistemas de control complejos. Para poder entender la problemática se va a realizar una revisión bibliográfica de las aportaciones más importantes en cada campo.

“Linear Data-Smoothing and Prediction in Theory and Practice”  
R. B. Blackman. (1965)

Publica un primer estudio, denominándolo “efecto de banda muerta” (deadband effect), definiéndola como los intervalos de amplitud entre los cuales están confinados los ciclos límite. En el estudio considera ciclos límite de primer orden, en filtros de orden arbitrario, con redondeo tras la suma de productos realizados en precisión completa.

“An Analysis of Limit Cycles Due to Multiplication Rounding in Recursive Digital Filters”  
L. Jackson. (1969)

Realiza un estudio de ciclos límite en sistemas de primer y segundo orden al utilizar aritmética de precisión finita en punto fijo con redondeo. Interpreta las oscilaciones de ciclo límite en términos del movimiento de los polos del filtro equivalente sobre la circunferencia unidad, efecto que denomina “effective-value”. Esta aproximación es, en muchos casos, inexacta al tratar de linealizar un proceso altamente no lineal como es la cuantificación.

“Limit-Cycle Oscillations in Digital Filters”  
Sydney R. Parker, Sigurd F. Hess (1971)

Presentan tres aproximaciones diferentes (basadas en el método directo de Lyapunov, mediante formulación matricial y modelo lineal de valor efectivo) para estimar los límites de amplitud de los ciclos límite en filtros de segundo orden.

“An Absolute Bound on Limit Cycles Due to Roundoff Errors in Digital filters”  
James L. Long and Timothy N. Trick (1973)

Obtienen una nueva formulación para determinar la cota de amplitudes máximas de los ciclos límite en filtros digitales con aritmética en punto fijo con redondeo. En primer lugar realizan una formulación independiente del orden del filtro y del periodo del ciclo límite, procediendo posteriormente a aplicarlo al caso de filtros de segundo orden. Los resultados obtenidos son computacionalmente más sencillos que los obtenidos por Parker y Hess. Particularizando para los casos de periodo 1 y 2 obtiene los límites propuestos por Jackson.

“Minimum Norm Recursive Digital Filters that are Free of Overflow limit Cycles”

Casper W. Barnes and Adly T.Fam (1977)

En este artículo se demuestra que cualquier filtro digital que es linealmente estable y utiliza aritmética para la cual el overflow no incrementa la norma Euclídea del vector de estados, puede realizarse de tal forma que esté libre de oscilaciones de overflow. Este diseño tendrá el mínimo número de elementos de retardo, pero generalmente requiere mayor número de sumas y multiplicaciones que la realización en forma directa.

“Finite Word Effects in Block-State Realizations of Fixed-Point Digital Filters”  
Casper W.Barnes and Shinji Shinnaka (1980)

Se realiza un estudio de los efectos derivados de la utilización de longitud de palabra finita, en los registros, para un tipo de realización por bloques, derivada de las ecuaciones en variables de estado que definen la función de transferencia del filtro. Para este tipo de realización, se obtiene, que el rango dinámico de las variables de estado es independiente de la longitud del bloque, el ruido de redondeo decrece con la longitud del bloque y si el filtro es realizado en forma normal, pueden eliminarse los ciclos límite.

“Low Roundoff Noise and Normal Realizations of Fixed Point IIR Digital Filters”  
William L.Mills, Clifford T.Mullis and Richard A. Roberts. (1981)

Presentan dos tipos de realizaciones para secciones de segundo orden en función de los parámetros de la función de transferencia,  $H(z)$ , deseada. Estas estructuras, además de presentar bajo ruido de redondeo, ofrecen baja sensibilidad a los coeficientes y están libres de oscilaciones de overflow.

“Elimination of constant-input limit cycles in recursive digital filters using a generalised minimum norm”  
L.E. Turner, B. Sc., Ph. D. (1981)

Trabajo en el que se presenta el concepto de normal mínima no euclídea. Este concepto es utilizado para la eliminación de ciclos límite ante entrada nula y entrada constante en secciones de segundo orden.

“Maximum Amplitude Zero-Input Limit Cycles in Digital filters”  
D.C. Munson, J.H. Strickland and T.P. Walker (1984)

En este artículo se desarrolla un algoritmo para encontrar la amplitud máxima de los ciclos límite (independientemente del periodo de mismo) ante entrada cero en filtros digitales IIR de segundo orden.

“An Improved Sufficient condition for Absence of Limit Cycles in Digital Filters”  
P.P. Vaidynathan and V. Liu (1987)

Demuestran que si la matriz de transición de estados ( $A$ ) de una estructura de un filtro digital es tal, que cumple que la matriz resultante de hacer  $D-A^TDA$  es definida positiva para alguna matriz diagonal  $D$  de elementos positivos, es condición suficiente para que puedan

suprimirse los ciclos límite ante entrada cero. Como resultado explican la ausencia de ciclos límite en las estructuras en celosía de Gray-Markel en el espacio de estados.

New Limit Cycle bounds for Digital Filters”  
B.D. Green and L.E. Turner (1988)

Proporcionan unos nuevos límites, independientes del periodo, para los ciclos límite, ante entrada cero y constante, en filtros digitales con aritmética en punto fijo. Estos límites son aplicables a sistemas de cualquier orden. Así mismo, se presentan expresiones analíticas para obtener los límites de la cota cuando las secciones son de segundo orden y un algoritmo para obtener estos límites cuando las secciones son de orden mayor.

“Zero Input Limit Cycles due to Rounding in Digital Filters”  
Tamal Bose and David Brown (1989)

Los autores establecen en este artículo las condiciones necesarias para la existencia de ciclos límite de periodo  $T$ , ante entrada nula, debidos al redondeo en filtros de ciclos límite de periodo  $T$ , ante entrada nula, debidos al redondeo en filtros digitales. También establecen las condiciones geométricas suficientes para la existencia de ciclos límite de periodos uno, dos y  $T$ , debidos al redondeo.

“A Computer-Aided Test for the Absence of limit Cycles in Fixed-Point Digital Filters”  
Peter H. Bauer and Loui-Jérôme Leclerc (1991)

Hasta este momento no existía ninguna referencia sobre la búsqueda exhaustiva de ciclos límite en filtros digitales global y asintóticamente estables. En este artículo se presenta un algoritmo de búsqueda de ciclos límite, aplicable a filtros digitales en todas las formas directas, independientemente del tipo de cuantificación, del número de cuantificadores y del orden del filtro. Los autores definen, así mismo, los límites de amplitud y periodo de los ciclos límites en filtros digitales implementados en formas directas.

“Low-Roundoff-Noise Limit-Cycle-Free Implementation of Recursive Transfer Functions on Fixed\_Point Digital Signal Processor” (1994)

Presenta un método para la implementación de filtros digitales recursivos en un procesador digital con aritmética en punto fijo. El método se basa en la conexión en paralelo de secciones de primer y segundo orden de estructuras en el espacio de estados escalados con norma infinita. Utilizando cuantificación con truncado en magnitud y signo en las ecuaciones de estado se consigue que la realización esté libre oscilaciones de overflow, ciclos límite con entrada constante y que el ruido de redondeo y la sensibilidad a los coeficientes sean mínimos.

“Design of Limit-Cycle-Free Recursive Transfer Functions for Fixed-Point Direct Form Implementation”  
Timo I. Laakso, Markus land and Tapio Saramáki (1994)

Se propone un diseño de filtros digitales en punto fijo libre de ciclos límite. Forzando la función de transferencia ya en la fase de diseño, garantizan que el filtro estará libre de ciclos límite y oscilaciones de overflow en la implementación en forma directa. Esta estrategia de diseño también garantiza bajo ruido de redondeo. Se observa que para implementar un filtro paso bajo en forma directa que no presente oscilaciones de ciclo límite es necesario que tenga un orden aproximadamente un 50% más elevado que el orden mínimo necesario.

“A Study of Bounds on Limit Cycles in Digital Filters”  
Emad N. Shafik and Irwin W. Sandberg (1995)

Estudian las cotas de amplitud para los ciclos límite de filtros digitales trabajando con aritmética en punto fijo y estructuras en variables de estado. Dichas cotas, que son independientes del periodo y que se producen como consecuencia de errores de cuantificación en la realización física de los filtros digitales, se dan de forma cerrada para secciones de segundo orden. Una comparación numérica muestra que estas cotas son menores que las aparecidas anteriormente. Esto es debido a la utilización de transformaciones reales.

“An Exhaustive Search Algorithm for Checking Limit Cycle Behaviour of Digital Filters”  
K. Premaratne, E.C. Kulasekere, P.H. Bauer and L.J. Leclerc (1995)

En este artículo se propone un algoritmo que puede utilizarse para determinar la presencia o ausencia de ciclos límite en implementaciones de filtros digitales con aritmética en punto fijo. El método es aplicable para filtros descritos en el espacio de estados, siendo independiente del orden del filtro, tipo de cuantificación empleado y de la utilización de acumuladores de simple o doble longitud de palabra. Mediante este algoritmo se obtienen regiones en el espacio de coeficientes donde un filtro de orden dado está libre de ciclos límite.

“Robustness of Digital Filters with Respect to Limit Cycle Behaviour Under Coefficient Perturbations”  
E.C. Kulasekere, K. Premaratne and P.H. Bauer (1996)

Un filtro digital que ha sido diseñado para no presentar ciclos límite podría tenerlos en la fase de implementación, esto es debido a la imposibilidad de implementar los coeficientes del filtro exactamente al ser cuantificados para satisfacer los requerimientos de longitud de palabra disponible. En este artículo, dado un filtro digital que esté libre de ciclos límite bajo condiciones de entrada nula, se presenta un algoritmo que encuentra una región en el espacio de los coeficientes, alrededor de sus valores nominales, en la cual el filtro continúa estando libre de ciclos límite.

“Computer-Aided Limit Cycle Analysis of the Direct Form Delta Operator Structure”  
Juha Kauraniemi (1996)

Las estructuras de filtros digitales en forma directa basada en el operador delta consiguen buenas características respecto a la cuantificación de coeficientes y errores de redondeo, pero sufren oscilaciones de ciclo límite. En éste artículo se analiza los ciclos límite en este tipo de estructuras mediante un programa de ordenador. Este test determina el periodo y amplitud exacta del ciclo límite de máxima amplitud, incluyendo el caso donde los ciclos

límite son ocultos. Se muestra que en filtros paso bajo de banda estrecha los ciclos límite son de pequeña amplitud comparándolos con los obtenidos en las estructuras en la forma directa tradicional.

“A Method of Eliminating Oscillations in High-Speed Recursive Digital Filters”

John S. Fernando and Milos D. Ercegavac (1997)

Proponen un método de escalado dinámico (DS) para la eliminación de oscilaciones de ciclo límite y de overflow en filtros recursivos en forma directa con aritmética en punto fijo. El método se realiza añadiendo una unidad de escalado dinámico a un módulo “on-line” en coma fija. Este método introduce un exponente compartido en el cálculo en coma fija, proporcionando características de coma flotante a los cálculos internos.

“Elimination of Limit Cycles due to Two’s Complement Quantization in Normal Form Digital Filters”.

Guo Fang Xu and Tamal Bose (1997)

Los filtros digitales en forma normal son atractivos debido a sus buenas prestaciones cuando se utilizan para implementaciones con longitud de palabra finita. Estos filtros no presentan ciclos límite ni oscilaciones de overflow cuando se utiliza truncado en magnitud y signo. Sin embargo, cuando se utiliza truncado en complemento a dos, pueden aparecer ciclos límite. En este artículo los autores demuestran que cuando se utilizan estructuras de bloque, los filtros digitales en forma normal se pueden implementar libres de ciclos límite debidos a la utilización del truncado en complemento a dos, demostrando que se puede obtener con un tamaño de bloque reducido. Además, presentan un algoritmo para encontrar el mínimo tamaño de bloque requerido para un filtro dado.

“Design of State Digital Filters”

B. Psenicka, F. García-Ugalde, J. Savage, S. Herrera-García and V. Davidek (1998)

Presentan un algoritmo sencillo para el diseño de filtros digitales de segundo orden en el espacio de estados. El algoritmo de diseño proporciona realizaciones de filtros digitales en el espacio de estados con mínimo ruido de redondeo a la salida, baja sensibilidad a los coeficientes y libres de ciclos límite.

“Quantization Error Digital Control Systems”.

Slaughter (1964)

El autor desarrolla un estudio analítico para encontrar una cota superior del error de redondeo cometido por la cuantificación de un sistema de control digital. Concluye que la cuantía del error introducido en la salida, depende del periodo de muestreo y de las constantes de tiempo del sistema, y del regulador empleado.

“The Analysis of Round- Off and Truncation Error in a Hybrid Control System”.

Curry, E. E (1967)

Analiza el error de redondeo y truncamiento en sistemas híbridos (reguladores digitales implementados en microprocesador, conectados a una planta analógica). Trabajando con



métodos estadísticos encuentra una cota que mejora la obtenida por Slaughter y generaliza el estudio de forma que se pueda aplicar a cualquier sistema híbrido.

“Quantization Error and Design of digital Control Systems”

A. J. Koivo (1969)

Introduce el problema del error de cuantificación en los sistemas de control óptimo en tiempo discreto. Acotando el error basándose en realizar el estudio en el “peor caso posible”

“Quantizer- Induced Digital Controller Limit Cycles”

Stantey A. White (1969)

Se analiza la aparición de ciclo límite en estructuras de filtrado digital de segundo orden, cuando se utiliza aritmética de precisión finita, y se presenta un método para obtener la frecuencia y amplitud de la oscilación.

“The Digital Implementation of Control Compensators: The Coefficient Wordlength Issue”

P. Moroney, A. S. Willsky and P. K. Houpt (1980)

Por primera vez se expone el problema de la implementación del sistema discreto, variando el comportamiento en función de la estructura con la que se implemente. En concreto trabaja con un regulador LQG comprobando como se aparta del comportamiento óptimo por el hecho de implementarlo con aritmética de precisión finita.

Finite Wordlength Desing of Digital Kalman Filters for State Estimation”

Darrel Williamson (1985)

El autor aborda el diseño óptimo de un filtro de Kalman, teniendo en cuenta la problemática de utilizar aritmética de precisión finita. Las conclusiones son especialmente relevantes en el diseño de filtros de Kalman para sistemas de tiempo continuo que necesitan un periodo de muestreo alto, demostrándose el compromiso existente entre un periodo de muestreo alto y una longitud de palabra pequeña.

“Quantization and Overflow Effects in Digital Implementations of Linear Dynamic Controllers

R. K. Miller, M. S. Mousa and A. N. Michel (1988)

Estudia la estabilidad de los sistemas de control realimentados en los que una planta continua, es actuada mediante convertidores analógico-digitales y digitales-analógicos por un regulador discreto implementado en un ordenador (sistema híbrido). Analiza mediante simulaciones que la estabilidad del sistema está ligada a los efectos de la cuantificación.

“Quantizer Effects on Steady State Error Specifications of Digital Feedback Control Systems

R. K. Miller, A. N. Michel and J .A. Farrel (1989)

En este caso el autor analiza las diferencias existentes en el error en régimen permanente entre un sistema discretizado y su implementación real teniendo en cuenta las no-linealidades introducidas por la cuantificación a la hora de hacer su implementación con aritmética de precisión finita.

“Optimal Finite Wordlength linear Quadratic Regulation”  
D. Williamson and K. Kadiman (1989)

El autor muestra la pérdida de prestaciones de un sistema debido a la cuantificación de coeficientes, error de truncado y redondeo, diseñado bajo la premisa de que la implementación no supone ningún error aritmético. Muestra un método de diseño para obtener un regulador LQG teniendo en cuenta esos errores aritméticos cometidos en la implementación.

Stabilizing a Linear System with Quantized State Feedback  
David F. Delchamps (1990)

Este artículo estudia el problema de estabilizar un sistema lineal e invariante en el tiempo con realimentación de los estados de los estados que previamente se han cuantificado. Encuentra que no es razonable esta estrategia de control en el sentido clásico y el comportamiento del sistema en lazo cerrado se vuelve caótico. El comportamiento asintótico pseudoaleatorio del lazo cerrado difiere sustancialmente del predicho por el análisis convencional de la relación señal-ruido de los efectos de cuantificación.

“Optimal Controllers for Finite Wordlength Implementation”  
Ketao Liu, Robert E. Skelton, and Karolos Grigoriadis (1992)

Estudia el problema de diseño de un regulador óptimo en presencia de ruido externo y ruido de redondeo en conversores A/D y D/A y en las operaciones de computación. Es una extensión de la teoría de diseño de un LQG bajo precisión infinita. En precisión finita no se cumple el teorema de separación. A la función de coste se le añade un sumando para penalizar la longitud de palabra finita usada para computar cada variable de estado del controlador. Esa suma mínima puede ser utilizada para representar el límite bajo en la memoria del computador, necesaria en la síntesis de regulador. El diseño del nuevo  $LQG_{FW}$  requiere una gran carga computacional

“On Stability and Performance of Sampled-Data Systems Subject to Wordlength Constraint”  
Ian J. Fialho and Tryphon T. Georgiou (1994)

Estudian los efectos de la precisión finita en la implementación de reguladores en la estabilidad y especificaciones del funcionamiento de un sistema de control muestreado. En este contexto se presenta que efectos pueden ser analizados desde el punto de vista estadístico. Conduce a un problema de optimización cuya solución exacta no se conoce y necesita un eficiente método de computación. Determinan el controlador óptimo con medidas del radio de estabilidad complejo que puede tratarse como un caso especial de minimización según norma  $H_\infty$ .

“Optimal Realizations of Finite Wordlength Digital Filters and Controllers”  
Mario A. Rotea and Darrell Williamson (1995)

Estudia la forma de resolver el problema de síntesis FWL en presencia de escalado y error de redondeo. La solución requiere resolver un difícil problema de programación no lineal que puede tener soluciones locales y no tener solución global. Para el estudio se introducen cuatro problemas auxiliares y escalan con norma  $L_2$ . Con estas condiciones encuentran una solución analítica.

“On the Structure of Digital Controller with Finite Word Length Consideration”  
Gang Li (1998)

Es difícil encontrar medidas que definan la robustez en la estabilidad del sistema y poder resolver el problema propuesto por Fialho. El autor encuentra una nueva medida que resuelve el problema y por lo tanto posibilita manipular la estructura del controlador fácilmente. El problema de la estructura óptima del controlador se formula haciendo máximas estas medidas. Presenta la solución analítica y un algoritmo para encontrar las estructuras dispersas.

“Optimizing Stability Bounds of Finite-Precision PID Controller Structures”  
S. Chen, J. Wu R.H. Istepanian and J. Chu (1999)

Aborda la realización óptima de un regulador digital PID con consideraciones FWL. Es un problema de optimización no lineal complejo que los autores abordan con una estrategia eficiente basada en adaptative simulated annealing (ASA). También presentan un ejemplo numérico.

“An Improved Closed-Loop Stability Related Measure for Finite-Precision Digital Controller Realization”  
J. Wu, S. Chen, J. Wu R.H. Istepanian and J. Chu (2001)

La contribución de este trabajo es doble: primero la estructura del regulador que se considera incluye la realimentación de la salida y un observador, y segundo, se adopta la aproximación de la sensibilidad de los polos. Se propone una nueva estabilidad relacionada con la medida que es función de la realización del regulador y se desarrollan procedimientos de optimización para encontrar la estructura óptima que maximiza esta nueva medida. Se muestra que esta medida es menos conservativa para estimar la robustez de regulador FWL que la realización por medidas de la sensibilidad de los polos.

“A Unified Closed-Loop Stability Measure for Finite-Precision Digital Controller Realizations Implemented in Different Representation Schemes”  
Wu J., Chen S., Whidborne J.F. and Chu J (2001)

La principal contribución de este trabajo deriva en obtener un regulador FWL con medida de la estabilidad que puede ajustar a la vez el rango dinámico y los requerimientos de precisión y es aplicable a los tres esquemas: fixed-point, float-point y block-float-point.

“Intersample and Finite Wordlength Effects in Sampled-Data Problems”

Bassam Bamiet (2003)

Investiga la dependencia de los efectos de la cuantificación y el modelo de comportamiento entre muestras en la frecuencia de muestreo. Cuando se estabiliza una sistema con un regulador implementado con longitud de palabra finita observa un empeoramiento del comportamiento del sistema con un aumento de la frecuencia de muestreo.

Two Classes of Efficient Digital Controller Structures With Stability Consideration  
Jinxin Hao, Gang Li and Chunru Wan (2006)

Definen una nueva medida de la estabilidad en base a la sensibilidad del módulo de los polos, encuentran dos clases de estructuras eficientes utilizando el concepto de operador polinomial (3). Estas estructuras se predeterminan en forma de matrices dispersas que contienen  $2K$  parámetros libres. Obtienen un regulador óptimo bajo las condiciones FWL de una forma más simple que en trabajos anteriores.

## **2.4.- Revisión de las técnicas de diseño de sistemas de control en tiempo discreto**

Un sistema físico que requiera ser controlado en lazo cerrado (opera con realimentación) necesita que la variable o variables a controlar sean medidas y que estas sean comparadas con la variable de consigna, obteniendo la señal de error, que convenientemente tratada actuará sobre la entrada del sistema físico a controlar. El diseño de un sistema de control realimentado suele ser un proceso más o menos laborioso que depende de la complejidad del sistema a controlar y de la experiencia del diseñador. Los datos de partida son el cumplimiento de unas especificaciones de funcionamiento que suelen ser:

- La sensibilidad a las perturbaciones.
- Los errores en régimen permanente.
- La respuesta transitoria.
- La sensibilidad al cambio de los parámetros del sistema.

La solución del problema pasa por la elección de los sensores de medida, de la definición de los modelos matemáticos del sistema, de la elección de los actuadores, del diseño analítico del regulador y simulación, de la implementación y comprobación del funcionamiento del sistema. Este proceso suele ser iterativo ya que no se conoce con exactitud el modelado matemático del sistema.

En este apartado se pretende, conocido el modelo del sistema a controlar, dar de forma esquemática una visión simple y completa de las alternativas y de las dos formas de abordar el diseño de un sistema de control en tiempo discreto. Si el sistema a controlar es sencillo y no se exigen especificaciones “fuertes” lo más cómodo y rápido es abordar el diseño mediante las técnicas clásicas para sistemas muestreados; por el contrario si el sistema es complejo y se buscan objetivos de control óptimo, adaptativo, etc., lo mejor es abordar el diseño mediante la teoría moderna de control en variables de estado.

### 2.4.1.- Diseño clásico

Este método se basa en la relación entrada-salida del sistema a controlar (descripción externa). Para el diseño de reguladores discretos existen dos métodos: diseño continuo y discretización y diseño discreto directo.

#### 2.4.1.1.- Diseño continuo

El problema de diseño puede resumirse de la siguiente forma: dado un sistema de control como el de la figura 2.2, encontrar el regulador  $G_R(s)$  que cumpla las especificaciones deseadas y una vez obtenido este obtener su equivalente discreto  $G_R(z)$ .

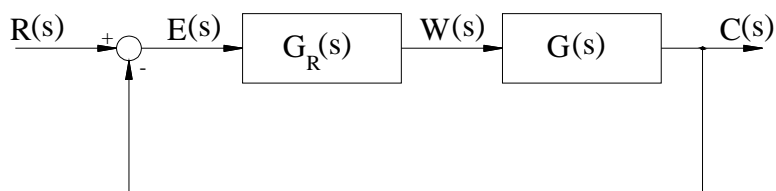


Figura 2.2: Diagrama de bloques de un si sistema de control continuo

Hay dos técnicas muy conocidas de diseño en el plano s que son utilizadas en sistemas SISO sencillos:

- Método del lugar de las raíces
- Métodos frecuenciales

En ambos casos los reguladores obtenidos son del tipo: redes de adelanto, de atraso, de adelanto-atraso, PID, etc. Obtenido el regulador por cualquiera de las dos técnicas el siguiente paso es la discretización del regulador.

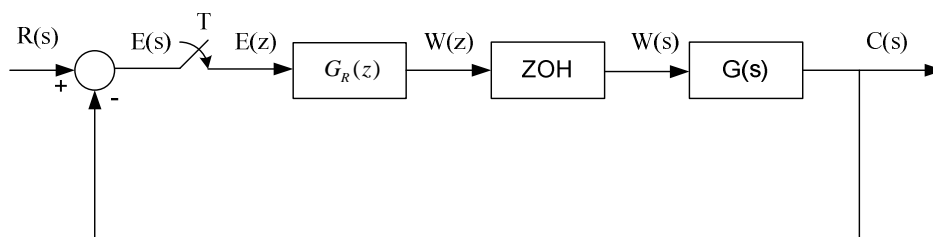


Figura 2.3: Diagrama de bloque de un sistema de control muestreado

El regulador continuo se discretiza de forma que el efecto del conjunto convertidor A/D -regulador digital - convertidor D/A de la figura sea aproximadamente el mismo que el efecto del regulador analógico. Este problema se suele resolver empleando técnicas de integración

numérica o técnicas de aproximación en la evolución temporal que como se sabe no tienen una solución exacta.

En lo que sigue se exponen los principales métodos por integración numérica para obtener  $G_R(z)$ . El grado de aproximación depende del periodo de muestreo y de la técnica utilizada.

1) Método de las diferencias en atraso

$$G_R(z) = G_R(s) \Big|_{s=\frac{1-z^{-1}}{T}} \quad (2.1)$$

2) Método de las diferencias en adelanto

$$G_R(z) = G_R(s) \Big|_{s=\frac{1-z^{-1}}{Tz^{-1}}} \quad (2.2)$$

3) Método de la transformación bilineal o de Tustin

$$G_R(z) = G_R(s) \Big|_{s=\frac{2}{T} \frac{1-z^{-1}}{1+z^{-1}}} \quad (2.3)$$

4) Método de igualación cero-polo (MPZ)

En este caso se aplica la relación  $z = e^{sT}$  a los polos y ceros de la función de transferencia, añadiendo el número de ceros en el infinito necesarios a la función de transferencia continua hasta igualar al número de polos y, más tarde, se ajusta la ganancia del regulador discreto obtenido para que sea igual a la del continuo.

La aplicación de alguno de los métodos da como resultado un regulador inestable aunque se parte de un regulador continuo estable. En cualquier caso el método más utilizado es el de la transformación bilineal por que con el se obtiene la mejor aproximación.

En cuanto a las técnicas de evolución temporal se van a mencionar dos transformaciones. La primera consiste en hacer que la secuencia de ponderación del regulador discreto equivalente se corresponda con las muestras de la respuesta impulsional del continuo.

$$G_R(z) = Z[G(s)] = \sum_{\text{polos } R(p)} \text{Re } s \left[ R(p) \frac{1}{1 - e^{pT} z^{-1}} \right] \quad (2.4)$$

Este algoritmo de discretización no es aplicable a reguladores en los que los polinomios del numerador y denominador tienen el mismo grado, cosa frecuente, en estos casos se utiliza la aproximación ante una entrada escalón:

$$G_R(z) \frac{1}{(1-z^{-1})} = Z \left( G_R(s) \frac{1}{s} \right) \quad (2.5)$$

por tanto:

$$G_R(z) = (1 - z^{-1})Z\left(\frac{G_R(s)}{s}\right) \quad (2.6)$$

### 2.4.1.2.- Diseño discreto

El primer paso para efectuar el diseño por este procedimiento consiste en discretizar la planta o sistema a controlar. Para ello se trata de hallar la función de transferencia en z del circuito de retención (generalmente un ZOH) seguido del sistema y del muestreador según la siguiente expresión.

$$G(z) = (1 - z^{-1})Z\left(\frac{G(s)}{s}\right) \quad (2.7)$$

Así se obtiene el diagrama de bloques equivalente al de la figura 2.4:

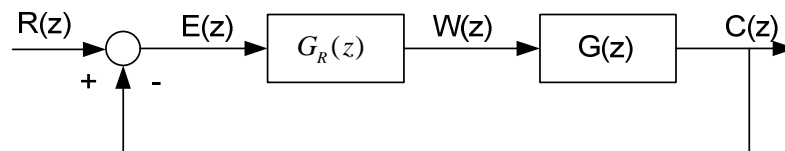


Figura 2.4: Diagrama de bloque de un sistema de control discreto

A partir de este diagrama se puede aplicar el método del lugar de las raíces en el plano z para el diseño del regulador de forma idéntica al de sistemas continuos y tan solo requiere saber expresar las especificaciones temporales en el plano z. También se puede aplicar los procedimientos frecuenciales teniendo en cuenta que la respuesta en frecuencia de un sistema muestreado no es una función racional pero puede considerarse como una suma de componentes infinita de las cuales solo un número muy reducido tienen significación. Para poder aplicar las técnicas de Bode o Nyquist en tiempo continuo en el diseño discreto es necesario realizar una transformación, pasando del plano z al plano w obteniendo \$G(w)\$:

$$G(w) = G(z) \Big|_{z = \frac{1+w}{1-w}} \quad (2.8)$$

Con esta función se diseña el regulador \$G\_R(w)\$ para que se cumplan las especificaciones según el procedimiento empleado para los sistemas continuos. A continuación se obtiene la \$G\_R(z)\$ deshaciendo la transformación de la forma:

$$G_R(z) = G_R(w) \Big|_{w = \frac{z-1}{z+1}} \quad (2.9)$$

### 2.4.1.3.- Síntesis directa

De la misma forma conociendo la descripción externa del sistema se pueden aplicar métodos de síntesis directa de Truxal en el plano continuo y discretizar el regulador o hacerlo directamente en el plano  $z$  para determinar  $G_R(z)$ . A partir de un modelo deseado  $M(z)$  de funcionamiento en lazo cerrado que cumpla las especificaciones fijadas se puede buscar un  $G_R(z)$  que posea condiciones de realizabilidad, estabilidad y simplicidad.

$$\frac{C(z)}{R(z)} = \frac{G_R(z)G(z)}{1+G_R(z)G(z)} = M(z) \quad (2.10)$$

$$G_R(z) = \frac{M(z)}{G(z)(1-M(z))} \quad (2.11)$$

Este procedimiento puede ser muy interesante en control digital, ya que la implementación del regulador no presenta problemas a pesar de la relativa complejidad del regulador a la que suele conducir el método de diseño. Otra alternativa es seleccionar el modelo para que se satisfagan las condiciones del regulador en tiempo finito y mínimo.

### 2.4.2.- Diseño en el espacio de estados

Los métodos convencionales de diseño vistos en el apartado anterior no se aplican a sistemas no lineales salvo en casos muy sencillos, ni tampoco a sistemas de control óptimo y adaptativo. Si los sistemas a controlar son de múltiples entradas y salidas (sistemas MIMO) es conveniente representarlos en variables de estado (descripción interna) y el diseño se realiza por los métodos modernos de diseño de sistemas de control. La figura 2.5 representa un diagrama bloques del sistema de control digital SISO con la representación en variables de estado.

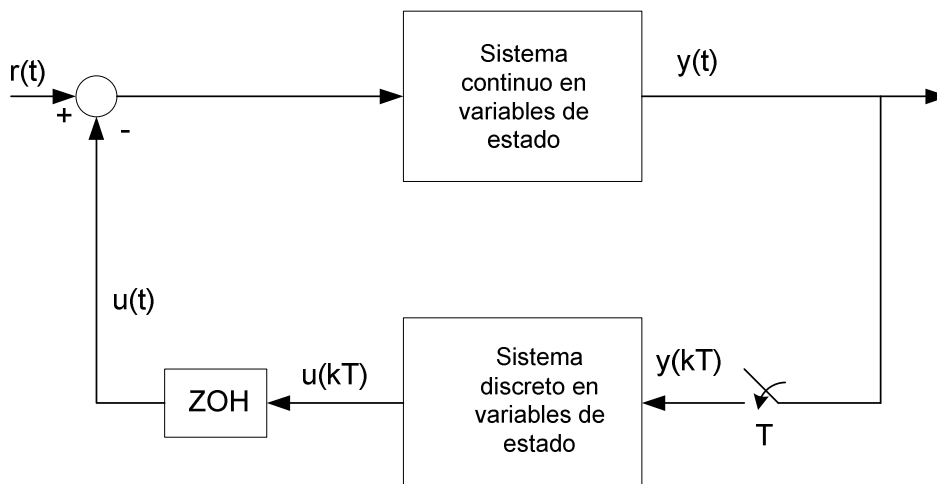


Figura 2.5: Diagrama de bloque de un sistema de control en variables de estado



### 2.4.2.1.- Descripción interna de sistemas lineales continuos muestreados

El diseño de sistemas de control digital utilizando la descripción interna obliga también a representar mediante esta descripción los sistemas muestreados, es decir, es necesario encontrar el equivalente en tiempo discreto al sistema en tiempo continuo.

La descripción en variables de estado de un sistema continuo lineal de entrada y salida única es:

$$\begin{aligned} \mathbf{x}'(t) &= \mathbf{A}_c \mathbf{x}(t) + \mathbf{B}_c u(t) \\ y(t) &= \mathbf{C}_c \mathbf{x}(t) + D_c u(t) \end{aligned} \quad (2.12)$$

$\mathbf{x}(t)$  son los estados,  $u(t)$  la entrada y  $v(t)$  la salida.

La función de transferencia del sistema continuo se calcula mediante la expresión:

$$G(s) = \mathbf{C}_c [s\mathbf{I} - \mathbf{A}_c]^{-1} \mathbf{B}_c + D_c \quad (2.13)$$

Las matrices del equivalente discreto en el espacio de estados con un periodo de muestreo  $T$  son:

$$\mathbf{A} = \mathbf{I} + \mathbf{A}_c T + \mathbf{A}_c^2 T^2 / 2! + \dots = e^{\mathbf{A}_c T} \quad (2.14)$$

$$\mathbf{B} = (\mathbf{I}T + \mathbf{A}_c T^2 / 2! + \mathbf{A}_c^2 T^3 / 3! + \dots) \mathbf{B}_c = \int_0^T e^{\mathbf{A}_c t} \mathbf{B}_c dt \quad (2.15)$$

$$\mathbf{C} = \mathbf{C}_c$$

$$D = D_c$$

La descripción en variables de estado del sistema discreto equivalente es:

$$\begin{aligned} \mathbf{x}(k+1) &= \mathbf{A} \mathbf{x}(k) + \mathbf{B} u(k) \\ y(k) &= \mathbf{C} \mathbf{x}(k) + D u(k) \end{aligned} \quad (2.16)$$

A partir de este modelo se puede obtener la función de transferencia del equivalente discreto.

$$G(z) = \mathbf{C} [z\mathbf{I} - \mathbf{A}]^{-1} \mathbf{B} + D \quad (2.17)$$

En sistemas físicos lineales e invariantes  $D = 0$ . Para realizar todos estos cálculos se va a utilizar el programa MATLAB.

### 2.4.2.2.- Diseño por realimentación de los estados y observadores

Esta técnica de diseño empieza con determinar los polos del sistema de control en lazo cerrado deseados, basados en los requisitos de respuesta transitoria y/o respuesta en frecuencia. Para poder realizar el diseño, todas las variables de estado deberán poder ser medidas y estar dispuestas para la realimentación, el sistema deberá ser totalmente controlable y observable. La figura 2.6 representa un sistema de regulación SISO de este tipo:

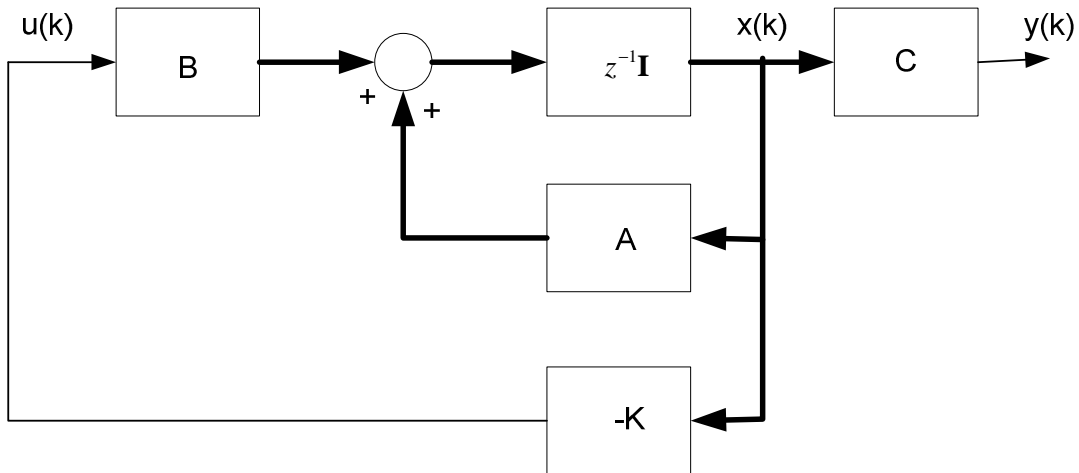


Figura 2.6: Diseño por realimentación de los estados

$\mathbf{K}$  es la matriz de realimentación.

$$\mathbf{K} = [K_1 \ K_2 \ K_3 \ \dots \ K_n] \quad (2.18)$$

Si  $\lambda_1, \lambda_2, \dots, \lambda_n$  son los polos del sistema en lazo cerrado deseados, la matriz  $\mathbf{K}$  se calcula con la siguiente igualdad.

$$|z\mathbf{I} - \mathbf{A} + \mathbf{BK}| = (z - \lambda_1)(z - \lambda_2) \dots (z - \lambda_n) \quad (2.19)$$

Otra forma general de determinar la matriz de realimentación de estados válida también para sistemas MIMO es calcular  $\mathbf{K}$  con la fórmula de Ackermann:

$$\mathbf{K} = [0 \ 0 \ \dots \ 1] [\mathbf{B} \ \mathbf{AB} \ \dots \ \mathbf{A}^{n-1}\mathbf{B}]^{-1} \alpha_c(\mathbf{A}) \quad (2.20)$$

donde  $\alpha_c(\mathbf{A})$  es la matriz polinomial de la ecuación característica del lazo cerrado.

$$\alpha_c(\mathbf{A}) = \mathbf{A}^n + \alpha_{n-1}\mathbf{A}^{n-1} + \dots + \alpha_1\mathbf{A} + \alpha_0\mathbf{I} \quad (2.21)$$

La ecuación característica en lazo cerrado es:

$$\alpha_c(z) = z^n + \alpha_{n-1}z^{n-1} + \dots + \alpha_1z + \alpha_0 = (z - \lambda_1)(z - \lambda_2) \dots (z - \lambda_n) \quad (2.22)$$

El sistema diseñado es un sistema de regulación en el que la entrada de referencia permanece constante durante largo periodo, la realimentación de estado modifica la ecuación característica del sistema, y también la ganancia en régimen permanente. Por tanto si queremos un sistema con entrada de referencia es necesario tener una ganancia ajustable  $K_0$  de forma que la respuesta al escalón unitario en régimen permanente sea la unidad.

El sistema se modifica de la siguiente forma (figura 2.7):

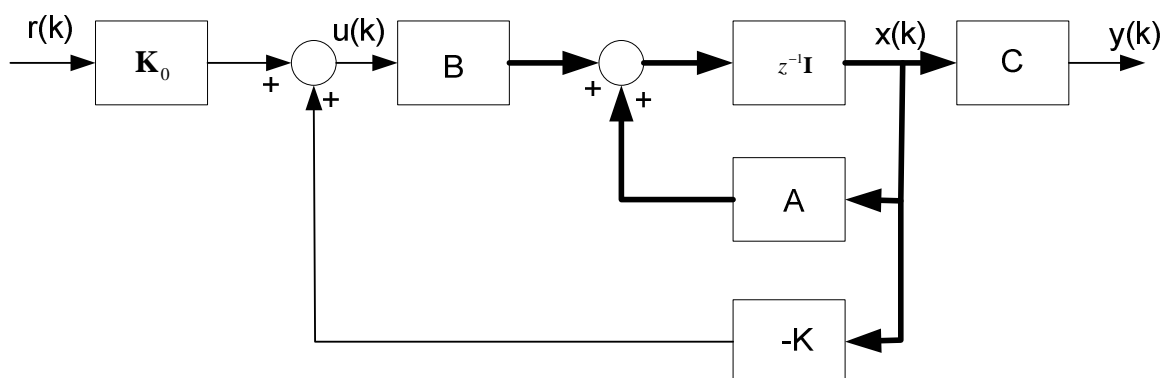


Figura 2.7: Diagrama de un sistema con entrada de referencia

### 2.4.2.3.- Observadores de estado

Para poder aplicar el método de diseño anterior es necesario que todos los estados del sistema sean medibles, cosa que en muchos casos no será posible porque incluso algún estado no será una magnitud física. Por tanto, la determinación de las leyes de control exige la obtención de las variables de estado a partir de las variables de entrada y salida. Un observador de estados, también llamado estimador de estados, de un sistema dinámico lineal e invariante en tiempo discreto (o de un sistema continuo discretizado) es otro sistema dinámico lineal e invariante, en tiempo discreto que tiene como entradas la entrada y la salida el sistema discreto y como salida los valores de las variables de estado estimadas. El vector de estado estimado se utilizará para la realimentación. Si se estiman todas las variables de estado se llama observador de orden completo, solo se estiman las no medibles se llama observador de orden reducido. Para el diseño de observadores hay dos soluciones:

- Observador predictor que permite estimar el estado en un instante a partir de la entrada y la salida en el instante anterior.
- Observador de estado actual que permite obtener el estado en un instante a partir de la entrada en el instante anterior y la salida en ese instante.

La figura 2.8 representa un sistema de control por realimentación de los estados con observador – predictor:

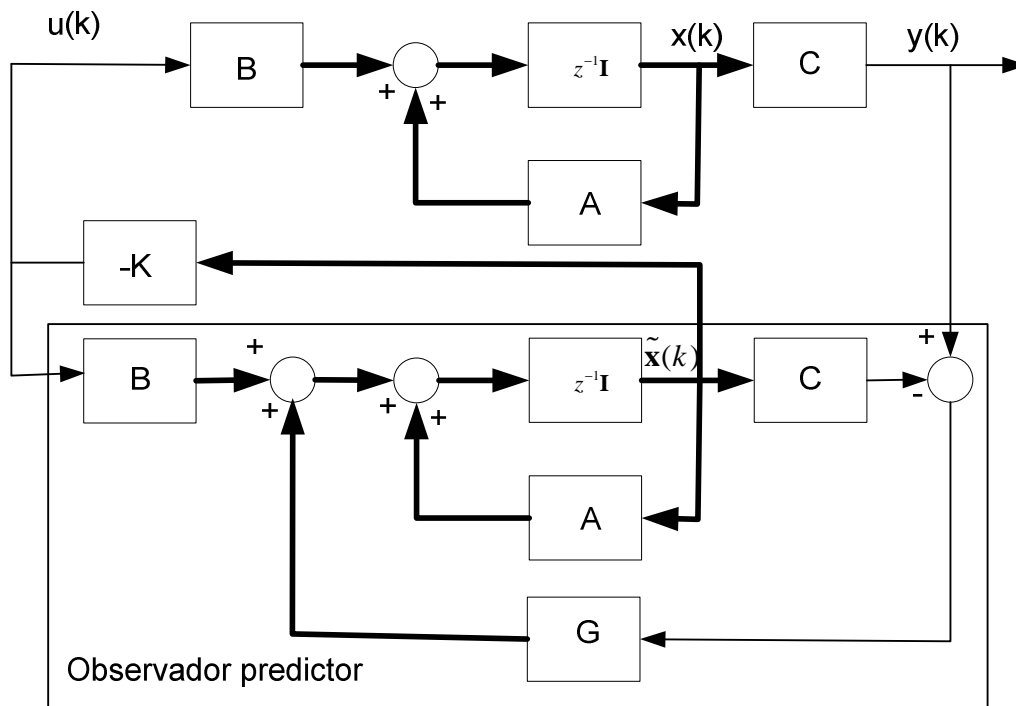


Figura 2.8: Sistema de control por realimentación de los estados con observador- predictor

La ecuación de estado de este observador es:

$$\tilde{\mathbf{x}}(k+1) = \mathbf{A}\tilde{\mathbf{x}}(k) + \mathbf{B}u(k) + \mathbf{G}\left[y(k) - \mathbf{C}\tilde{\mathbf{x}}(k)\right] \quad (2.23)$$

Donde es  $\tilde{\mathbf{x}}(k)$  el estado estimado. Para el diseño de este sistema de control primero se procede a determinar la matriz  $\mathbf{G}$  del observador de acuerdo con una dinámica determinada por los polos del observador ajustables por el diseñador y que minimicen el posible ruido de medida de la salida  $y(k)$ . Su cálculo se realiza identificando en la siguiente ecuación:

$$\alpha_{ob}(z) = |z\mathbf{I} - (\mathbf{A} - \mathbf{G}\mathbf{C})| = z^n + \alpha_{n-1}z^{n-1} + \dots + \alpha_1z + \alpha_0 = (z - \lambda_1)(z - \lambda_2) \dots (z - \lambda_n) \quad (2.24)$$

También se puede utilizar la fórmula de Ackermann para el cálculo de  $\mathbf{G}$  que en este caso es:

$$\mathbf{G} = \alpha_{ob}(\mathbf{A}) \begin{bmatrix} \mathbf{C} \\ \mathbf{C}\mathbf{A} \\ \vdots \\ \mathbf{C}\mathbf{A}^{n-1} \end{bmatrix}^{-1} \begin{bmatrix} 0 \\ 0 \\ \vdots \\ 1 \end{bmatrix} \quad (2.25)$$

En un sistema SISO,  $\mathbf{G}$  es una matriz columna.

$$\mathbf{G} = \begin{bmatrix} G_1 \\ G_2 \\ \vdots \\ G_n \end{bmatrix} \quad (2.26)$$

En segundo lugar se procede a determinar de forma independiente la matriz  $\mathbf{K}$  de realimentación de forma similar al diseño por realimentación de los estados. Los polos del lazo cerrado se ubican de forma que satisfagan las condiciones de diseño del sistema de control, mientras que los polos del observador se seleccionan de forma que la respuesta del observador sea mucho más rápida que la del sistema.

En la implementación digital se tiene:

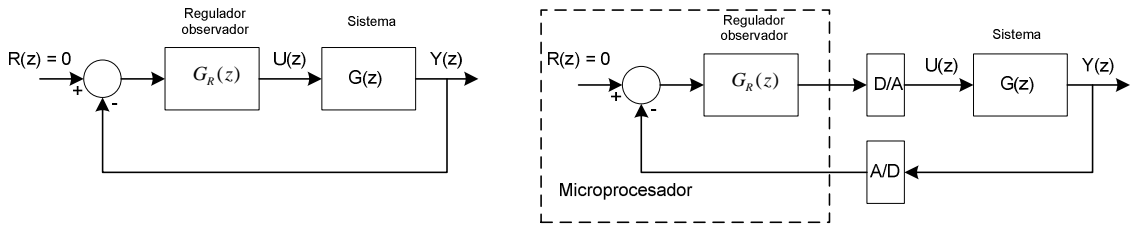


Figura 2.9: Implementación digital de observador-predicador

La función de transferencia  $G_R(z)$  se obtiene como:

$$G_R(z) = -\frac{U(z)}{Y(z)} = \mathbf{K}(z\mathbf{I} - \mathbf{A} + \mathbf{BK} + \mathbf{BC})^{-1}\mathbf{G} \quad (2.27)$$

En el observador actual la estimación se realiza en dos pasos: primero se realiza una estimación del estado en un instante a partir de la entrada y la salida en instantes anteriores y segundo se utiliza este valor y el de la salida en ese instante para calcular el valor del estado en ese instante.

$$\tilde{\mathbf{x}}(k) = \mathbf{A}\bar{\mathbf{x}}(k-1) + \mathbf{B}u(k-1) \quad (2.28)$$

$$\bar{\mathbf{x}}(k) = \tilde{\mathbf{x}}(k) + \mathbf{G} \left[ y(k) - \mathbf{C}\tilde{\mathbf{x}}(k) \right] \quad (2.29)$$

$\bar{\mathbf{x}}(k)$  es el valor estimado basado en la medida de la salida actual. El procedimiento de diseño es semejante al anterior.

$$\alpha_{ob}(z) = |z\mathbf{I} - (\mathbf{A} - \mathbf{GCA})| = z^n + \alpha_{n-1}z^{n-1} + \dots + \alpha_1z + \alpha_0 = (z - \lambda_1)(z - \lambda_2) \dots (z - \lambda_n) \quad (2.30)$$

De la misma forma:

$$\mathbf{G} = \alpha_{ob}(\mathbf{A}) \begin{bmatrix} \mathbf{CA} \\ \mathbf{CA}^2 \\ \vdots \\ \mathbf{CA}^n \end{bmatrix}^{-1} \begin{bmatrix} 0 \\ 0 \\ \vdots \\ 1 \end{bmatrix} \quad (2.31)$$

La función de transferencia a implementar es:

$$G_R(z) = -\frac{U(z)}{Y(z)} = z\mathbf{K}(z\mathbf{I} - \mathbf{A} + \mathbf{GCA} + \mathbf{BK} - \mathbf{GCBK})^{-1}\mathbf{G} \quad (2.32)$$

Es importante decir que la implementación exacta del observador de estado actual es imposible ya que solo en el instante actual se tiene el valor de la salida en este instante.

El observador diseñado estima todas las variables de estado, pero en ocasiones algunas se pueden medir y no se necesitará estimarlas. Se puede diseñar un observador que estime las variables que no se pueden medir, a este se le conoce como observador de orden reducido. Si tal observador es el mínimo posible se le llama observador de orden mínimo. Existe otro procedimiento alternativo al de la ubicación de polos por realimentación de estados con observador de orden mínimo para el diseño de sistemas similares en el que se utilizan ecuaciones polinomiales (Ecuaciones Diofánticas).

#### 2.4.2.3.- Control lineal óptimo cuadrático

El criterio de diseño de reguladores óptimos es encontrar una ley de control respecto a un determinado criterio expresado mediante una función objetivo o índice de comportamiento que hay que optimizar. A este índice de comportamiento, se le suele llamar función de coste. Al regulador lineal así diseñado se le denomina regulador lineal óptimo cuadrático y tiene algunas propiedades importantes. La ley de control óptima consiste en una realimentación del vector de estados y es fácil de aplicar y de resolver matemáticamente y es aplicable a sistemas multivariables y variantes con el tiempo. Quizás el mayor problema que se presenta es el de escoger la función de coste o índice de desempeño a optimizar sobre todo en sistemas complicados donde hay que decidirse entre la facilidad analítica y la utilidad práctica, esto hace que en algunos casos el control óptimo sea imposible.

La función de coste ser suele ser continua y es una forma cuadrática de expresión general:

$$J_c = \int_0^{\infty} (\mathbf{x}^T \mathbf{Q}_c \mathbf{x} + u^T \mathbf{R}_c u + 2\mathbf{x}^T \mathbf{N}_c u) dt \quad (2.33)$$

Las matrices  $\mathbf{Q}_c$ ,  $\mathbf{R}_c$  y  $\mathbf{N}_c$ , llamadas matrices de ponderación son Hermíticas (semidefinidas o definidas positivas) y se seleccionan para valorar la importancia relativa debida al estado y al vector de control en la función de coste que esta ligada a la energía asociada al control y a las magnitudes de cada componente del control. Para diseñar el

regulador discreto óptimo que es necesario obtener el equivalente discreto de esta función de coste que se realiza con:

$$\begin{pmatrix} \mathbf{Q} & \mathbf{N} \\ \mathbf{N} & \mathbf{R} \end{pmatrix} = \int_0^T \begin{pmatrix} \Phi^T(\tau) & \mathbf{0} \\ \Gamma^T(\tau) & \mathbf{I} \end{pmatrix} \begin{pmatrix} \mathbf{Q}_c & \mathbf{N}_c \\ \mathbf{N}_c^T & \mathbf{R}_c \end{pmatrix} \begin{pmatrix} \Phi(\tau) & \Gamma(\tau) \\ \mathbf{0} & \mathbf{I} \end{pmatrix} d\tau \quad (2.34)$$

siendo:

$$\Phi(\tau) = e^{A\tau} \quad (2.35)$$

$$\Gamma(\tau) = \int_0^\tau e^{A t} \mathbf{B} dt \quad (2.36)$$

De forma que la función de coste equivalente discreta es:

$$J = \sum_{k=0}^{\infty} [\mathbf{x}(k)^T \mathbf{Q} \mathbf{x}(k) + \mathbf{u}(k)^T \mathbf{R}(k) \mathbf{u}(k) + 2\mathbf{x}(k)^T \mathbf{N} \mathbf{u}(k)] \quad (2.37)$$

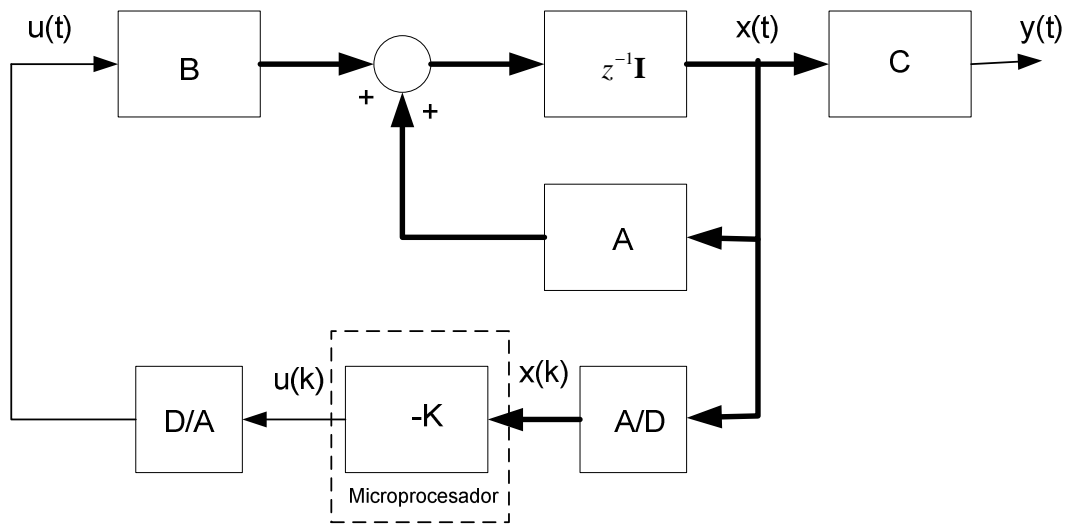


Figura 2.10: Diagrama de bloque de un sistema de control óptimo

La matriz de realimentación de estados se calcula como:

$$\mathbf{K} = (\mathbf{B}^T \mathbf{S} \mathbf{B} + \mathbf{R})^{-1} (\mathbf{B}^T \mathbf{S} \mathbf{A} + \mathbf{N}^T) \quad (2.38)$$

y la matriz  $\mathbf{S}$  se calcula resolviendo la ecuación algebraica de Riccati.

$$\mathbf{A}^T \mathbf{S} \mathbf{A} - \mathbf{S} - (\mathbf{A}^T \mathbf{S} \mathbf{B} + \mathbf{N}) (\mathbf{B}^T \mathbf{S} \mathbf{B} + \mathbf{R})^{-1} (\mathbf{B}^T \mathbf{S} \mathbf{A} + \mathbf{N}^T) + \mathbf{Q} = \mathbf{0} \quad (2.39)$$

De forma semejante al método de ubicación de polos por realimentación de los estados, es necesario medir todas las variables de estado para definir e implementar la ley de control:

$$u = -\mathbf{K} \mathbf{x}(k) \quad (2.40)$$

El esquema de implementación se presenta en la figura 2.10.

#### 2.4.2.4.- Control lineal óptimo cuadrático gaussiano (LQG)

En muchos casos aparecen ruidos de carácter aleatorio en el propio sistema a controlar y en las medidas. La consideración de estos ruidos en un sistema se efectúa mediante el uso de la teoría de procesos estocásticos. El filtro de Kalman resuelve el problema de estimación óptima de los valores de las variables de estado de un sistema conocido en presencia de ruidos en las propias variables y en las medidas, pudiéndose decir que es un observador de estados que tiene en cuenta las componentes aleatorias del sistema. También en este caso se pueden distinguir dos tipos de filtros de Kalman: Filtro de Kalman predictor y Filtro de Kalman actual.

Estimados los valores de las variables de estado podemos hacer uso de la realimentación óptima de las variables de estado para diseñar lo que se conoce con el nombre de regulador lineal óptimo cuadrático. Su diseño se realiza en dos etapas: primero se determina la matriz de ganancia del filtro de Kalman y después, en virtud del principio de separación, la matriz de ganancia de realimentación óptima.

En el sistema lineal en tiempo continuo

$$\begin{aligned} \mathbf{x}'(t) &= \mathbf{A}_c \mathbf{x}(t) + \mathbf{B}_c u(t) + \mathbf{B}_{1c} \mathbf{w}(t) \\ y(t) &= \mathbf{C}_c \mathbf{x}(t) + D_c u(t) + v(t) \end{aligned} \quad (2.41)$$

Los ruidos en el proceso  $w(t)$  y en la medida  $v(t)$  son blancos y satisfacen:

$$E(w) = E(v) = 0 \quad E(w w^T) = \mathbf{Q}_c \quad E(v v^T) = \mathbf{R}_c \quad E(\omega v^T) = 0 \quad (2.42)$$

Las  $\mathbf{Q}_c$  y  $\mathbf{R}_c$  son las matrices de covarianza de los ruidos en el sistema y de la medida. Se calcula el equivalente discreto del sistema y el equivalente discreto de las matrices de covarianza mediante las siguientes expresiones:

$$\mathbf{Q} = \int_0^T e^{\mathbf{A}\tau} \mathbf{B}_1 \mathbf{Q}_c \mathbf{B}_1^T e^{\mathbf{A}^T \tau} d\tau \quad (2.43)$$

$$\mathbf{R} = \mathbf{R}_c / T \quad (2.44)$$

Hay que minimizar la función de coste:

$$J = tr \mathbf{P}(k) \quad (2.45)$$



**P** es la matriz de covarianza del vector  $\mathbf{e}(k) = \mathbf{x}(k) - \mathbf{q}(k)$

$$\mathbf{P} = \mathbf{P}(k) = \lim_{k \rightarrow \infty} E[\mathbf{e}(k)\mathbf{e}^T(k)] \quad (2.46)$$

**M** es la matriz de covarianza de errores de predicción

$$\mathbf{M} = \mathbf{M}(k) = \lim_{k \rightarrow \infty} E\left\{\left[\mathbf{x}(k) - \bar{\mathbf{q}}(k)\right]\left[\mathbf{x}(k) - \bar{\mathbf{q}}(k)\right]^T\right\} \quad (2.47)$$

Las ecuaciones del filtro con estimación actual en régimen estacionario son:

$$\begin{aligned} \mathbf{q}(k) &= \bar{\mathbf{q}}(k) + \mathbf{L}\left[y(k) - C\bar{\mathbf{q}}(k)\right] \\ \bar{\mathbf{q}}(k+1) &= \mathbf{A}\mathbf{q}(k) + \mathbf{B}u(k) \end{aligned} \quad (2.48)$$

En estas ecuaciones  $\bar{\mathbf{q}}(k)$  es el estado predicho en el instante  $k$  y  $\mathbf{q}(k)$  es el estado actual estimado en  $k$ .

El cálculo de **L** se realiza mediante:

$$\mathbf{L} = \mathbf{M}\mathbf{C}^T \left[\mathbf{C}\mathbf{M}\mathbf{C}^T + \mathbf{R}\right]^{-1} \quad (2.49)$$

donde:

$$\mathbf{P} = \mathbf{M} - \mathbf{A}\mathbf{C}\mathbf{M} \quad (2.50)$$

$$\mathbf{M} = \mathbf{A}\mathbf{P}\mathbf{A}^T + \mathbf{B}_1\mathbf{R}\mathbf{B} \quad (2.51)$$

Estas dos últimas expresiones conducen a resolver una ecuación algebraica de Riccati:

$$\mathbf{M} = \mathbf{Q} + \mathbf{A}\mathbf{M}\mathbf{A}^T - \mathbf{A}\mathbf{M}\mathbf{C}^T(\mathbf{R} + \mathbf{C}\mathbf{M}\mathbf{C}^T)^{-1}\mathbf{C}\mathbf{M}\mathbf{A}^T \quad (2.52)$$

La ecuación del filtro resulta:

$$\mathbf{q}(k) = [\mathbf{A} - \mathbf{L}\mathbf{C}\mathbf{A}]\mathbf{q}(k-1) + [\mathbf{B} - \mathbf{L}\mathbf{C}\mathbf{B}]u(k-1) + \mathbf{G}y(k) \quad (2.53)$$

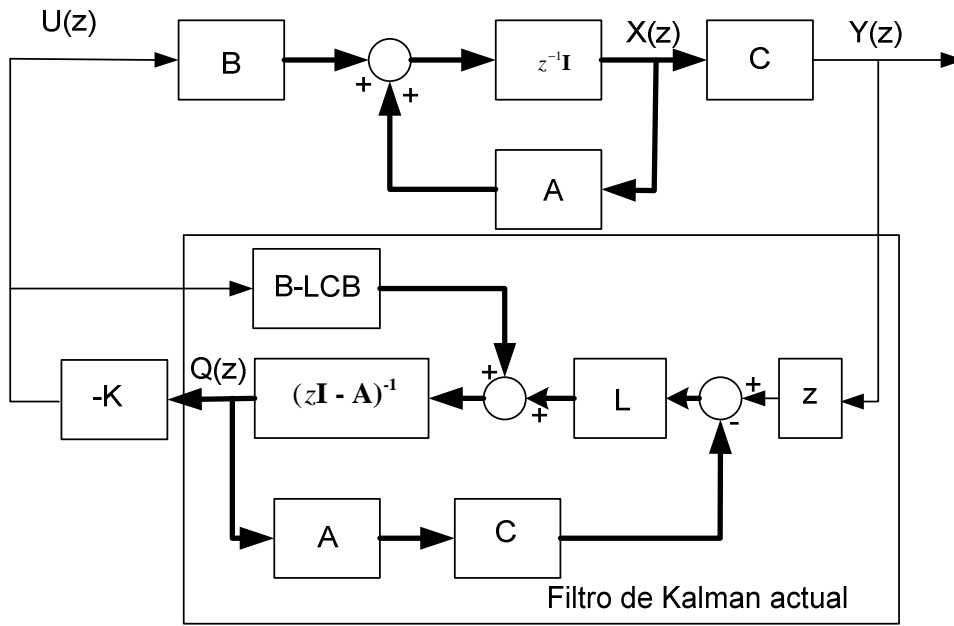


Figura 2.11: Diagrama de bloque de un LQG actual

La función de transferencia del estimador junto con el control es semejante a la del observador actual junto con la realimentación de los estados.

$$G_R(z) = -\frac{U(z)}{Y(z)} = z\mathbf{K}(z\mathbf{I} - \mathbf{A} + \mathbf{LCA} + \mathbf{BK} - \mathbf{LCBK})^{-1}\mathbf{L} \quad (2.54)$$

La implementación del sistema de control con realimentación de los estados estimados con un filtro de Kalman puede resultar a veces un sistema no robusto. En todo caso, una vez hecho el diseño, hay que verificar los márgenes de estabilidad asegurándonos una adecuada estabilidad relativa.

Las ecuaciones del filtro con estimación predictiva en régimen estacionario son:

$$\mathbf{q}(k+1) = \mathbf{A}\mathbf{q}(k) + \mathbf{B}u(k) + \mathbf{L}[y(k) - \mathbf{C}\mathbf{q}(k)] \quad (2.55)$$

$\mathbf{L}$  es la ganancia del filtro que se calcula con las siguientes ecuaciones:

$$\mathbf{L} = \mathbf{A}\mathbf{P}\mathbf{C}^T [\mathbf{C}\mathbf{P}\mathbf{C}^T + \mathbf{R}]^{-1} \quad (2.56)$$

$\mathbf{P}$  se calcula resolviendo la ecuación de Riccati:

$$\mathbf{P} = \mathbf{Q} + \mathbf{A}\mathbf{P}\mathbf{A}^T - \mathbf{A}\mathbf{P}\mathbf{C}^T (\mathbf{R} + \mathbf{C}\mathbf{P}\mathbf{C}^T)^{-1} \mathbf{C}\mathbf{P}\mathbf{A}^T \quad (2.57)$$

La función de transferencia a implementar es semejante a la del observador-predictor:

$$G_R(z) = -\frac{U(z)}{Y(z)} = \mathbf{K}(z\mathbf{I} - \mathbf{A} + \mathbf{BK} + \mathbf{BC})^{-1}\mathbf{L} \quad (2.58)$$

La figura 2.12 representa un diagrama de bloques de un sistema de control con realimentación de los estado utilizando un filtro de Kalman predictor.

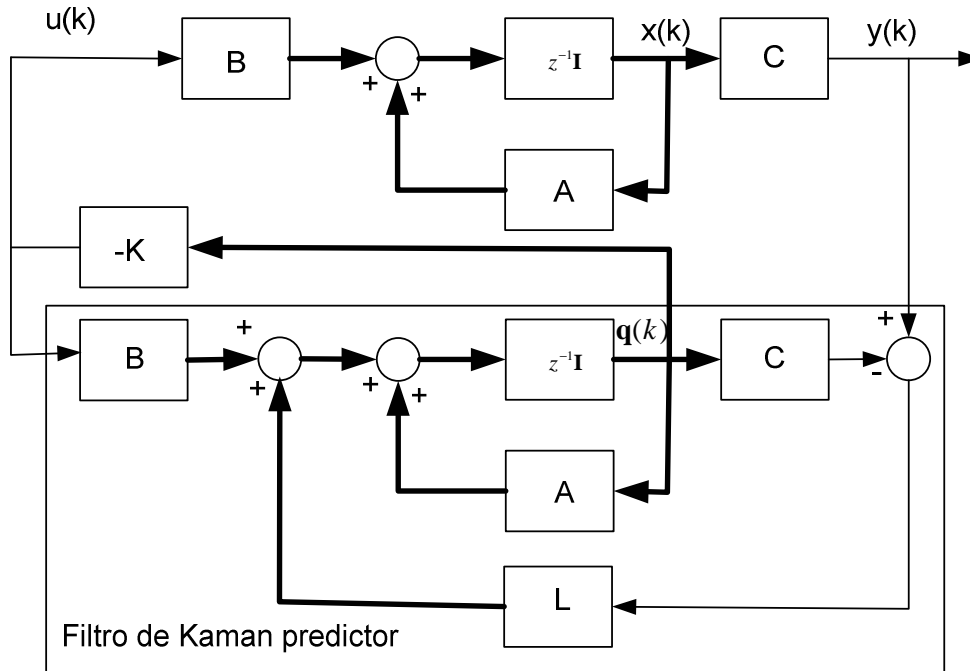


Figura 2.12: Diagrama de bloque de un sistema de control LQG predictor

### 2.5.- Estructuras de reguladores digitales

La etapa del diseño de un sistema de control en tiempo discreto nos conduce a la función de transferencia en el dominio z que representa las operaciones de filtrado y control. En general, esta función viene representada por:

$$G_R(z) = \frac{b_0 + b_1z^{-1} + \dots + b_mz^{-m}}{1 + a_1z^{-1} + \dots + a_nz^{-n}} = \frac{\sum_{i=0}^m b_i z^{-i}}{1 + \sum_{i=0}^n a_i z^{-i}} \quad (2.59)$$

Los coeficientes  $a_i$  y  $b_i$  son números reales con  $m \leq n$ . Algunos coeficientes pueden ser cero. La ecuación describe el caso general. Del mismo modo, el comportamiento del regulador o filtro vendrá definido en el dominio temporal por la siguiente ecuación en diferencias:

$$y(k) = \sum_{i=0}^m b_i x(k-i) - \sum_{i=1}^n a_i y(k-i) \quad (2.60)$$

El propósito de este apartado es describir los diagramas de bloques, diagramas de flujo contruidos con elementos de retardo, sumadores y multiplicadores, más utilizados en la implementación de estas ecuaciones en software o hardware digital. A cada diagrama diferente se le llama estructura de realización del filtro o regulador. Existen incontables estructuras que describen a un regulador determinado, de modo que cada estructura define una forma de organizar las ecuaciones en diferencias. Tres factores fundamentales influyen en la elección de una realización específica en software o hardware, tales son: la complejidad computacional, los requisitos de memoria y los efectos debidos a la utilización de longitud de palabra finita. Si se realiza en hardware: numero de sumadores, retardos, amplificadores, etc.

La complejidad computacional se refiere al número de operaciones aritméticas (multiplicaciones y sumas) así como al número de accesos a memoria o al número de veces que se realiza una comparación entre dos números para cada muestra de salida. Requisitos de memoria: se refiere al número de posiciones de memoria necesarias para almacenar los parámetros del sistema, entradas anteriores, salidas anteriores y cualquier valor intermedio calculado.

Los efectos de longitud de palabra finita se refieren a la necesidad de llevar a cabo un proceso de cuantificación, por redondeo o truncado, tanto de coeficientes como de los resultados de las operaciones en cualquier implementación digital del filtro, ya sea en hardware o software. Debido a estos efectos, estructuras diferentes de un filtro, equivalentes cuando se utiliza aritmética de precisión infinita, muestran comportamientos diferentes cuando se utiliza aritmética de precisión finita. Por tanto, es muy importante en la práctica seleccionar una realización que no sea muy sensible a los efectos de longitud de palabra finita. Entre estos efectos se encuentra la aparición de oscilaciones de ciclo límite en reguladores digitales IIR, objeto de estudio de esta tesis, por lo que será necesario para el desarrollo de la misma seleccionar un conjunto de estructuras diferentes con el fin de estudiar su comportamiento frente a los ciclos límite.

En este apartado se presentan los diagramas de flujo y ecuaciones en diferencias que definen diferentes estructuras, algunas de las cuales se han seleccionado de diversos artículos publicados, con el fin de estudiar su comportamiento frente a las oscilaciones de ciclo límite cuando se utiliza aritmética de precisión finita en punto fijo. Con el objeto de llevar a cabo este estudio, se diseñarán diferentes reguladores digitales para un sistema a controlar, los cuales serán simulados en las estructuras propuestas utilizando aritmética de precisión finita en punto fijo.

### 2.5.1.- Estructuras directas

Son aquellas estructuras en las que los coeficientes reales del regulador  $a_i$  y  $b_i$  aparecen en el diagrama de bloques o de flujos de implementación como multiplicadores. Se pueden obtener directamente de la función de transferencia del regulador.

### 2.5.1.1.- Estructura directa 1D

Suponemos el regulador representado por:

$$\frac{Y(z)}{X(z)} = G_R(z) = \frac{\sum_{i=0}^m b_i z^{-i}}{1 + \sum_{i=1}^n a_i z^{-i}} = \frac{\sum_{i=0}^n b_i z^{-i}}{\sum_{i=0}^n a_i z^{-i}} \quad (2.61)$$

con  $n = m$  y  $b_0 = 1$  e introduciendo una variable intermedia  $P(z)$  resulta:

$$\frac{Y(z)P(z)}{P(z)X(z)} = \frac{\sum_{i=0}^n b_i z^{-i}}{\sum_{i=0}^n a_i z^{-i}} \quad (2.62)$$

$$\frac{Y(z)}{P(z)} = \sum_{i=0}^n b_i z^{-i} \quad (2.63)$$

$$\frac{X(z)}{P(z)} = \sum_{i=0}^n a_i z^{-i} \quad (2.64)$$

$$X(z) = \sum_{i=0}^n a_i z^{-i} P(z) \quad (2.65)$$

$$M(z) = X(z) - \sum_{i=1}^n a_i z^{-i} P(z) \quad (2.66)$$

$$Y(z) = \sum_{i=0}^n b_i z^{-i} P(z) \quad (2.67)$$

En el dominio del tiempo se tienen las siguientes ecuaciones en diferencias:

$$m(k) = x(k) - \sum_{i=1}^n a_i z^{-i} p(k-i) \quad (2.68)$$

$$y(k) = \sum_{i=0}^n a_i m(k-i) \quad (2.69)$$

Estas ecuaciones vienen reflejadas en la figura 2.13. La representación obtenida es una forma canónica ya que tiene el menor número de retardos posible que es  $n$ . Si el coeficiente  $b_0$  es 0 entonces se llama de control de fase variable o primera forma de Kalman controlable.

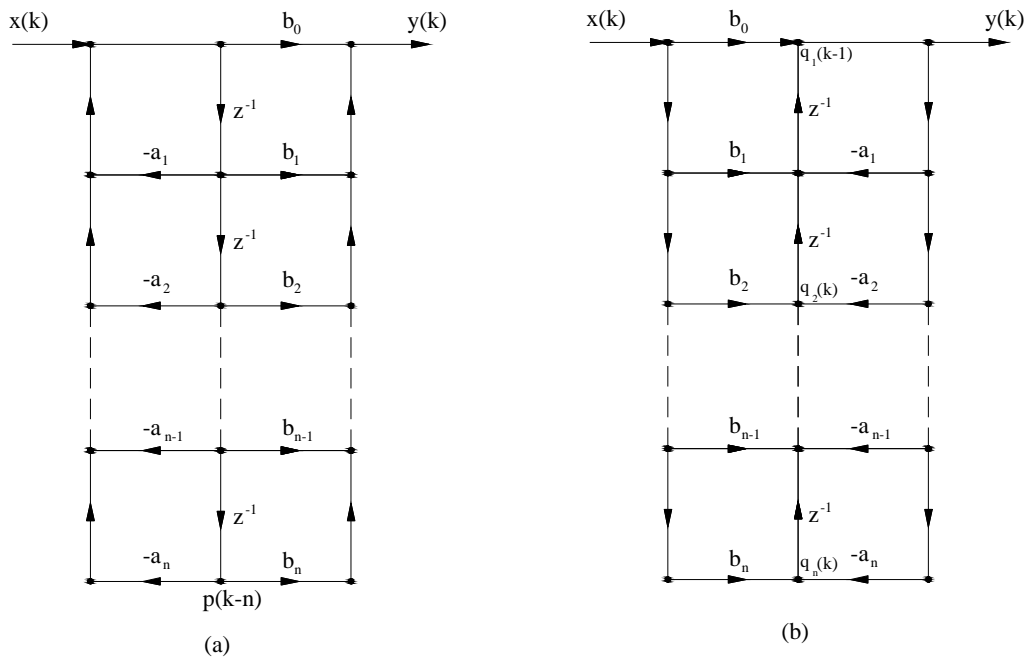


Figura 2.13: Diagramas de flujo de las estructuras 1D y 2D

La estructura es muy fácil de obtener pero es muy sensible a la cuantificación de los coeficientes y a las operaciones internas realizadas.

### 2.5.1.2.- Estructura directa 2D

Se puede realizar un transformación en la estructura anterior sin cambiar la relación entrada salida utilizando el teorema de inversión de grafos que establece que si se invierten los sentidos de todas las transmitancias de las ramas y se intercambia la salida por la entrada le función de transferencia permanece invariable. A la estructura resultante se la llama transpuesta. En la figura 1b se representa el diagrama de flujos y se observa que requiere  $n+1$  ecuaciones en diferencias mientras que la anterior solo dos:

$$q_i(k) = q_{i+1}(k) + b_i x(k) - b_i y(k) \quad i = 1, \dots, n - 1 \tag{2.70}$$

$$q_n(k) = b_n x(k) - a_n y(k) \tag{2.71}$$

$$y(k) = b_0 x(k) + q_1(k - 1) \tag{2.72}$$

Esta estructura también es canónica y cuando  $b_0 = 0$  se llama segunda forma de Kalman observable. También es muy sensible a los efectos de la cuantificación.

### 2.5.1.3.- Estructura directa 3D

Retornando a las ecuaciones 2.61:

$$\frac{Y(z)}{X(z)} = \frac{\sum_{i=0}^n b_i z^{-i}}{\sum_{i=0}^n a_i z^{-i}} \quad (2.73)$$

$$Y(z) \sum_{i=0}^n a_i z^{-i} = X(z) \sum_{i=0}^n b_i z^{-i} \quad (2.74)$$

$$Y(z) = \sum_{i=0}^n b_i z^{-i} X(z) - \sum_{i=1}^n a_i z^{-i} Y(z) \quad (2.75)$$

En el dominio del tiempo:

$$y(k) = \sum_{i=0}^n b_i x(k-i) - \sum_{i=1}^n a_i y(k-i) \quad (2.76)$$

Con esta ecuación se obtiene el diagrama de flujo de la figura 2.14 a

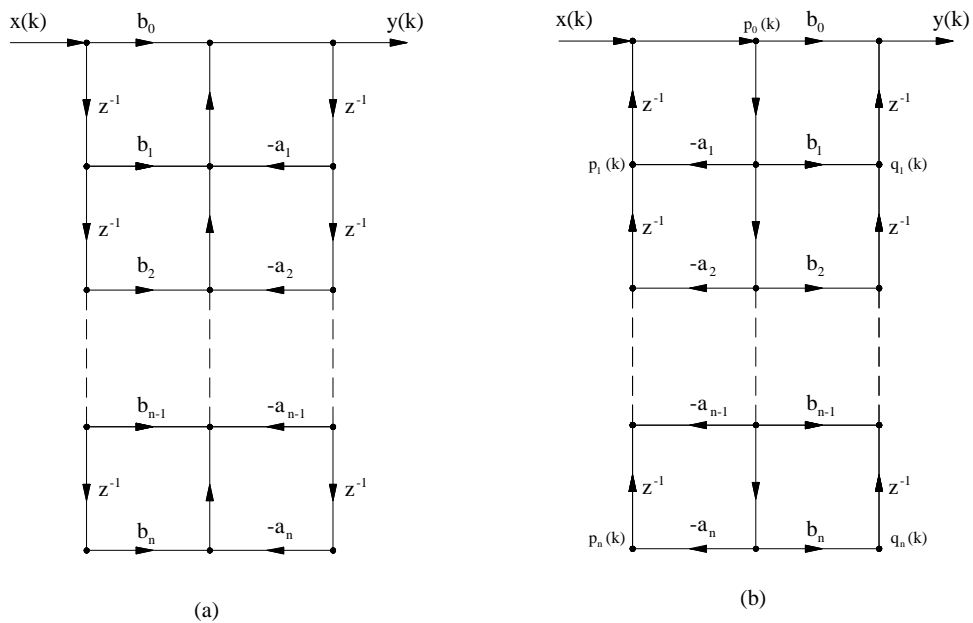


Figura 2.14: Diagramas de flujo de las estructuras 3D y 4D

### 2.5.1.4.- Estructura directa 4D

Esta se obtiene transponiendo la 3D. Se observa que solo tiene un punto de distribución y 2n ecuaciones en diferencias:

$$p_0(k) = x(k) + p_1(k-1) \quad (2.77)$$

$$q_n(k) = b_n p_0(k) \quad (2.78)$$

$$p_n(k) = -a_n p_0(k) \quad (2.79)$$

$$q_i(k) = b_i p_0(k) + q_{i+1}(k-1) \quad i = 1, n-1 \quad (2.80)$$

$$p_i(k) = -a_i p_0(k) + p_{i+1}(k-1) \quad (2.81)$$

$$y(k) = b_0 p_0(k) + q_1(k-1) \tag{2.82}$$

Estas cuatro estructuras son muy sensibles a la cuantificación de los coeficientes; una pequeña variación en ellos produce un gran movimiento de polos y ceros del regulador sobre todo para órdenes elevados y por tanto en las características de funcionamiento del lazo cerrado. La tabla 2.1 adjunta resume las propiedades:

	<b>1D</b>	<b>2D</b>	<b>3D</b>	<b>4D</b>
<b>Elementos de retardo</b>	n	n	2n	2n
<b>Multiplicadores</b>	2n+1	2n+1	2n+1	2n+1
<b>Sumadores</b>	2	n+1	1	2n
<b>Distribuidores de señal</b>	n+1	2	2n	1

Tabla 2.1: Características computacionales de las estructuras directas

### 2.5.2.- Módulos de segundo orden

Es frecuente implementar reguladores cuya función de transferencia es  $G_R(z)$  conectando en serie o en paralelo módulos de orden dos con el objeto de minimizar los problemas de sensibilidad comentados en el apartado anterior. La función de transferencia de cada modulo es:

$$G_R(z) = \frac{b_0 + b_1 z^{-1} + b_2 z^{-2}}{1 + a_1 z^{-1} + a_2 z^{-2}} \tag{2.83}$$

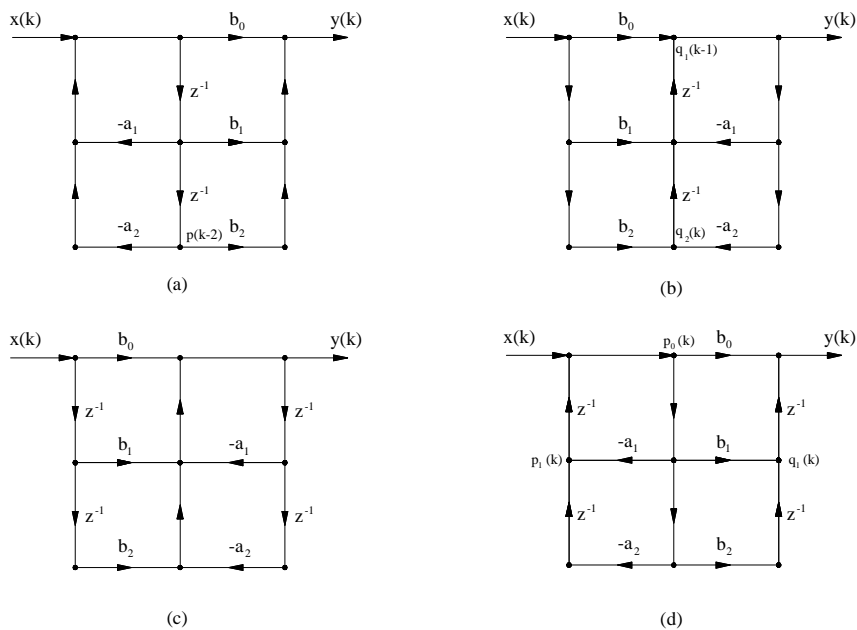


Figura 2.15: Diagramas de flujo de módulos de segundo orden



Las estructuras de estos módulos y sus ecuaciones en diferencias se pueden obtener directamente del caso general:

1D:

$$p(k) = x(k) - \sum_{i=1}^2 a_i z^{-i} p(k-i) \quad (2.84)$$

$$y(k) = \sum_{i=0}^2 a_i p(k-i) \quad (2.85)$$

2D:

$$y(k) = b_0 x(k) + q_1(k-1) \quad (2.86)$$

$$q_1(k) = p_2(k) + b_1 x(k) - a_1 y(k) \quad i = 1, \dots, n - 1 \quad (2.87)$$

$$q_2(k) = b_2 x(k) - a_2 y(k) \quad (2.88)$$

3D:

$$y(k) = \sum_{i=0}^2 b_i x(k-i) - \sum_{i=1}^2 a_i y(k-i) \quad (2.89)$$

4D:

$$p_0(k) = x(k) + p_1(k-1) \quad (2.90)$$

$$y(k) = b_0 p_0(k) + q_1(k-1) \quad (2.91)$$

$$p_1(k) = -a_1 p_0(k) + b_2 p_0(k-1) \quad (2.92)$$

$$q_1(k) = b_1 p_0(k) + b_2 p_0(k-1) \quad (2.93)$$

Las ecuaciones están puestas en el orden apropiado para que el tiempo de cálculo entre la entrada y la salida sea el menor posible. En la mayor parte de los casos el tiempo retardo de cálculo es mucho menor que el periodo de muestreo.

En la literatura aparecen muchos otros tipos de estructuras para los módulos de segundo orden. Una de las más utilizadas son las estructuras con acoplamiento en cruz (1X), figura 2.16, con polos complejos conjugados.

Las ecuaciones en diferencias de esta estructura son:

$$\begin{aligned} y(k) &= b_0 x(k) + s_2(k-1) \\ s_1(k) &= g_1 s_1(k-1) - g_2 s_2(k-1) + g_3 x(k) \\ s_2(k) &= g_1 s_2(k-1) - g_2 s_1(k-1) + g_4 x(k) \end{aligned} \quad (2.94)$$

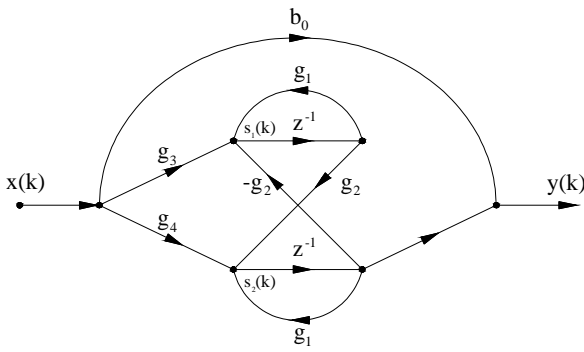


Figura 2.16: Diagrama de flujos de la estructura 1X

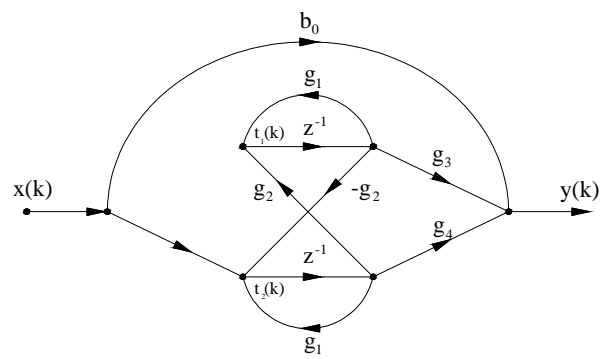


Figura 2.17: Diagrama de flujos de la estructura 2X

donde los  $g_i$  se calculan:

$$G_R(z) = b_0 + \frac{A}{z+p} + \frac{A^*}{z+p^*} \tag{2.95}$$

con:

$$g_1 = -\text{Re}[p] \tag{2.96}$$

$$g_2 = -\text{Im}[p] \tag{2.97}$$

$$g_3 = 2 \text{Im}[A] \tag{2.98}$$

$$g_4 = 2 \text{Re}[A] \tag{2.99}$$

Esta estructura también es canónica, su transpuesta se llama 2X y el diagrama de flujos se refleja en la figura 2.17. Las ecuaciones en diferencias son:

$$\begin{aligned} y(k) &= b_0 x(k) + g_3 t_1(k-1) + g_4 t_2(k-1) \\ t_1(k) &= g_1 t_1(k-1) + g_2 t_2(k-1) \\ t_2(k) &= x(k) + g_1 t_2(k-1) - g_2 t_1(k-1) \end{aligned} \tag{2.100}$$

### 2.5.3.- Realización de reguladores PID

Es un regulador muy utilizado en el control de procesos. La función de transferencia de dicho regulador es:

$$G_R(z) = K_p + \frac{K_I T}{2} \left( \frac{z+1}{z-1} \right) + \frac{K_D}{T} \left( \frac{z-1}{z} \right) \tag{2.101}$$

$K_p$  es la constante de acción proporcional,  $K_I$  es la constante de acción integral y  $K_D$  es la constante de acción derivativa. Esta función se puede implementar directamente con las constantes separadas como se muestra en la figura 2.18:

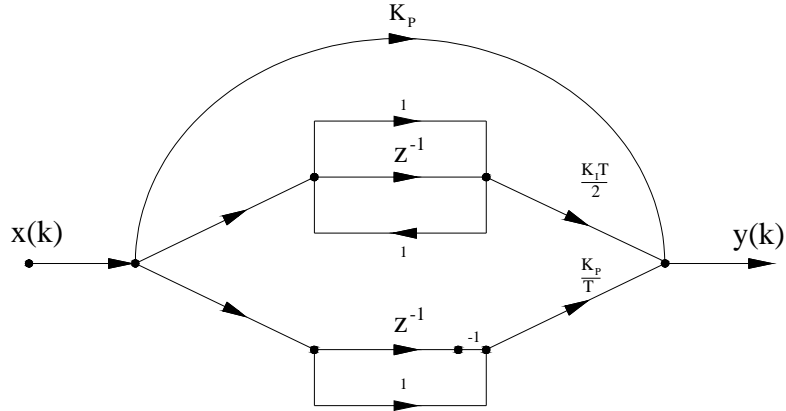


Figura 2.18: Diagrama de flujos de un regulador PID

Otra forma es encontrar la función de transferencia de segundo orden e implementarlo con alguna de las estructuras en el punto anterior.

$$G_R(z) = \frac{K_p(z-1)(z) + K_I T / 2(z+1)(z) + K_D / T(z-1)((z-1))}{(z-1)(z)} \quad (2.102)$$

$$G_R(z) = \frac{(K_p + K_I T / 2 + K_D / T)z^2 + (-K_p + K_I T / 2 - 2K_D / T)z + K_D / T}{(z^2 - z)} \quad (2.103)$$

$$G_R(z) = \frac{b_0 + b_1 z^{-1} + b_2 z^{-2}}{1 + a_1 z^{-1} + a_2 z^{-2}} \quad (2.104)$$

donde:

$$b_0 = K_p + K_I T / 2 + K_D / T \quad (2.105)$$

$$b_1 = -K_p + K_I T / 2 - 2K_D / T \quad (2.106)$$

$$b_2 = K_D / T \quad (2.107)$$

$$a_1 = -1 \quad (2.108)$$

$$a_2 = 0 \quad (2.109)$$

### 2.5.4.- Realización en cascada

Con el objetivo de hacer lo mas pequeños posible los efectos de la precisión finita es frecuente implementar reguladores de orden elevado conectando módulos de primer o de segundo orden en cascada. Si se factoriza la expresión 2.110 supuesto  $m = n$ .

$$G_R(z) = \frac{b_0 + b_1 z^{-1} + \dots + b_m z^{-m}}{1 + a_1 z^{-1} + \dots + a_n z^{-n}} = \frac{\prod_{i=1}^p (\beta_{i0} + \beta_{i1} z^{-1} + \beta_{i2} z^{-2})}{\prod_{i=1}^p (1 + \alpha_{i1} z^{-1} + \alpha_{i2} z^{-2})} \quad (2.110)$$

$$G_R(z) = \prod_i A_i(z) \quad (2.111)$$

$$G_i(z) = \frac{\beta_{i0} + \beta_{i1} z^{-1} + \beta_{i2} z^{-2}}{1 + \alpha_{i1} z^{-1} + \alpha_{i2} z^{-2}} \quad (2.112)$$

Si el numerador y el denominador son del mismo orden y múltiplo de dos, estos factores se pueden emparejar en módulos de segundo orden. Cada módulo se puede realizar en alguna de las formas vistas en el apartado anterior. Aparece el problema de cómo se emparejan los polos con los ceros en cada módulo y en que orden se conectan. Estos problemas han sido estudiados en Hwang [HWA74], Lee [LEE74], Liu [LIU75] y Jackson [JAC79],. La figura 2.19 representa el diagrama de bloques de conexión.

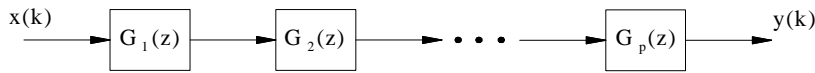


Figura 2.19: Descomposición en cascada

### 2.5.5.- Realización en paralelo

Otra alternativa para disminuir la sensibilidad de los coeficientes es expandir  $G_R(z)$  en fracciones parciales de modo que:

$$G_R(z) = A + G_1(z) + G_2(z) + \dots + G_q(z) = A + \sum_{i=1}^q G_i(z) \quad (2.113)$$

Donde los módulos  $G_i(z)$  pueden ser de primer o segundo orden. En general:

$$G_i(z) = \frac{\beta_{i1} z^{-1} + \beta_{i2} z^{-2}}{1 + \alpha_{i1} z^{-1} + \alpha_{i2} z^{-2}} \quad (2.114)$$

En la figura se representa el diagrama de bloques correspondiente.

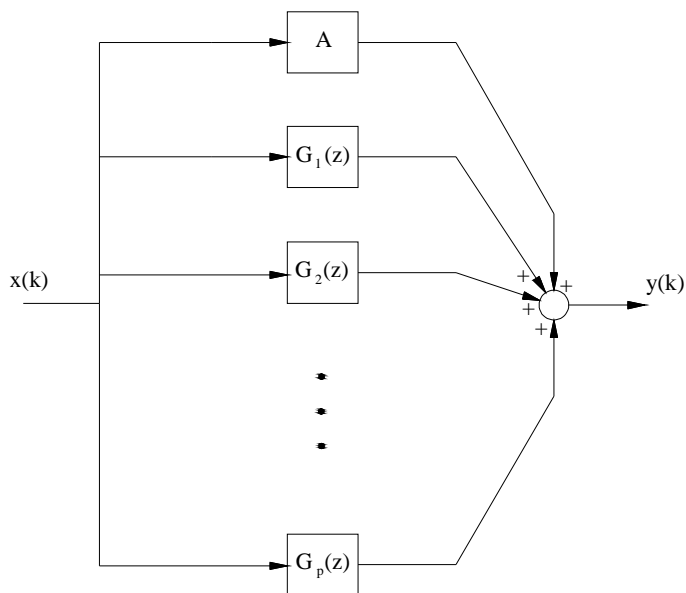


Figura 2.20: Realización en paralelo

Cada uno de estos se puede implementar de alguna de las formas vistas anteriormente.

### 2.5.6.- Realización en escalera

Las estructuras en escalera se utilizan con frecuencia para implementar reguladores ya que mejoran la sensibilidad de los coeficientes. Fueron propuestas en el campo del diseño de filtros digitales por Mitra [MIT72] y se obtienen de la expansión en fracciones continuas de la función de transferencia del regulador. El método de diseño se basa en la conexión en cascada de secciones de primer orden para el desarrollo de los polos y, posteriormente mediante una suma ponderada de los valores almacenados en los registros de retardo obtener la realización de sus ceros. Se puede realizar la expansión en fracciones continuas de varias formas y obtener diferentes tipos de realizaciones en escalera entre ellas lo más común es expandir alrededor del infinito o alrededor del origen (en términos  $z^{-1}$  o en  $z$ ). De ellas solo son útiles en control aquellas que sean físicamente realizables ya que se requiere la respuesta del regulador en tiempo real y esta debe de estar disponible después de resolver las ecuaciones en diferencias del regulador, no antes.

Desarrollando en términos de  $z$  tenemos:

$$G_R(z) = \frac{b_0 + b_1 z^{-1} + \dots + b_m z^{-m}}{1 + a_1 z^{-1} + \dots + a_n z^{-n}} = A_0 + \frac{1}{B_1 z + \frac{1}{A_1 + \frac{1}{B_2 z + \frac{1}{A_2 + \dots + \frac{1}{A_{n-1} + \frac{1}{B_n z + \frac{1}{A_n}}}}}}} \quad (2.115)$$

Si se definen las siguientes funciones:

$$G_i^{(B)}(z) = \frac{1}{B_i z + G_i^{(A)}(z)} \quad i = 1, 2, 3, \dots, n-1 \quad (2.116)$$

$$G_i^{(A)}(z) = \frac{1}{A_i + G_{i+1}^{(B)}(z)} \quad i = 1, 2, 3, \dots, n-1 \quad (2.117)$$

$$G_n^{(B)}(z) = \frac{1}{B_n z + \frac{1}{A_n}} \quad (2.118)$$

Entonces:

$$G(z) = A_0 + G_1^{(B)}(z) \quad (2.119)$$

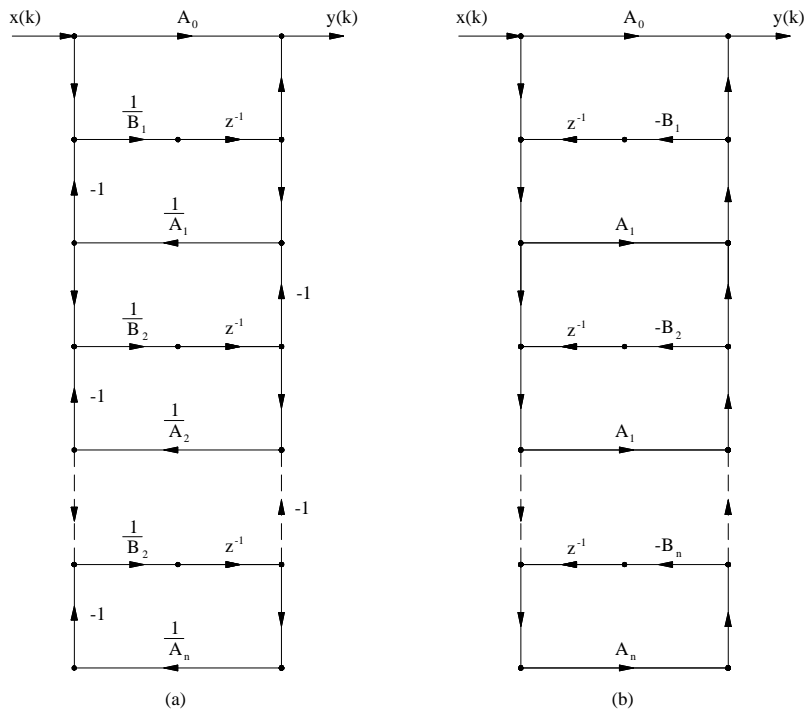


Figura 2.21: Realizaciones en escalera

Mediante la composición de las ecuaciones anteriores se puede obtener el siguiente diagrama de flujos de la figura 2.21a.

Si desarrollamos  $G_R(z)$  en términos de  $z^{-1}$  tendremos la siguiente estructura en escalera:

$$G_R(z) = \frac{b_0 + b_1 z^{-1} + \dots + b_m z^{-m}}{1 + a_1 z^{-1} + \dots + a_n z^{-n}} = A_0 + \frac{1}{B_1 z^{-1} + \frac{1}{A_1 + \frac{1}{B_2 z^{-1} + \frac{1}{A_2 + \dots + \frac{1}{B_{n-1} z^{-1} + \frac{1}{A_{n-1} + \frac{1}{B_n z^{-1} + \frac{1}{A_n}}}}}}}} \quad (2.120)$$

Si ahora se definen las ecuaciones:

$$G_i^{(B)}(z) = \frac{1}{B_i z^{-1} + G_i^{(A)}(z)} \quad i = 1, 2, 3, \dots, n-1 \quad (2.121)$$

$$G_i^{(A)}(z) = \frac{1}{A_i + G_{i+1}^{(B)}(z)} \quad i = 1, 2, 3, \dots, n-1 \quad (2.122)$$

$$G_n^{(B)}(z) = \frac{1}{B_n z^{-1} + A_n} \quad (2.123)$$

Entonces:

$$G(z) = A_0 + G_1^{(B)}(z) \quad (2.124)$$

Mediante la composición de estas ecuaciones se puede obtener el diagrama de flujos de la figura 2.21b. Estas estructuras también son canónicas porque tienen n elementos de retardo, pero requieren 2n+1 multiplicadores y 2n distribuidores de señal. Otras dos realizaciones en escalera se pueden obtener desarrollando  $1/G_R(z)$ .

A la hora de decidirse por una realización u otra es necesario contabilizar el número de elementos de retardo, multiplicadores, sumadores y puntos de distribución de la señal para poder evaluar la carga computacional en cada caso y decidirse por la solución mejor posible desde este punto de vista y desde el de la solución óptima que minimice los efectos FWL.

### 2.5.7.- Otras implementaciones

Existen muchas otras estructuras que se pueden utilizar para implementar reguladores digitales. Investigadores del campo del procesamiento digital de señales han estudiado algunas de ellas. Se va a hacer un breve comentario de las más interesantes:

Las estructuras en celosía para reguladores IIR [PRO98] se basa en la implementación en primer lugar de los polos de la función de transferencia mediante una estructura en celosía para sistemas FIR en el que se intercambian la entrada y la salida para posteriormente realizar los ceros mediante una conexión en escalera.

Los filtros digitales de onda [FET86], [LAW81] poseen algunas propiedades interesantes, pero su diseño e implementación es más compleja que las estructuras vistas anteriormente.

Se han realizado estructuras específicas para conseguir determinados objetivos como la eliminación de ciclos límite [FAM79], bajo ruido de redondeo [CHA78], baja sensibilidad en los coeficientes, etc.

## 2.6.- Escalado en punto fijo de reguladores digitales

Uno de los aspectos, probablemente el más importante, a tener en cuenta a la hora de implementar una estructura de regulador en punto fijo es la posibilidad de que se produzca en los registros donde se almacenan los resultados de las operaciones un desbordamiento o saturación. Si alguno de los resultados de las operaciones procedentes de las ecuaciones recursivas que definen el comportamiento del filtro exceden los límites establecidos por los valores máximo y mínimo del rango dinámico definido, se producen grandes errores en cuantificación. Los errores cometidos dependen de la aritmética elegida. Estos errores introducen en el sistema de control no linealidades del tipo zona muerta y consecuentemente oscilaciones de overflow que son desastrosas en el funcionamiento de sistema. Elegida una longitud de palabra se puede disminuir la posibilidad de desbordamientos aumentando el rango dinámico pero esto aumenta el valor del escalón de cuantificación y por tanto el error de cuantificación.

El procedimiento en filtrado digital para reducir la posibilidad de overflow en los registros internos es escalar el filtro de forma que las variables internas no superen en valor absoluto el máximo número representable en un registro. Un correcto escalado reduce la posibilidad de overflow y disminuye los efectos de la cuantificación. En la literatura se describen muchos procedimientos de escalado. El elegir el “óptimo” desde el punto de vista que minimice el ruido en la señal de salida resulta complicado y depende de la aplicación. En el campo del control digital las señales dentro del regulador pueden ser muy bajas. En este caso la norma  $l_\infty$  suele ser un escalado muy restrictivo que marca el límite superior y no suele utilizar. Por este motivo para escalar reguladores digitales PID se suele utilizar la norma  $l_1$  [AHM84] mientras que en la implementación de reguladores lineales óptimos se escala con norma  $l_2$  [MOR83] [WIL84]. También puede servir el escalado con base a la respuesta escalón y los métodos promedio.

### 2.6.1.- Escalado $l_p$

Dada una secuencia  $x(k)$  con  $k = 0, 1, 2, \dots$ , se define norma  $l_p$  con  $1 \leq p \leq \infty$  como:



$$\|x\|_p = \left\{ \sum_{n=0}^{k=\infty} |x(k)|^p \right\}^{1/p} \tag{2.125}$$

Para  $p = 1$

$$\|x\|_1 = \sum_{k=0}^{k=\infty} |x(k)| \tag{2.126}$$

Para que  $\|x\|_1$  exista la secuencia  $x(k)$  tiene que ser absolutamente convergente.

Para  $p = \infty$

$$\|x\|_\infty = \lim_{p \rightarrow \infty} \left\{ \sum_{n=0}^{k=\infty} |x(k)|^p \right\}^{1/p} = \max_k |x(k)| \tag{2.127}$$

Es decir que  $\|x\|_\infty$  es el máximo valor absoluto de la secuencia  $x(k)$  y se la denomina  $|x|_{\max}$ . Entre las normas  $l_1$  a  $l_\infty$  las más utilizadas son la  $l_1$  y la  $l_2$ .

### 2.6.2.- Escalado $l_1$

Si consideramos un sistema (SISO) en lazo abierto como el de la figura:

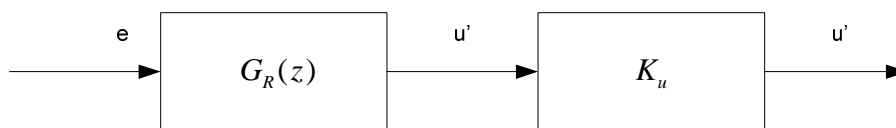


Figura 2.22: Escalado en lazo abierto

Si se quiere escalar la salida  $u'$  a un rango ( $\pm 1$ ) con un factor de escala  $K_u$  se debe de cumplir:

$$|u'|_{\max} = K_u |u|_{\max} \leq 1 \tag{2.128}$$

Si el sistema es lineal invariante y estable,  $g_R(k)$  respuesta impulsional del regulador se debe de cumplir la desigualdad de Holder:

$$|u'(k)| \leq K_u \|g_R\|_p \|e\|_q \tag{2.129}$$

cuando  $1/p + 1/q = 1$

Entonces:

$$K_u \leq \frac{1}{\|g_R\|_p \|e\|_q} \tag{2.130}$$

Si

$$K_u = \frac{1}{\|g_R\|_p \|e\|_q} \quad (2.131)$$

estamos eligiendo el menor valor posible que nos asegura que el valor de  $u'$  no supere el valor 1. Es un valor muy conservativo que minimiza los errores de cuantificación. En el escalado  $l_1$   $p = 1$  y  $q = \infty$  de forma que:

$$K_u = \frac{1}{\|g_R\|_1 \|e\|_\infty} = \frac{1}{\sum_{k=0}^{k=\infty} |g_R(k)| |e|_{\max}} \quad (2.132)$$

Esta opción de escalado tiene la ventaja de que si la entrada  $e(k)$  está acotada y  $|e(k)|_{\max}$  será conocido. La respuesta impulsional del regulador será conocida y el sumatorio se puede calcular siempre que la serie sea absolutamente convergente que lo sucederá siempre que el regulador diseñado sea estable. Este procedimiento de escalado marca el límite superior.

Las condiciones necesarias para poder determinar el factor de escala  $K_u$  son:

- $|e(k)|_{\max}$  será conocida y acotada, generalmente se hace que  $|e(k)|_{\max} \leq 1$
- El regulador debe ser asintóticamente estable.

Si lo que se desea es escalar cada una de las variables internas del regulador según la norma  $l_1$  el procedimiento será parecido. Conociendo el diagrama de flujo del regulador y las variables internas de cada nodo, se calcula la función de transferencia de la variable interna de cada nodo respecto de la entrada  $e(k)$  calculando el factor de escala  $K_u$ . La transmitancia de la rama que entra al nudo desde la entrada se multiplica por el factor de escala y después se multiplica por la inversa de este factor la transmitancia de la rama que sale del nudo considerado hasta la salida. El proceso se repite en todos los nudos eligiendo el menor de todos los calculados y así se asegura que nunca habrá desbordamiento en ningún nudo. El proceso es muy laborioso pero se puede simplificar el problema escalando estructuras descritas en variables de estado.

Si se considera el regulador SISO descrito en variables de estado

$$\begin{aligned} \mathbf{x}(k+1) &= \mathbf{A} \mathbf{x}(k) + \mathbf{B} e(k) \\ u(k) &= \mathbf{C} \mathbf{x}(k) + \mathbf{D} e(k) \end{aligned} \quad (2.133)$$

Se puede poner que:  $\mathbf{x}(k) = \mathbf{K} \mathbf{x}'(k)$  donde  $\mathbf{x}'(k)$  representa el vector de estados escalado.  $\mathbf{K}$  es una matriz diagonal no singular.  $K_{ii}$  es cada elemento de la diagonal y es sencillamente el máximo valor absoluto de los  $\mathbf{x}'(k)$ . Estos elementos se pueden calcular a partir del peor caso de la entrada y de la relación estado-entrada que considera los efectos de

la entrada sobre los otros estados. Entonces cada estado es escalado independientemente por  $K_{ii}^{-1}$  ( $\mathbf{K}$  es diagonal).

Mediante una transformación de similitud.

$$\mathbf{K}: [\mathbf{A}, \mathbf{B}, \mathbf{C}, \mathbf{D}] \rightarrow [\mathbf{K}^{-1} \mathbf{A} \mathbf{K}, \mathbf{K}^{-1} \mathbf{B}, \mathbf{C} \mathbf{K}, \mathbf{D}] \tag{2.134}$$

La descripción en el espacio de estados escalados es:

$$\begin{aligned} \mathbf{x}'(k+1) &= \mathbf{K}^{-1} \mathbf{A} \mathbf{K} \mathbf{x}'(k) + \mathbf{K}^{-1} \mathbf{B} e(k) \\ u(k) &= \mathbf{C} \mathbf{K} \mathbf{x}'(k) + D e(k) \end{aligned} \tag{2.135}$$

Donde:

$$K_{ii} = |e|_{\max} \sum_{k=0}^{k=\infty} |h_{x_i}(k)| \tag{2.136}$$

$(h_{x_i}(k))$  es la respuesta impulsional en el estado  $x_i$  debido a la entrada  $e(k)$ . El cálculo de esta suma infinita se trunca hasta entrar en la región de convergencia deseada. Hay que hacer notar que la  $e(k)$  proviene de un sistema en lazo cerrado. Este tipo de escalado cuando se aplica en lazo abierto suele ser muy conservador.

Un problema adicional se presenta cuando en el regulador contiene un integrador. El regulador en lazo abierto no es asintóticamente estable y el correspondiente  $K_{ii}$  no se puede calcular. Ahora bien cuando el regulador funciona en lazo cerrado la estabilidad está asegurada por este motivo se utiliza el escalado en lazo cerrado con esta norma.

### 2.6.3.- Escalado en lazo cerrado

En la figura 2.23 se representa un sistema de control en lazo cerrado:

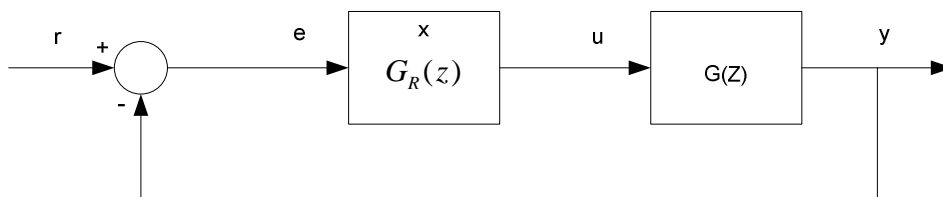


Figura 2.23: Sistema de control en lazo cerrado

En la figura 2.24 de abajo se representa el sistema escalado.

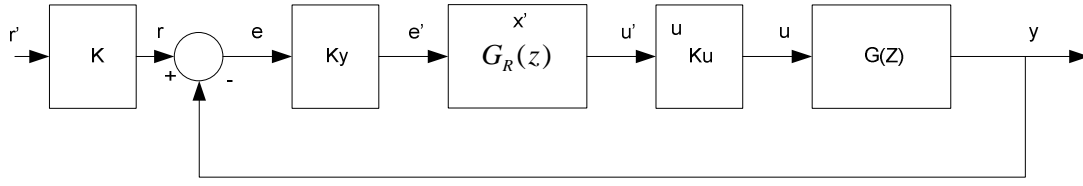


Figura 2.24: Escalado de un sistema de control en lazo cerrado

Las ecuaciones en variables de estado del regulador son:

$$\begin{aligned} \mathbf{x}(k+1) &= \mathbf{A} \mathbf{x}(k) + \mathbf{B} e(k) \\ u(k) &= \mathbf{C} \mathbf{x}(k) + D e(k) \\ e(k) &= r(k) - y(k) \end{aligned} \quad (2.137)$$

El escalado debe seguir satisfaciendo los requerimientos de diseño. El objetivo es llevar las señales escaladas  $e'(k)$ ,  $\mathbf{x}'(k)$  y  $u'(k)$  al rango  $[-1,+1]$  de forma que la función de transferencia en lazo abierto y cerrado no quede modificada por el escalado. Para conseguirlo es necesario realizar las siguientes transformaciones:

$$\begin{aligned} \mathbf{x}(k) &= \mathbf{K} \mathbf{x}'(k) \\ e(k) &= k_y^{-1} e'(k) \\ u(k) &= K_u u'(k) \end{aligned} \quad (2.138)$$

Sustituyendo en las ecuaciones de estado anteriores se tiene que

$$\begin{aligned} \mathbf{x}'(k+1) &= \mathbf{A}' \mathbf{x}'(k) + \mathbf{B}' e'(k) \\ u'(k) &= \mathbf{C}' \mathbf{x}'(k) + D' e'(k) \end{aligned} \quad (2.139)$$

Cuando:

$$\begin{aligned} \mathbf{A}' &= \mathbf{K}^{-1} \mathbf{A} \mathbf{K} \\ \mathbf{B}' &= \mathbf{K}^{-1} \mathbf{B} K_y^{-1} \\ \mathbf{C}' &= K_u^{-1} \mathbf{C} \mathbf{K} \\ D' &= K_u^{-1} D K_y^{-1} \end{aligned} \quad (2.140)$$

Son conocidas las funciones de transferencias de la salida  $u(k)$  y de los estados  $\mathbf{x}(k)$  respecto de las entradas  $r(k)$ ,  $e(k)$  y por lo tanto se pueden obtener las respuestas impulsionales  $h_e(k)$ ,  $h_u(k)$  y  $h_x(k)$ . Los factores de escalado se calculan mediante las siguientes expresiones:

$$K_{ii} = |r|_{\max} \sum_{k=0}^{k=\infty} \left| (h_{x_i}(k)) \right| \quad i = 1, 2, 3, \dots, n \quad (2.141)$$

$$K_y = \frac{1}{|r|_{\max} \sum_{k=0}^{k=\infty} \left| (h_{e_i}(k)) \right|} \quad (2.142)$$

$$K_u = |r|_{\max} \sum_{k=0}^{k=\infty} |h_{u_i}(k)| \quad (2.143)$$

Las ganancias  $K_u$  y  $K_y$  se suelen realizar en hardware en los interfaces A/D y D/A de forma que se preserve la ganancia total del sistema. Se observa que escalando con norma  $l_1$  los factores calculados dependen del valor máximo de la entrada  $r(k)$  cuando en la mayoría de las veces este valor es más bajo que este máximo. El escalado tiende a ser conservativo y producir errores de cuantificación. Un forma de mejorar esto es escalar sobre un entrada  $r'(k)$  escalada con la norma  $l_\infty$

#### 2.6.4.- Escalado $l_2$

En esta forma de escalado esta asociada a la energía de las variables internas, las entradas y las salidas que se escalan.

Si  $p = 2$  y  $q = 2$

$$K_u = \frac{1}{\|g_R\|_2 \cdot \|e\|_2} = \frac{1}{\sqrt{\sum_{k=0}^{k=\infty} |g_R(k)|^2} \sqrt{\sum_{k=0}^{k=\infty} |e(k)|^2}} \quad (2.144)$$

Si la entrada es ruido  $e(k)$  blanco con varianza unidad entonces

$$K_u = \frac{1}{\|g_R\|_2 \cdot \|e\|_2} = \frac{1}{\sqrt{\sum_{k=0}^{k=\infty} |g_R(k)|^2}} \quad (2.145)$$

Se define el escalado  $l_2$  :

$$\beta = \delta \sqrt{\sum_{k=0}^{k=\infty} |g_R(k)|^2} = \delta \frac{1}{K_u} \quad (2.146)$$

El parámetro  $\delta$  se escoge de forma arbitraria y puede interpretarse como el número de desviaciones estándar representables en el registro interno si la entrada es ruido blanco de varianza unidad. Es decir la esperanza matemática de la energía esta acotada por  $1/\delta^2$ . Este procedimiento no asegura que no haya desbordamientos en los registros internos. Un aumento de  $\delta$  disminuye la probabilidad de desbordamiento y su elección óptima permite un compromiso entre un correcto escalado y un admisible ruido de redondeo.

El procedimiento de escalado es semejante al de la norma anterior, si el regulador esta representado en variables de estado también se aplica una transformación diagonal que

relacionada con la matriz de covarianza del regulador, que a su vez está relacionada con la respuesta impulsiva.

### 2.6.5.- Escalado con escalón unitario

Es otro procedimiento de escalado utilizado en control. Si la entrada al regulador  $e(n)$  es la secuencia escalón unitaria (escalón de máxima amplitud) y  $v_i(k)$  la secuencia en el nodo  $i$  de la estructura que se escala, y  $K_i$  el factor de escala, se puede escribir:

$$v_i(n) = \sum_{k=0}^{\infty} K_i g_i(k) e(n-k) \quad (2.147)$$

$$v_i(k) = \sum_{k=0}^{\infty} K_i g_i(k) \quad (2.148)$$

y

$$|v_i(n)| = \max_{n=[0,\infty]} \left| \sum_{k=0}^n K_i g_i(k) \right| \leq 1 \quad (2.149)$$

Por lo tanto podemos poner:

$$K_i = \frac{1}{\max_{n=[0,\infty]} \left| \sum_{k=0}^n K_i g_i(k) \right|} \quad (2.150)$$

## CAPÍTULO 3

### Efectos FWL

#### 3.1.- Introducción

La búsqueda de la estructura de implementación que minimice los efectos de la aritmética de precisión finita (FWL) no es sencilla ya que los efectos que se producen tienen carácter aleatorio y no se puede asegurar que la estructura elegida en principio garantice entre otras, la estabilidad y las condiciones de comportamiento en régimen permanente y transitorio. Por tanto, una vez definida la estructura del regulador el siguiente paso fundamental es el análisis de los efectos FWL que produce su implementación. En este capítulo, se va a realizar un repaso de los efectos de la precisión finita en la implementación de reguladores digitales. En primer lugar se estudian los sistemas de numeración en punto fijo. En segundo lugar los efectos de la cuantificación de los coeficientes del regulador en el lazo cerrado. En tercer lugar los efectos producidos por la cuantificación de las variables en el doble aspecto del ruido de cuantificación y de los ciclos límite que producen y un repaso de las estrategias propuestas por otros investigadores de búsqueda de ciclos límite realizadas en el campo del filtrado digital y por último se pone de manifiesto las dificultades de análisis de estos efectos en sistemas digitales de control.

#### 3.2.- Sistemas de numeración en punto fijo

La elección del sistema de numeración es fundamental a la hora de implementar un regulador digital ya que la precisión con que se representan las señales y los coeficientes afecta al ruido de cuantificación, a las características de overflow y al rango dinámico. Cuantificar un número real es representarlo con un número finito de bits y el error que se comete es:

$$e \triangleq Q(x) - x \quad (3.1)$$

Se considera que  $x$  (y por tanto  $Q(x)$ ) está en el intervalo  $-1 \leq x \leq 1$ . Si  $x > 1$  entonces:  $0 \leq |x'| \leq C$  y  $0 \leq |Q(x')| \leq C$  se normaliza al intervalo moviendo el punto binario  $L$  bits de forma que:

$$Q(x') = 2^L Q(x) \quad (3.2)$$

$$0 \leq |Q(x)| \leq 1 \quad (3.3)$$

### 3.2.1.- Sistema de numeración en módulo y signo

En este sistema un número  $x$  se puede representar cuantificado de la siguiente forma:

$$Q^b(x) = (s.m_1 m_2 \cdots m_b) = (1-2s) \sum_{i=1}^b m_i 2^{-i} \quad (3.4)$$

donde  $s$  es el bit de signo  $s = 0$  si  $x < 1$  y  $s = 1$  si  $x > 1$  y

$$|Q^b(x)| = (.m_1 m_2 \cdots m_b) \quad (3.5)$$

A continuación se estudian tres métodos de cuantificación que se utilizan en reguladores digitales: truncación, redondeo y LSB-1.

#### 3.2.1.1.- Cuantificación por truncación

Si  $x$  es un número real entonces  $|x|$  es un número real positivo y se convierte en una fracción binaria expresándose en serie infinita que se trunca a  $b$  bits:

$$|(x)| = (.m_1 m_2 \cdots m_b m_{b+1} \cdots)_2 \quad (3.6)$$

$$|Q_t^b(x)| = (.m_1 m_2 \cdots m_b)_2 \quad (3.7)$$

Si  $x > 0$

$$e_t = Q_t^b(x) - x = |Q_t^b(x)| - |x| = -(0.0 \cdots 0 m_{b+1} m_{b+2} \cdots)_2 = -2^{-b} (.m_{b+1} m_{b+2} \cdots)_2 \quad (3.8)$$

Como

$$0 \leq (.m_{b+1} m_{b+2} \cdots)_2 \leq 1 \quad (3.9)$$

$$-2^{-b} < e_t \leq 0 \quad x \geq 0 \quad (3.10)$$

Si  $x < 0$

$$e_t = Q_t^b(x) - x = -(|Q_t^b(x)| - |x|) = -(0.0 \cdots 0 m_{b+1} m_{b+2} \cdots)_2 = -2^{-b} (.m_{b+1} m_{b+2} \cdots)_2 \quad (3.11)$$

$$0 < e_t \leq 2^{-b} \quad x < 0 \quad (3.12)$$

Esta característica de cuantificación representada en la figura 3.1a es no lineal y causa muchos problemas en los reguladores digitales. El signo de  $x$  determina el valor del error de cuantificación y si se considera que es una variable aleatoria (ruido) con función de distribución uniforme figura 3.1d se puede calcular la varianza de esta.



$$\sigma_{e_i}^2 = \left\{ E[e_i^2] - E^2[e_i] \right\}_{x \geq 0} + \left\{ E[e_i^2] - E^2[e_i] \right\}_{x \leq 0} = \frac{5 \cdot 2^{-2b}}{24} \quad (3.13)$$

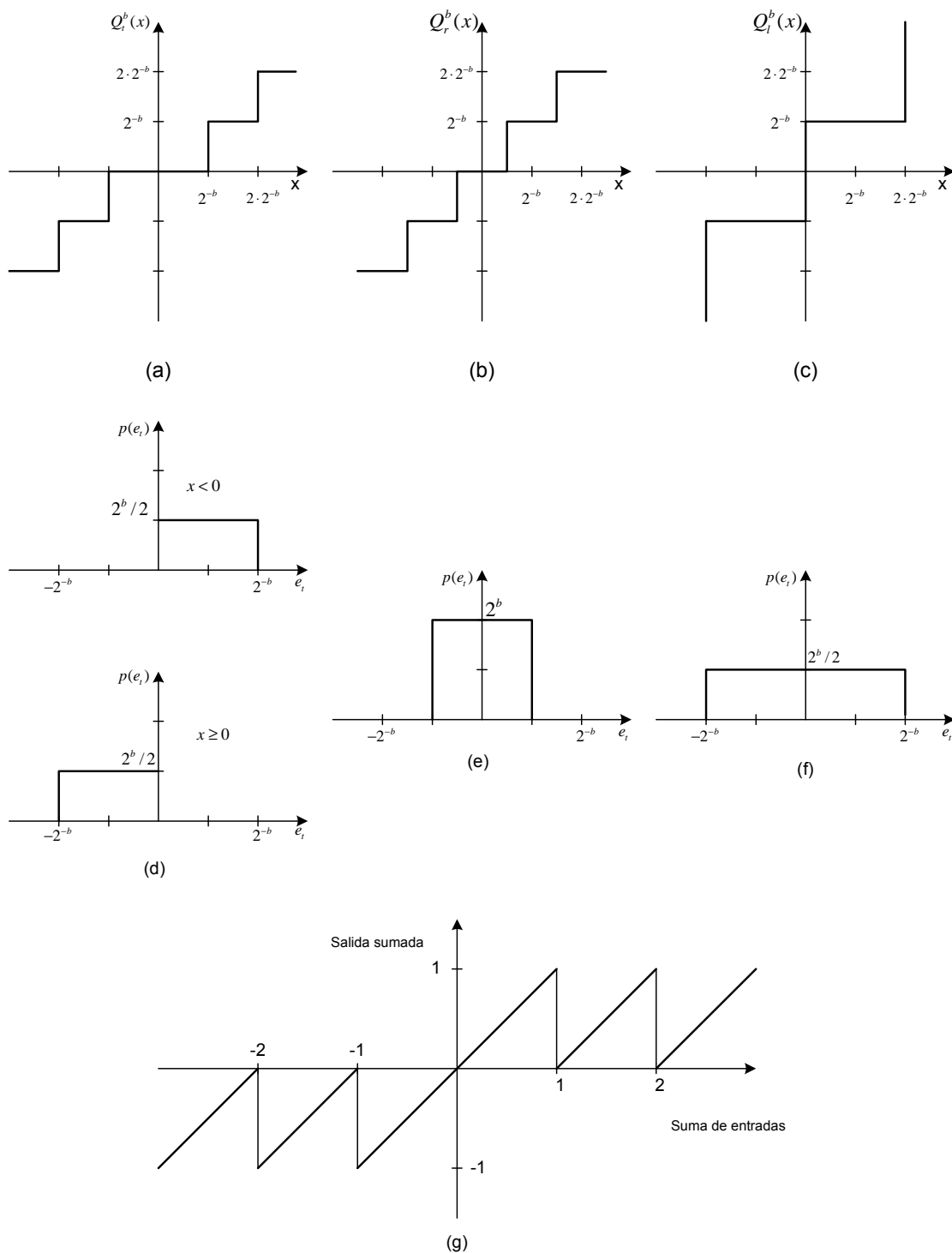


Figura 3.1: Características de la aritmética en módulo y signo

### 3.2.1.2.- Cuantificación por redondeo

Este cuantificador lleva al  $|x|$  que esta definido en una serie infinita de potencias de dos al más cercano término  $2^{-b}$ :

$$|(x)| = (.n_1 n_2 \cdots n_b n_{b+1} \cdots)_2 \quad (3.14)$$

El redondeo se puede conseguir añadiendo a  $x$ ,  $2^{-b-1}$  y truncando el resultado a  $b$  bits.

$$\begin{array}{r} (x) = (s.n_1 n_2 \cdots n_b n_{b+1} \quad n_{b+2} \cdots) \\ + 2^{-b-1} = (0.0 0 \cdots 0 1 \quad 0 \cdots) \\ \hline x + 2^{-b-1} = (s.m_1 m_2 \cdots m_b n_{b+1} \oplus 1 \quad n_{b+2} \cdots) \end{array} \quad (3.15)$$

Si no hay overflow entonces:

$$Q_r^b(x) = (s.m_1 m_2 \cdots m_b)_2 \quad (3.16)$$

$$x + 2^{-b-1} = Q_r^b(x) + 2^{-b} (. n_{b+1} \oplus 1 \quad n_{b+2} \cdots)_2 \quad (3.17)$$

$$Q_r^b(x) - x - 2^{-b-1} = -2^{-b} (. n_{b+1} \oplus 1 \quad n_{b+2} \cdots)_2 \quad (3.18)$$

El error de redondeo es:

$$e_r = Q_r^b(x) - x \quad (3.19)$$

$$-2^{-b} < e_r - 2^{-b-1} \leq 0 \quad (3.20)$$

y

$$-\frac{2^{-b}}{2} < e_r \leq \frac{2^{-b}}{2} \quad (3.21)$$

En la figura 3.1b se muestra la característica no lineal de esta cuantificación. Si se considera que el ruido de redondeo es una variable aleatoria de función de distribución uniforme como se muestra el la figura 3.1f podemos calcular su varianza.

$$\sigma_{e_r}^2 = \{E[e_r^2] - E^2[e_r]\} = \frac{2^{-2b}}{12} \quad (3.22)$$

### 3.2.1.3.- Cuantificación LSB-1

En este caso de lleva el último bit menos significativo a 1 en todos los números.

$$(x) = (s.m_1 m_2 \cdots m_{b-1} m_b m_{b+1} \cdots )_2 \quad (3.23)$$

$$Q_l^b(x) = (s.m_1 m_2 \cdots m_{b-1} 1 0 0 \cdots )_2 \quad (3.24)$$

El error de cuantificación es:

$$e_l = Q_l^b(x) - x = 2^{-b-1} \left( \frac{1}{2} - (.m_b m_{b+1} m_{b+2} \cdots )_2 \right) \quad (3.25)$$

$$-2^{-b} < e_l \leq 2^{-b} \quad (3.26)$$

La característica de esta cuantificación y la función de densidad de probabilidad se muestran en las figuras 3.1c y 3.1e respectivamente. La varianza en este caso es:

$$\sigma_{e_l}^2 = \{E[e_l^2] - E^2[e_l]\} = \frac{2^{-2b}}{3} \quad (3.27)$$

Si se examinan más de cerca estas cuantificaciones se pueden obtener algunas relaciones entre ellas. La cuantificación por redondeo se puede obtener cuantificando por truncación después de añadir el término  $2^{-b}/2$ :

$$Q_r^b(x) = Q_t^b \left( x + (1-2s) \frac{2^{-b}}{2} \right) \quad (3.28)$$

De igual modo:

$$Q_l^b(x) = Q_t^{b-1}(x) + (1-2s)2^{-b} \quad (3.29)$$

Se define el rango dinámico del sistema de numeración como:

$$\frac{|Q(x)|_{\max}}{|Q(x)|_{\min} \neq 0} = \frac{1-2^{-b}}{2^{-b}} = -2^{-b} - 1 \quad (3.30)$$

y todos los números deben de estar en el rango:

$$-(2^b - 1) \leq 2^b \cdot Q(x) \leq (2^b - 1) \quad (3.31)$$

Cuando se suman dos números representados en sistema de numeración modulo-signo pueden ocurrir dos casos: si los signos son diferentes el signo de la suma será el del mayor módulo y el módulo de la suma será la resta del modulo mayor y del menor; si ambos tienen el mismo signo, la suma tendrá el mismo signo y el módulo será la suma de los módulos que puede exceder del rango del sistema de numeración. La figura 3.1g representa la característica de overflow de este sistema de numeración, que como se ve es no lineal y sus efectos son

importantes en el sistema en lazo cerrado cuando en el regulador existen señales de gran amplitud.

### 3.2.2.- Sistema de numeración en complemento a dos

Es el sistema de numeración que utilizan la mayoría de los microprocesadores. En este caso los números se representan de la siguiente forma:

$$\begin{aligned} Q^b(x) &= (0. m_1 m_2 \cdots m_b) & 0 \leq x < 1 \\ &= (1. n_1 n_2 \cdots n_b) & -1 \leq x < 0 \end{aligned} \quad (3.32)$$

Para  $x \geq 0$

$$|Q^b(x)| = (. m_1 m_2 \cdots m_b)_2 = \sum_{i=1}^b m_i 2^{-i} \quad (3.33)$$

Para  $x < 0$

$$(. n_1 n_2 \cdots n_b) = \text{complemento a dos de } |Q(x)| = 1.0 - |Q^b(x)| = 1.0 - \sum_{i=1}^b m_i 2^{-i} \quad (3.34)$$

Entonces:

$$Q^b(x) = 2.0 - \sum_{i=0}^b m_i 2^{-i} \quad x < 0 \quad (3.35)$$

$$Q^b(x) = \sum_{i=0}^b m_i 2^{-i} \quad x \geq 0 \quad (3.36)$$

Donde  $m_0$  es el bit de signo. De la misma forma que en el sistema de numeración anterior se van a presentar las características de las tres formas de cuantificación.

#### 3.2.2.1.- Cuantificación por truncación

Si el número que se cuantifica es mayor que cero se observa que tiene la misma representación que en módulo y signo por tanto el error cometido será el mismo.

$$-2^{-b} < e_t \leq 0 \quad x \geq 0 \quad (3.37)$$

En el caso de números negativos:

$$x = (1. n_1 n_2 \cdots n_b n_{b+1} \cdots) \quad (3.38)$$

$$Q_t^b x = (1. n_1 n_2 \cdots n_b 0 \cdots) \quad (3.39)$$

$$e_t = Q_t^b(x) - x = -2^{-b} (. n_{b+1} n_{b+2} \cdots)_2 = -2^{-b} \sum_{i=1}^{\infty} n_{b+1} 2^{-i} \quad (3.40)$$

El sumatorio:

$$0 \leq -2^{-b} \sum_{i=1}^{\infty} n_{b+1} 2^{-i} < 1 \quad (3.41)$$

Por tanto:

$$-2^{-b} < e_i \leq 0 \quad x < 0 \quad (3.42)$$

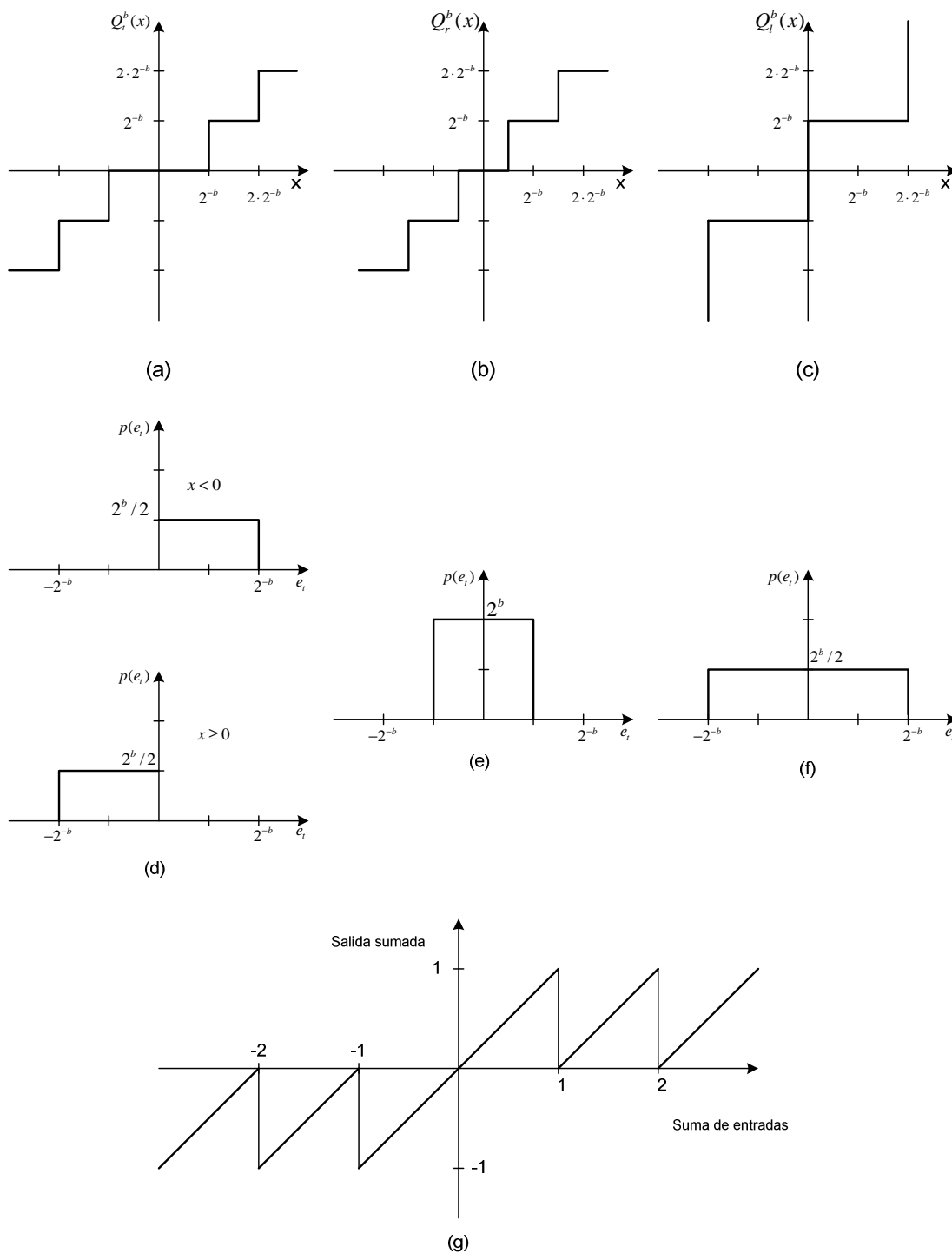


Figura 3.2: Características de la aritmética en complemento a dos

La función característica de este tipo de cuantificación se muestra en la figura 3.2.a y la función de densidad de probabilidad se muestra en la figura 3.2.d. La varianza resulta:

$$\sigma_{e_t}^2 = E[e_t^2] - E^2[e_t] = \frac{2^{-2b}}{12} \quad (3.43)$$

La truncación en complemento a dos tiene un valor medio no cero y puede introducir un desplazamiento en el error en la salida del regulador. En lazo cerrado hay que hacer notar que si el valor absoluto de la salida del sistema a controlar es menor que el valor del bit menos significativo del regulador digital, se trunca a cero y se produce una zona muerta constante en el proceso que no se corrige con el regulador. Para eliminarla es necesario que, cada vez que se efectúe una multiplicación y el resultado se trunque, se compruebe el resultado del producto y si este es negativo se añada el valor del bit menos significativo al resultado.

### 3.2.2.2.- Cuantificación por redondeo

Para números positivos el error de cuantificación es el mismo que en el sistema anterior.

$$-\frac{2^{-b}}{2} < e_r \leq \frac{2^{-b}}{2} \quad (3.44)$$

Para números negativos:

$$x = 2.0 - \sum_{i=0}^{\infty} m_i 2^{-i} \quad (3.45)$$

$$\begin{array}{r} x = (1. n_1 n_2 \cdots n_b n_{b+1} \quad n_{b+2} \cdots ) \\ + 2^{-b-1} = (0. 0 0 \cdots 0 1 \quad 0 \cdots ) \\ \hline x + 2^{-b-1} = (1. k_1 k_2 \cdots k_b n_{b+1} \oplus 1 \quad n_{b+2} \cdots ) \end{array} \quad (3.46)$$

$$Q_r^b(x) = (1. k_1 k_2 \cdots k_b ) \quad (3.47)$$

$$x + 2^{-b-1} = Q_r^b(x) + 2^{-b} (0. n_{b+1} \oplus 1 \quad n_{b+2} \cdots ) \quad (3.48)$$

Como:

$$0 \leq (0. n_{b+1} \oplus 1 \quad n_{b+2} \cdots ) < 1 \quad (3.49)$$

Entonces:

$$-\frac{2^{-b}}{2} < e_r \leq \frac{2^{-b}}{2} \quad (3.50)$$

El error de redondeo en complemento a dos tiene las mismas características que el sistema módulo y signo como se muestra en las figuras 3.2b y 3.2f. La varianza es:

$$\sigma_{e_t}^2 = E[e_t^2] - E^2[e_t] = \frac{2^{-2b}}{12} \quad (3.51)$$

### 3.2.2.3.- Cuantificación LSB-1

Si el número es positivo se está en el caso anterior. Para números negativos:

$$x = (1. n_1 n_2 \cdots n_{b-1} n_b n_{b+1} \cdots) = -(2.0 - \sum_{i=0}^{\infty} n_i 2^{-i}) \quad (3.52)$$

$$Q_l^b(x) = -(2.0 - 2^{-b} - \sum_{i=0}^{b-1} n_i 2^{-i}) \quad (3.53)$$

$$e_l = Q_l^b(x) - x = 2^{-b} - \sum_{i=b}^{\infty} n_i 2^{-i} \quad (3.54)$$

si se hace  $j = i - b$

$$e_l = Q_l^b(x) - x = 2^{-b} - \sum_{j=0}^{\infty} n_{b+j} 2^{-b-j} = 2^{-b} \left( 1 - \sum_{j=0}^{\infty} n_{b+j} 2^{-j} \right) \quad (3.55)$$

$$0 \leq \sum_{j=0}^{\infty} n_{b+j} 2^{-j} < 2.0 \quad (3.56)$$

$$-1 < 1 - \sum_{j=0}^{\infty} n_{b+j} 2^{-j} \leq 1 \quad (3.57)$$

$$-2^{-b} < e_l \leq 2^{-b} \quad (3.58)$$

La característica de cuantificación y la función de densidad del ruido se muestran en las figuras 3.2e y 3.2f. La varianza del ruido es:

$$\sigma_{e_t}^2 = \{E[e_t^2] - E^2[e_t]\} = \frac{2^{-2b}}{3} \quad (3.59)$$

También se puede ver que:

$$Q_r^b(x) = Q_l^b \left( x + \frac{2^{-b}}{2} \right) \quad (3.60)$$

De igual modo:

$$Q_l^b(x) = Q_l^{b-1}(x) + 2^{-b} \quad (3.61)$$

El rango dinámico del sistema de numeración descrito es:

$$\frac{|Q(x)|_{\max}}{|Q(x)|_{\min} \neq 0} = \frac{|-1|}{|2^{-b}|} = 2^b \quad (3.62)$$

y todos los números deben caer en el rango:

$$-1 \leq Q(x) \leq 1 - 2^{-b} \quad (3.63)$$

Por último se describen las características de overflow de este sistema de numeración. Los signos se tienen en cuenta de forma automática cuando los circuitos sumadores efectúan la suma binaria de dos números en complemento a dos. El bit de acarreo en la posición  $2^1$  se ignora lo que sucede con la suma de dos números negativos. Si la suma de dos números positivos cae fuera del rango de representación ocurre el fenómeno de underflow (aparece bit de acarreo en la posición  $2^0$ ) o cuando se suman dos números negativos y el bit de acarreo se en la posición de signo se olvida. Esta característica se representa en la figura 3.2g.

### 3.3.- Cuantificación de los coeficientes del regulador

Uno de los principales objetivos de diseño un sistema de control, si no el más importante, es asegurar la estabilidad absoluta y robustez del sistema. Para ello se diseña el regulador de forma que el sea estable y a su vez el sistema en lazo cerrado también lo sea.

Cuando se implementa un regulador sus coeficientes se almacenan con un determinado número de cifras. Esto afecta tanto a la dinámica del sistema como a la estabilidad. Se ha estudiado en las pasadas décadas el efecto del truncado y redondeo en el almacenamiento de los coeficientes de las ecuaciones en diferencias, o de la función de transferencia, de sistemas discretos lineales e invariantes en el tiempo en el campo del tratamiento digital de la señal desde el punto de vista de la estabilidad. Estos estudios no tiene en cuenta la realimentación, pero si que permiten la comparación de diferentes estructuras y algoritmos.

El estudio es relativamente fácil si se realiza un análisis linealizado de sensibilidad de los parámetros de la ecuación característica; se pueden obtener estimaciones groseras de los errores en los cálculos mediante la idea de los números de condición del análisis numérico. Este número permite relacionar el error relativo en el resultado con el error relativo en los datos. Las consideraciones más importantes que se han derivado de este estudio son las siguientes:

- El coeficiente más sensible es el término independiente de la ecuación característica.
- Si todas las raíces están próximas al círculo unidad la sensibilidad es mayor.
- Las formas asociadas son muy malas desde el punto de vista numérico.
- Si los polos están juntos, la sensibilidad es mayor.
- La sensibilidad aumenta con el orden de multiplicidad de los polos.
- Realizaciones en forma directa implican mayor sensibilidad y menor número de operaciones.



- Realizaciones en cascada y paralelo implican mayor complejidad de cálculo y menor sensibilidad.

De estos análisis se puede elegir la realización (realización de buena condición) más conveniente desde este punto de vista del algoritmo de control ya que el efecto de la cuantificación de parámetros es variable según la estructura del diagrama de bloques utilizado para su implementación. También hay que hacer notar que el periodo de muestreo tiene una influencia considerable sobre la condición, de forma que más rapidez de muestreo supone utilizar mayor precisión en la implementación de los coeficientes.

Como ya se ha comentado todas estas consideraciones no han tenido en cuenta que el sistema global opera en lazo cerrado. Es bien conocido que la estabilidad en el funcionamiento en lazo cerrado puede degradarse mucho cuando el controlador diseñado se implementa con aritmética de precisión finita. Para un regulador digital diseñado para una frecuencia de muestro dada, se pueden reducir los efectos de la precisión finita de forma significativa eligiendo de forma adecuada la estructura del controlador. Pero la elección no es fácil ya que una variación de la situación de los polos (autovalores) y ceros de regulador en lazo abierto provoca una variación de polos y ceros del sistema en lazo cerrado. Se puede utilizar el método del lugar de las raíces para estudiar los efectos que provocan los errores por cuantificación de coeficientes pero suele ser muy complicado. En este punto se va a dar una idea del problema que se presenta.

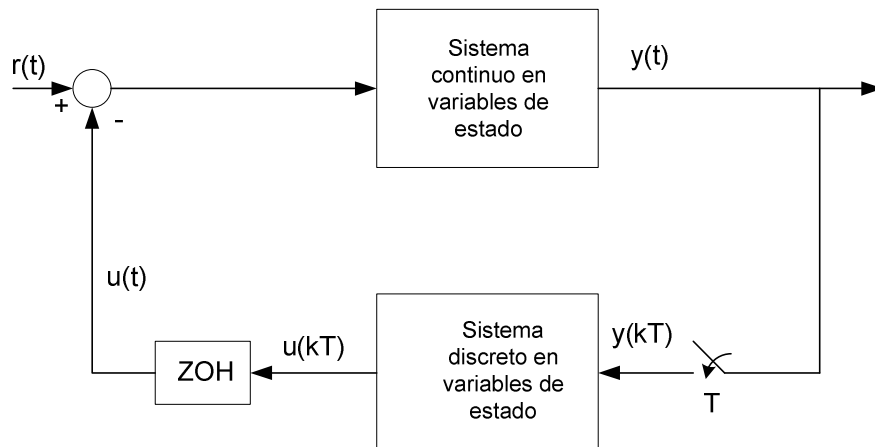


Figura 3.3: Diagrama de bloques de un sistema de control muestreado

En la figura 3.3 conocido  $G(s)$ ,  $G_R(z)$  y el periodo de muestreo  $T$  se trata de encontrar una estructura óptima FWL que asegure la estabilidad absoluta y cumpla las especificaciones de estabilidad relativa (margen de estabilidad).

Si  $G(z) = \mathbf{C}[z\mathbf{I} - \mathbf{A}]^{-1}\mathbf{B} + D$  es el equivalente discreto del sistema a controlar,  $G_R(z) = \mathbf{C}_R^0 [z\mathbf{I} - \mathbf{A}_R^0]^{-1}\mathbf{B}_R^0 + D_R^0$  es la función de transferencia de una realización del regulador bajo precisión infinita, se pueden obtener diferentes estructuras a partir de esta para obtener la función de transferencia mediante transformaciones de similitud.

$$\mathbf{K}: [\mathbf{A}_R, \mathbf{B}_R, \mathbf{C}_R, D_R] \rightarrow [\mathbf{K}^{-1} \mathbf{A}_R^0 \mathbf{K}, \mathbf{K}^{-1} \mathbf{B}_R^0, \mathbf{C}_R^0 \mathbf{K}, D_R^0] \quad (3.64)$$

La matriz de transición de estados del sistema en lazo cerrado es única si la implementación se realiza bajo precisión infinita y es independiente de la realización escogida para su implementación. Suponiendo que  $D$  es cero esta matriz es:

$$\bar{\mathbf{A}} = \begin{pmatrix} \mathbf{A} + \mathbf{B}\mathbf{D}_R\mathbf{C} & \mathbf{B}\mathbf{C}_R \\ \mathbf{B}_R\mathbf{C} & \mathbf{A}_R \end{pmatrix} \quad (3.65)$$

El sistema será estable si los autovalores de esta matriz están dentro del círculo de radio unidad. Si se define la matriz  $\mathbf{X}$  que es una realización del regulador:

$$\mathbf{X} \triangleq \begin{pmatrix} \mathbf{D}_R & \mathbf{C}_R \\ \mathbf{B}_R & \mathbf{A}_R \end{pmatrix} = \begin{pmatrix} p_1 & p_{l+n+1} \cdots & p_{N-l-1} \\ \vdots & \ddots & \vdots \\ p_{l+n} & p_{2l+2n} \cdots & p_N \end{pmatrix} \quad (3.66)$$

donde  $N = (l+n)(q+n)$

Se puede escribir:

$$\bar{\mathbf{A}}(\mathbf{X}) = \begin{pmatrix} \mathbf{A} & \mathbf{0} \\ \mathbf{0} & \mathbf{0} \end{pmatrix} + \begin{pmatrix} \mathbf{B} & \mathbf{0} \\ \mathbf{0} & \mathbf{I} \end{pmatrix} \mathbf{X} \begin{pmatrix} \mathbf{C} & \mathbf{0} \\ \mathbf{0} & \mathbf{I} \end{pmatrix} \triangleq \mathbf{M}_0 + \mathbf{M}_1 \mathbf{X} \mathbf{M}_2 \quad (3.67)$$

Cuando una realización del regulador se implementa bajo precisión finita  $\mathbf{X}$  se modifica a  $\mathbf{X} + \Delta\mathbf{X}$

$$\Delta\mathbf{X} \triangleq \begin{pmatrix} \Delta p_1 & \Delta p_{l+n+1} \cdots & \Delta p_{N-l-1} \\ \vdots & \ddots & \vdots \\ \Delta p_{l+n} & \Delta p_{2l+2n} \cdots & \Delta p_N \end{pmatrix} \quad (3.68)$$

Cada elemento de esta matriz está limitado. Este límite depende del sistema de numeración y de la cuantificación. En punto fijo con  $b$  bits y cuantificación por redondeo:

$$\mu(\Delta\mathbf{X}) \triangleq \max_{i \in \{1, \dots, N\}} |\Delta p_i| \leq \frac{q}{2} \quad q = 2^{-(b-b_x)} \quad (3.69)$$

$\mu(\Delta\mathbf{X})$  representa la máxima perturbación posible en los parámetros del regulador elemento,  $2^{b_x}$  es el mayor factor de normalización tal que cada elemento  $2^{-b_x} \mathbf{X}$  es absolutamente no mayor que uno. La perturbación  $\Delta\mathbf{X}$  provoca que los polos del sistema en lazo cerrado  $\lambda_i(\bar{\mathbf{A}}(\mathbf{X}))$  se muevan a  $\lambda_i(\bar{\mathbf{A}}(\mathbf{X} + \Delta\mathbf{X}))$  y puedan estar fuera del círculo de radio unidad.

Hay dos aspectos a los que se refiere la robustez en la estabilidad en una determinada implementación del regulador. El primero concierne a la determinación del menor número de

bits ( $B_s$ , mínimo) para asegurar la estabilidad. Esto se puede conseguir resolviendo el problema de estabilidad robusta:

$$\mu_0(\mathbf{X}) = \inf \left\{ \mu(\Delta\mathbf{X}) : \bar{\mathbf{A}}(\mathbf{X} + \Delta\mathbf{X}) \text{ es inestable} \right\} \quad (3.70)$$

Puesto que  $q/2 \leq \mu_0(\mathbf{X})$  se deduce que  $B_s^{\min} \leq \log_2(\mu_0(\mathbf{X}) - 1 + B_x)$ . Debido a las dificultades que se presentan para obtener  $\mu_0(\mathbf{X})$  se recurre a las simulaciones por computador para obtener el  $B_s$  mínimo. El otro aspecto más importante es encontrar la estructura que haga que  $\mu_0$  sea máximo.

En la actualidad existen dos aproximaciones para determinar la estructura de realización óptima bajo criterios diferentes, sensibilidad en las medidas de los polos (Istepanian et al) y medidas del radio de estabilidad (Fialdo et al).

En el primer caso para cuantificar los efectos FWL se utiliza la sensibilidad de las medidas de los polos. Dada la dificultad de cálculo de  $\mu_0$ , este se sustituye por la siguiente medida de estabilidad basada en el módulo de los polos:

$$\mu_1(\mathbf{X}) \triangleq \min_{1 \leq i \leq m+n} \frac{1 - |\lambda_i|}{\sum_{j=1}^N \left| \frac{\delta \lambda_i}{\delta p_j} \right|_{\mathbf{X}}} \quad (3.71)$$

$\bar{\mathbf{A}}(\mathbf{X} + \Delta\mathbf{X})$  será estable si  $\mu(\mathbf{X}) < \mu_1(\mathbf{X}) < \mu_0(\mathbf{X})$ .

El intento de obtención de la realización óptima bajo el prisma de minimizar estos efectos conduce a un problema de optimización no convexo y no regular. Se han desarrollado técnicas de optimización para hacer fácilmente abordable este problema de optimización.

En la segunda aproximación se utiliza el radio de estabilidad y aborda el problema de implementación óptima en el contexto del control robusto como un caso especial de minimización  $H_2$  resolviendo el problema con el método de las inecuaciones de matrices lineales.

### 3.4.- Cuantificación de las señales

En este punto se procede a analizar el efecto de la cuantificación de la variable de entrada al regulador digital y en las variables internas (nodos). Se pueden utilizar varias técnicas de análisis, de las que destacamos:

#### Análisis no lineal

Una descripción detallada de la cuantificación y del redondeo implica el empleo de modelos no lineales complicados, que son muy difíciles de analizar (función descriptiva,

análisis mediante la teoría de las bifurcaciones, etc.). Ejemplos sencillos de estos modelos muestran que pueden dar lugar a equilibrios múltiples y ciclos límites. Un análisis mediante el empleo de la función descriptiva permite determinar de forma aproximada los ciclos límite si en el lazo de control existe solo una no linealidad. (AST88).

### **Análisis lineal**

En este caso la cuantificación y el redondeo se modelan mediante operaciones ideales con perturbaciones sumadas o multiplicadas. Las perturbaciones pueden ser deterministas o estocásticas. Este tipo de análisis es especialmente útil para estimar el orden de magnitud, permitiendo la investigación de sistemas complejos y la comparación de diferentes algoritmos de control. A su vez se pueden utilizar distintas técnicas, de las que cabe distinguir las dos siguientes:

#### **Estudio del caso más desfavorable**

Se adopta el punto de vista “pesimista” en el que se supone que el redondeo produce el mayor efecto posible. Se trata de obtener el máximo error a que puede dar lugar un truncado o un redondeo. El estudio se realiza desde el punto determinista. Si se considera un sistema lineal, se observa que el redondeo de las variables no puede dar lugar a una salida no acotada. Evidentemente el estudio hay que hacerlo cuando el sistema opera en lazo cerrado.

#### **Estudio del caso más desfavorable en régimen permanente**

Fue estudiado por Slaughter en el contexto del control digital y por Blackman en filtros digitales. En este análisis la atención se centra en los errores debidos al redondeo, cuando las variables alcanzan un valor constante en régimen permanente.

Este estudio es simple y, desgraciadamente, no puede aplicarse siempre, pues se parte de la hipótesis de un error de cuantificación constante en régimen permanente de valor  $q$  (escalón de cuantificación) en régimen permanente. Las cotas calculadas por estos procedimientos dan lugar a valores excesivamente pesimistas.

### **Análisis estadístico**

Otra posibilidad interesante para valorar el error de cuantificación es darle un carácter aleatorio a su aparición y estudiarlo desde el punto de vista estadístico. Se supone que el error cometido es una variable aleatoria uniforme en el intervalo  $(0, q)$  para el truncado y  $(-q/2, q/2)$  para el redondeo. La propagación de los errores de truncado y redondeo dependen de la función de transferencia entre el punto fuente de error y la salida. Se trata de determinar las propiedades estadísticas de la salida del regulador y del sistema en lazo cerrado con el objeto de deducir si el algoritmo de control amplifica el ruido de cuantificación. Se suponen ruidos estacionarios e incorrelados.

#### **3.4.1.- Error de cuantificación en la conversión A/D**

La tarea de un convertor A/D es, a partir de una señal analógica, proporcionar una señal digital codificada. Ello implica un proceso de cuantificación y codificación. En la figura 3.4 se considera el convertidor A/D, donde la señal de entrada  $x(t)$  se muestra y se cuantifica en una secuencia  $\{Q(x(k))\}$  que es procesada por el regulador (filtro) digital.

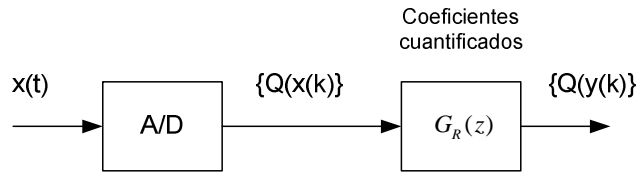


Figura 3.4: Convertor A/D

La mayor parte de los convertores A/D son bipolares (valores positivos y negativos). El sistema de numeración empleado normalmente es el complemento a dos y se puede utilizar la cuantificación por truncación o por redondeo. La cuantificación por truncación es equivalente a la cuantificación por redondeo añadiendo un sesgo de valor  $2^{-b}/2$  según se muestra en la figura 3.5:

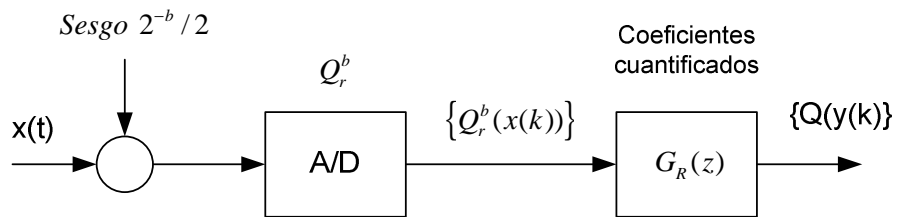


Figura 3.5: Modelo equivalente del convertor A/D

El convertidor A/D introduce un error de cuantificación:

$$e_r(k) = Q_r^b(x(k)) - x(k) \tag{3.72}$$

Para determinar los efectos de la cuantificación en el funcionamiento del convertor A/D se utiliza la aproximación estadística. La naturaleza no lineal del cuantificador y la dependencia del error en las características de la señal de entrada hace intratable cualquier análisis determinista. La figura 3.6 representa el modelo del cuantificador.

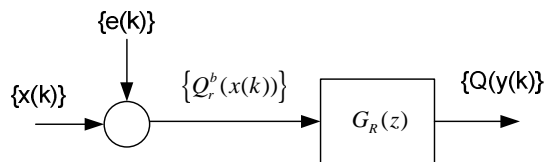


Figura 3.6: Modelo de convertor y regulador

Se considera que las características del error son:

$$-\frac{2^{-b}}{2} < e_r \leq \frac{2^{-b}}{2} \quad \sigma_{e_r}^2 = \frac{2^{-2b}}{12} \quad (3.73)$$

Para considerar el efecto de la cuantificación de la señal de entrada se puede utilizar la relación (potencia) de la señal a ruido de cuantificación:

$$SNR = 10 \log \frac{P_x}{P_e} = 10 \log \frac{\sigma_x^2}{\sigma_{e_r}^2} = 6.02b - 16.81 - 20 \log \frac{R}{\sigma_x} \quad (3.74)$$

El último término depende del rango R del A/D y de los estadísticos de la señal de entrada. Esta fórmula se utiliza para determinar la precisión o longitud de palabra del convertidor; esto significa que por cada bit adicional en el cuantificador incrementa la relación SNR en 6 dB. Este error es una entrada al regulador digital.

### 3.4.2.- Errores de cuantificación en las variables internas y en la salida del regulador

Como ya se ha comentado reiteradamente existen muchas estructuras de implementación de reguladores digitales. En el tema dos se ha descrito las más interesantes desde el punto de vista del control. Las variables internas en cada nodo son el resultado de una suma de productos formados por coeficientes del regulador y señales internas.

$$v_i(k) = \sum_{i=1}^L c_i v_i(k) \quad (3.75)$$

Esta expresión representa el caso ideal donde los coeficientes  $c_i$  están sin cuantificar y las variables  $v_i$  también. En la implementación los coeficientes se cuantifican, por ejemplo a  $a$  bits y las variables se representan con  $b$  bits, por ejemplo, en complemento a dos. El producto tendrá  $a+b$  bits. El producto puede ser cuantificado  $Q_1$  a  $b$  bits y realizar la suma o bien hacer las sumas con  $a+b$  bits y el resultado cuantificar  $Q_2$  a  $b$  bits. La situación depende del hardware elegido siendo la cuantificación  $Q_2$  la que introduce menor del ruido de cuantificación. La varianza del ruido introducida por  $Q_1$  en  $v_1(k)$  es:

$$\sigma_e^2 = \sum_{i=1}^L \sigma_{e_1}^2 = L \sigma_{e_1}^2 \quad (3.76)$$

La varianza del ruido introducida por  $Q_2$  en  $v_1(k)$  es:

$$\sigma_e^2 = \sigma_{e_1}^2 \quad (3.77)$$

En cada nodo se puede demostrar [PHI90] que aparece un ruido de cuantificación que en caso de redondeo,  $e_r$  tiene las siguientes características:

$$-\frac{2^{-b}}{2} + 2^{-b-a} < e_r \leq \frac{2^{-b}}{2} \quad \text{con} \quad |e_r|_{\min \neq 0} = 2^{-b-a} \approx 0 \quad (3.78)$$

Su función de probabilidad es discreta:

$$p(e_r) = 2^{-a} \sum_{i=1}^{i=2^{a-1}} \delta[e_r - 2^{-b-1}(1 - i2^{-a+1})] \quad (3.79)$$

$$E(e_r) = \frac{2^{-b-a}}{2} \approx 0 \quad (3.80)$$

$$\sigma_{e_r}^2 = \frac{2^{-2b}}{12} (1 - 2^{-2a}) \approx \frac{2^{-2b}}{12} \quad (3.81)$$

De estas expresiones se observa que se puede aproximar el error de redondeo de los productos usando las características del error de redondeo con función de probabilidad continua. Para analizar el efecto de la cuantificación en la variable de salida en el regulador se supone que existen Q uniones de sumandos cada uno modelado según la figura 3.7:

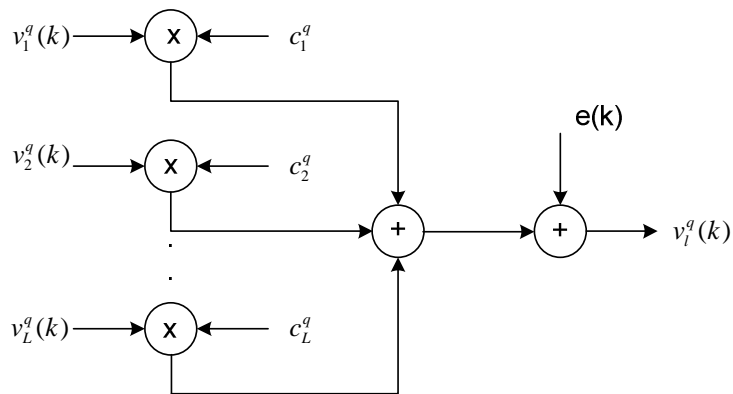


Figura 3.7: Modelo del producto

El regulador digital se puede modelar según la figura 3.8:

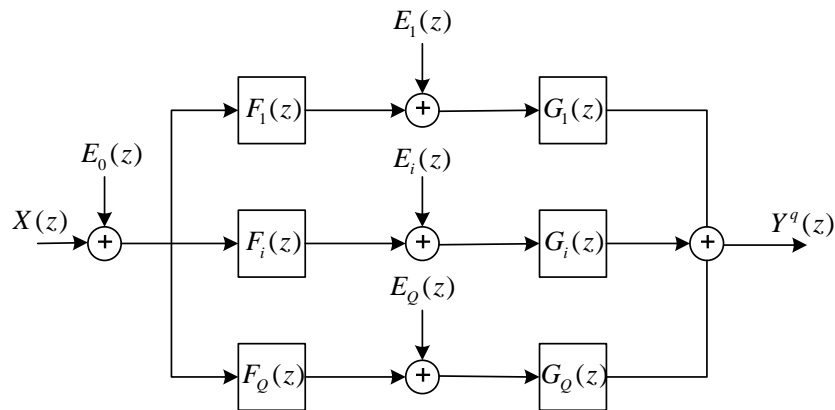


Figura 3. 8: Modelo del regulador

Donde  $e_0(k)$  representa el error de cuantificación del conversor A/D,  $F_i(z)$  es la función de transferencia de la entrada al  $i$ -ésimo punto de suma de cada error de cuantificación de productos y  $G_i(z)$  es la función de transferencia de cada punto anterior a la salida. Entonces:

$$Y^q(z) = X(z)G_R(z) + E_0(z)G_R(z) + \sum_{i=1}^Q E_i(z)G_i(z) \quad (3.82)$$

Se puede poner:

$$Y^q(z) = X(z)G_R(z) + E_n(z) \quad (3.83)$$

Donde:

$$E_n(z) = G_R(z)E_0(z) + \sum_{i=1}^Q G_i(z)E_i(z) = \sum_{i=0}^Q E_{ni}(z) \quad (3.84)$$

Con  $G_0(z) = G_R(z)$

En lo que sigue vamos a analizar el error de cuantificación considerando que es una perturbación de carácter determinista. En el dominio del tiempo se puede poner:

$$e_{ni}(k) = \sum_{j=0}^{\infty} g_i(j)e_i(k-j) \quad (3.85)$$

$$|e_{ni}(k)| \leq \sum_{j=0}^{\infty} |g_i(j)||e_i(k-j)| \leq |e_i(k)|_{\max} \sum_{j=0}^{\infty} |g_i(j)| \quad (3.86)$$

Considerando que cada producto se redondea por separado:

$$|e_i(k)|_{\max} = L_i |e_r|_{\max} = L_i \frac{q}{2} \quad (3.87)$$

por lo tanto:

$$|e_{ni}(k)| \leq \left( L_i \frac{q}{2} \right) \sum_{j=0}^{\infty} |g_i(j)| \quad (3.88)$$

Como

$$e_n(k) \leq \sum_{i=0}^Q e_{ni}(k) \quad (3.89)$$

$$|e_n(k)| \leq \sum_{i=0}^Q |e_{ni}(k)| \leq \sum_{i=0}^Q \left( L_i \frac{q}{2} \right) \sum_{j=0}^{\infty} |g_i(j)| \leq \frac{q}{2} \sum_{i=0}^Q \left( L_i \sum_{j=0}^{\infty} |g_i(j)| \right) \quad (3.90)$$



Este valor es la mayor cota de la magnitud del error de redondeo a la salida del regulador. Es un valor muy pesimista ya que se ha considerado el máximo error en cada instante de muestro y además se han sumado sin considerar el signo. Es el peor caso posible en este modelo.

Otra cota más realista se puede obtener aplicando una entrada escalón de amplitud  $q/2$  en cada cuantificador.

$$e_i(k-j) = L_i \frac{q}{2} \quad \text{si} \quad k-j \geq 0 \quad (3.91)$$

$$e_i(k-j) = 0 \quad \text{si} \quad k-j < 0 \quad (3.92)$$

$$|e_{ni}(k)| = \left( L_i \frac{q}{2} \right) \sum_{j=0}^k |g_i(j)| \quad (3.93)$$

En régimen permanente  $k$  tiende a infinito:

$$|e_{ni}(\infty)| = \left( L_i \frac{q}{2} \right) \sum_{j=0}^{\infty} |g_i(j)| \quad (3.94)$$

pero:

$$\sum_{j=0}^{\infty} g_i(j) = G_i(z)_{z=1} = G_i(1) \quad (3.95)$$

Por tanto:

$$|e_n(\infty)| \leq \frac{q}{2} \sum_{i=0}^Q L_i |G_i(1)| \quad (3.96)$$

A esta cota se la llama cota de error en la salida en régimen estacionario. De este estudio se desprende que el análisis basado en modelos deterministas de los efectos de la cuantificación no es muy realista debido a los efectos no lineales que produce. Además, como se ha visto, no es fácil obtener modelos en reguladores con muchos nodos sumadores y muchas multiplicaciones.

Se obtienen resultados más generales sobre estos efectos, modelando los errores de cuantificación en los productos como secuencias de ruido aditivo como ya se hizo en la conversión A/D y las variables como variables estocásticas. La secuencia de salida del regulador se separa en dos componentes que se suman. Uno debido a la entrada  $x(k)$  y otro debido a los ruidos aditivos de cuantificación  $e_{ni}(k)$ . Utilizamos la teoría de procesos estocásticos para calcular la media, la varianza del ruido de cuantificación y la relación SNR a la salida del regulador digital. Se suponen procesos estacionarios e incorrelados. El modelo se muestra en la figura 3.9:

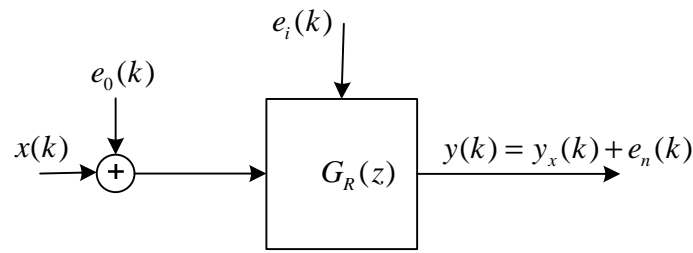


Figura 3. 9: Modelo general

Haremos uso de las siguientes relaciones importantes:

La relación para el valor medio de la salida  $y(k)$  de un sistema lineal e invariante en el tiempo con respuesta impulsional  $g(n)$  ante una secuencia aleatoria de entrada  $x(k)$  con valor medio  $E(x(k))$ :

$$E(y(k)) = E(x(k)) \sum_{n=0}^{\infty} g(n) \quad (3.97)$$

o bien:

$$E(y(k)) = E(x(k))G(0) \quad (3.98)$$

Siendo  $G(0)$  la respuesta en frecuencia  $G(w)$  del sistema evaluada en  $w = 0$ . La autocovarianza de una secuencia numérica  $x(k)$  que se define como:

$$C_x(n-l) = E[x(n)x(l)] \quad (3.99)$$

Es también una secuencia y

$$C_x(0) = E[x(n)^2] \quad (3.100)$$

La densidad espectral de potencia se define en términos de la transformada  $z$  de  $C_x(k)$  como:

$$P_x(z) = \sum_{n=-\infty}^{\infty} C_x(k)z^{-n} \quad y \quad C_x(k) = \frac{1}{2\pi j} \oint P_x(z)z^{k-1}d(z) \quad (3.101)$$

Si se sustituye  $z = e^{j\omega T}$

$$C_x(0) = E[x^2(k)] = \frac{1}{\omega_s} \int_0^{2\pi} P_x(e^{j\omega T})d\omega \quad (3.102)$$

que es la potencia media. También se puede demostrar que si un sistema LTI con función de transferencia  $G_R(z)$  está sometido a una secuencia de entrada aleatoria la densidad espectral de potencia de la salida es:

$$P_y(z) = P_x(z) G_R(z) G(z^{-1}) \quad (3.103)$$

$$E[y^2(k)] = \frac{1}{\omega_s} \int_0^{2\pi} P_x(e^{j\omega T}) d\omega = \frac{1}{\omega_s} \int_0^{2\pi} P_x(e^{j\omega T}) G_R(e^{j\omega T}) G_R(e^{-j\omega T}) d\omega \quad (3.104)$$

$$E[y^2(k)] = \frac{1}{\omega_s} \int_0^{2\pi} P_x(e^{j\omega T}) |G_R(e^{j\omega T})|^2 d\omega = \sigma_y^2 \quad \text{si } E[y(k)] = 0 \quad (3.105)$$

Para el error de cuantificación por redondeo:

$$C_x(0) = E[e_r^2] = \frac{2^{-2b}}{12} \quad \text{y } C_x(k) = 0 \quad \text{para } k \neq 0 \quad (3.106)$$

$$P_{e_r}(z) = \sum_{n=-\infty}^{\infty} C_{e_r}(k) z^{-n} = \frac{2^{-2b}}{12} \quad (3.107)$$

Si la entrada fuera este error y la salida del sistema LTI fuera  $e_n(k)$

$$E[e_n^2(k)] = \frac{1}{\omega_s} \int_0^{2\pi} P_{e_r}(e^{j\omega T}) |G_R(e^{j\omega T})|^2 d\omega = \frac{2^{-2b}}{12\omega_s} \int_0^{2\pi} |G_R(e^{j\omega T})|^2 d\omega \quad (3.108)$$

Aplicando el teorema de Parseval:

$$\frac{1}{\omega_s} \int_0^{2\pi} |G_R(e^{j\omega T})|^2 d\omega = \frac{1}{2\pi j} \oint G_R(z) G_R(z^{-1}) \frac{dz}{z} = \sum_{m=0}^{\infty} g_R^2(m) \quad (3.109)$$

$$\sigma_{e_n}^2 = E[e_n^2(k)] = \frac{2^{-2b}}{12} \sum_{m=0}^{\infty} g^2(m) = \sigma_{e_r}^2 \sum_{m=0}^{\infty} g_R^2(m) \quad (3.110)$$

Según el modelo de la figura:

$$\sigma_{e_{ni}}^2 = \sigma_{e_i}^2 \sum_{m=0}^{\infty} g_i^2(m) \quad (3.111)$$

Por tanto:

$$\sigma_{e_n}^2 = \sum_{i=0}^Q \sigma_{e_{ni}}^2 = \sum_{i=0}^Q \sigma_{e_i}^2 \sum_{m=0}^{\infty} g_i^2(m) = \frac{2^{-2b}}{12} \sum_{i=0}^Q \sum_{m=0}^{\infty} g_i^2(m) = \frac{2^{-2b}}{12} \sum_{i=0}^Q \frac{1}{\omega_s} \int_0^{2\pi} |G_i(e^{j\omega T})|^2 d\omega \quad (3.112)$$

$$\sigma_{e_n}^2 = \frac{2^{-2b}}{12} \sum_{i=0}^Q \frac{1}{2\pi j} \oint G_i(z) G_i(z^{-1}) \frac{dz}{z} \quad (3.113)$$

A partir de estas expresiones se puede calcular la relación SNR

$$SNR = 10 \log \frac{\sigma_y^2}{\sigma_{e_n}^2} = 10 \log \left( 12 \cdot 2^{2b} \frac{\int_0^{2\pi} P_x(e^{j\omega T}) |G_R(e^{j\omega T})|^2 d\omega}{\sum_{i=0}^Q \int_0^{2\pi} |G_i(e^{j\omega T})|^2 d\omega} \right) \quad (3.114)$$

Si la entrada es ruido blanco limitado a  $\pm 1$  entonces  $P_x = 1$

$$SNR = 10 \log \frac{\sigma_y^2}{\sigma_{e_n}^2} = 10 \log \frac{12 \cdot 2^{2b}}{1 + \sum_{i=1}^Q \frac{\int_0^{2\pi} |G_i(e^{j\omega T})|^2 d\omega}{\int_0^{2\pi} |G_R(e^{j\omega T})|^2 d\omega}} \quad (3.115)$$

Del análisis estadístico de los efectos de cuantificación utilizando las expresiones obtenidas en sistemas lineales de primer se pueden sacar las siguientes conclusiones:

- Aumento de la varianza de salida al aumentar el periodo de muestreo.
- La potencia del ruido de salida se realiza a medida que los polos se acercan al círculo de radio unidad.
- La relación SNR se ve penalizada por escalado.
- Se deben usar más bits en las sumas que en las multiplicaciones, y más bits cuanto más cerca están los polos del círculo de radio unidad.
- La propagación y amplificación del ruido de cuantificación de las multiplicaciones depende de la estructura de realización.

En la realización paralela de algoritmos de control la potencia total del ruido de cuantificación es la suma lineal de las potencias de los ruidos individuales de cada sección. La realización en cascada es más difícil de realizar; el ruido generado en cualquier sección es filtrado por las siguientes secciones. El problema de emparejar los ceros y polos de cada sección y su ordenación para minimizar la potencia de salida del ruido en el regulador (filtro) de orden superior fue estudiado por Jackson [JAC70].

### 3.5.- Ciclos límite debidos a la utilización de la aritmética de precisión finita en sistemas de control en tiempo discreto

El ciclo límite es una oscilación sostenida en las variables del sistema causada por no linealidades propias en el sistema dentro del lazo cerrado. Aunque existen diferentes causas para su aparición solo vamos a estudiar los que aparecen debidos a la conversión A/D y a las operaciones aritméticas de truncado y redondeo dentro de un regulador digital (filtro digital), es decir, a la presencia de uno o varios cuantificadores en la realización del regulador digital. Estas oscilaciones son de pequeña magnitud (de varios escalones de cuantificación) y aparecen en sistema recursivos incluso aunque la secuencia de entrada sea cero. Su efecto se puede reducir aumentando la longitud de palabra. Este fenómeno también se llama efecto de

banda muerta (deadband effect) ya que la salida del sistema no puede ser controlada dentro de cierta tolerancia (deadband limits).

Estos fenómenos se pueden estudiar mediante las técnicas desarrolladas por Jackson (JAC70) para filtros de primer y segundo orden, siendo el estudio muy complicado en sistemas de orden superior. Como ejemplo ilustrativo vamos a estudiarlos en un filtro de primer orden como el de la figura 3.10:

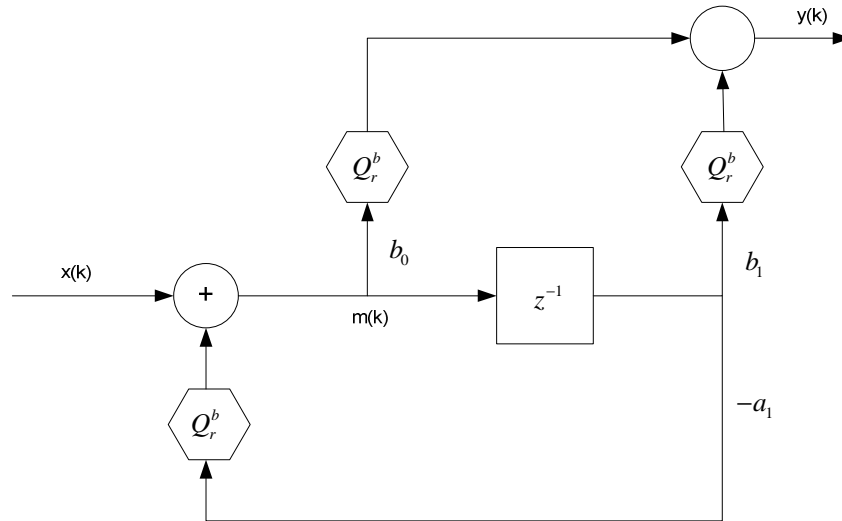


Figura 3. 10: Cuantificación en filtro de primer orden

Su pongamos que  $m(k) = (s.m_1 \ m_2 \ m_3)$ . Si  $a_1 = -0.6$  y en tiempo igual a cero la entrada es una secuencia pulso  $x(k) = (0.100)_{2\text{cns}} = (0.5)_{10}$  la señal  $m(k)$  decae a cero y fuerza a la salida a decaer a cero también. Ahora bien, si en lazo se realiza una operación de redondeo:

k	$m(k-1)$	$-b_1 m(k-1)$	$Q_r^3(-b_1 m(k-1))$	$m(k)$
0	0	0	0	4/8
1	4/8	2.4/8	2/8	2/8
2	2/8	1.2/8	1/8	1/8
3	1/8	0.6/8	1/8	1/8
4	1/8	0.6/8	1/8	1/8
5	etc.	etc.	etc.	etc.

Se observa que  $m(k)$  no tiende a cero como en el caso ideal, sino a una constante de valor 1/8 es decir un ciclo límite de periodo 1. Esto es debido a la existencia de una no linealidad llamada banda muerta que cambia el valor del coeficiente de realimentación  $a_1$ , en este caso, a  $a_1 = -1$ . Este ciclo límite aparece como consecuencia de la cuantificación por redondeo en las multiplicaciones. Si la cuantificación es por truncamiento la señal  $m(k)$  tiende a cero para  $k = 3$ . Si se estudia la respuesta del sistema real para posiciones distintas del polo  $z = a_1$  dentro del círculo de radio unidad se observa una secuencia de salida periódica estacionaria con unos periodos que dependen del valor del polo, la oscilación permanece en

ausencia de entrada y no desaparece hasta que no se aplica una entrada de tamaño suficiente. De igual forma pueden aparecer estos ciclos si el sistema evoluciona a partir de un estado inicial con entrada nula.

Se puede calcular la banda muerta:

$$\frac{M(z)}{X(z)} = \frac{1}{1 + a_1 z^{-1}} \quad (3.116)$$

$$m(k) = x(k) - a_1 m(k-1) \quad (3.117)$$

La respuesta al impulso en el caso ideal es:

$$m(k) = (a_1)^k \quad (3.118)$$

En el caso de la cuantificación por redondeo:

$$m(k) = Q_r^b(-a_1 m(k-1)) \quad (3.119)$$

por tanto:

$$|-a_1 m(k-1)| - |Q_r^b(-a_1 m(k-1))| \leq 2^{-b-1} \quad \text{y} \quad |-a_1 m(k-1)| - |m(k)| \leq 2^{-b-1} \quad (3.120)$$

Si  $a_1 > 0$  su valor efectivo en la banda muerta será 1.0 y  $m(k) = -m(k-1)$ ; si  $a_1 < 0$ , -1.0 y  $m(k) = m(k-1)$ . Por lo tanto:

$$|m(k)| \leq \frac{2^{-b-1}}{1 - |a_1|} \quad (3.121)$$

Hay que recordar que  $m(k)$  es un número entero ( $x2^{-b}$ ) y por tanto no existirá banda muerta si el módulo de  $a_1$  es menor que 0.5. Es interesante destacar que cuando la respuesta del filtro de un polo simple está en el ciclo límite, el sistema no lineal real opera como un sistema lineal equivalente con un polo en  $z = 1$  cuando el polo es positivo y con un polo en  $z = -1$  cuando el polo es negativo.

En el caso de filtros de segundo orden, cuya ecuación en diferencias y función de transferencia respectivamente son:

$$y(k) = x(k) + a_1 y(k-1) + a_2 y(k-2) \quad (3.122)$$

$$G_R(z) = \frac{1}{1 - a_1 z^{-1} - a_2 z^{-2}} \quad (3.123)$$

El comportamiento frente a los ciclos límite es mucho más complejo y pueden producirse una gran variedad de oscilaciones.

La ecuación en diferencias que describe el sistema real (empleando cuantificación por redondeo al entero más próximo) viene dada por:

$$y(k) = x(k) + Q_r^b [a_1 y(k-1)] + Q_r^b [a_2 y(k-2)] \quad (3.124)$$

Cuando los coeficientes del filtro satisfacen la condición  $a_1^2 < -4a_2$ , los polos del sistema son complejos conjugados de valor  $z = re^{\pm j\theta}$ , siendo  $a_2 = -r^2$  y  $a_1 = 2r \cos \theta$ . Al igual que en el caso de un polo simple, cuando el sistema está en un ciclo límite con entrada cero:

$$|Q_r^b [a_2 y(k-2)]| = |y(k-2)| \quad (3.125)$$

En otras palabras, el sistema se comporta como un oscilador con polos complejos conjugados situados en la circunferencia de radio unidad, de donde se deduce al igual que en el caso de un polo simple, que la expresión que define la banda muerta del filtro de dos polos complejos conjugados viene dada por:

$$|y(k-2)| \leq \frac{\frac{1}{2} 2^{-b}}{1 - |a_2|} \quad (3.126)$$

donde se observa que los límites de la banda muerta dependen únicamente de  $|a_2|$  siendo el valor de  $a_1$  el parámetro que determina la frecuencia de la oscilación.

Otro modo posible de ciclo límite con entrada cero se produce como consecuencia de la cuantificación de los productos  $a_1 y(k-1)$  y  $a_2 y(k-2)$ . El filtro puede producir un ciclo límite de amplitud  $y_0$  ( $y_0 > 0$ ).

$$y_0 = \pm Q_r [a_1 y_0] + Q_r [a_2 y_0] \quad (3.127)$$

Jackson ha demostrado que en este caso el filtro de dos polos exhibe oscilaciones con una amplitud que cae en la banda muerta limitada por:

$$y_0 \leq \frac{1}{1 - |a_1| - a_2} \quad (3.128)$$

Es interesante destacar que estos ciclos límite resultan de redondear el producto de los coeficientes del filtro con las salidas previas. Si en lugar de redondear se elige el truncado a  $b$  bits es posible eliminar muchos, aunque no todos, los ciclos límite como demostró Claasen et al. [CLA73] Sin embargo, el truncado produce un error sesgado, a menos que se utilice la representación en magnitud y signo, en cuyo caso el error de truncamiento es simétrico respecto a cero. En una realización en paralelo de secciones de segundo orden, cada sección del regulador (filtro) exhibe su propio comportamiento de ciclos límite sin iteración entre las secciones. Consecuentemente, la salida es la suma de los ciclos límite ante entrada cero de las

secciones individuales. En el caso de una realización en cascada para la obtención de un filtro IIR de orden superior, los ciclos límite son mucho más difíciles de analizar. En particular, cuando la primera sección del filtro produce un ciclo límite, este se filtra en las secciones siguientes. Si la frecuencia del ciclo límite está cerca de la frecuencia de resonancia de alguna de las secciones siguientes, la amplitud del mismo se ve incrementada considerablemente por el efecto de resonancia.

En sistemas de orden superior el estudio se complica enormemente. El problema de la aparición de estas oscilaciones ha dado lugar a gran cantidad de publicaciones en el campo del procesado de la señal bajo distintos aspectos.

Estudio del impacto de ciclos límite en diferentes estructuras de filtros [FET72], [THO76] y [KAU96]. Estrategias de eliminación [FET75b], [MEE76], [TUR83] y [HAR00] para llegar a estructuras libres de ciclos límite [VER 77], [BAR 77] y [MIL 78]. Establecimiento de condiciones generales para la ausencia de oscilaciones [VA87]. Obtención de cotas teóricas en la amplitud y periodo que pueden alcanzar las oscilaciones [SAN72], [YAK73], [LON73], [MIT77] y [GRE88]. Descripción de algoritmos de búsqueda exhaustiva [BAU 91], [PRE 96] y [DJE 98] y creación de algoritmos de búsqueda parcial y guiada [OSE 00], [JIM 01] y [UTR 02].

### 3.6.- Oscilaciones de Overflow

Aparte de los ciclos límite estudiados en la sección anterior pueden aparecer ciclos límite causados por desbordamientos en las sumas. Estas oscilaciones son de gran amplitud y provocan grandes oscilaciones en la variable a controlar y el sistema se vuelve inestable. Aparecen cuando se suman dos o más números binarios produciéndose un desbordamiento cuando la suma excede el tamaño de la palabra disponible en la implementación digital del regulador.

Si consideramos, por ejemplo, el filtro de la figura en el que la suma se realiza en aritmética con complemento a dos:

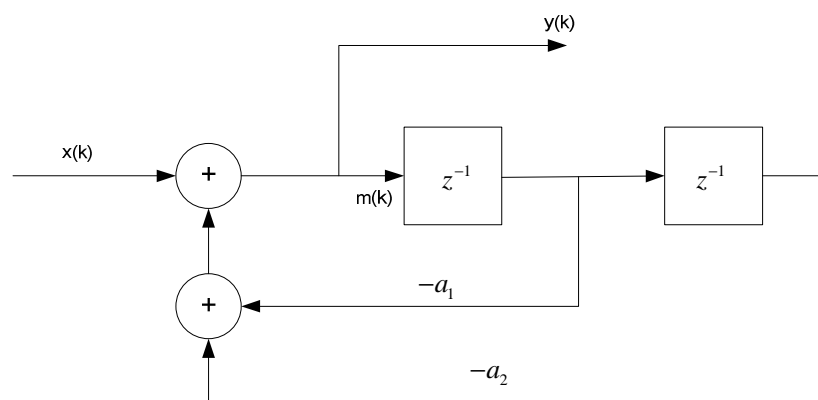


Figura 3.11: Filtro de segundo orden



Podemos poner:

$$y(k) = g(x(k) + a_1y(k-1) + a_2y(k-2)) \tag{3.129}$$

donde  $g(\cdot)$  representa la suma en complemento a dos. Esta función está representada en la figura 3.2g. El rango de valores de  $a_1$  y  $a_2$  para que el filtro sea estable viene determinado por el conocido triángulo de estabilidad, pero estas condiciones no son suficientes para prevenir las oscilaciones por desbordamiento con aritmética en complemento a dos. Se puede demostrar que la condición necesaria y suficiente para que no existan este tipo de oscilaciones es:

$$|a_1| + |a_2| < 1 \tag{3.130}$$

Esta condición es muy restrictiva y no se puede imponer en cualquier sección de segundo orden. Una solución para resolver este problema es modificar la característica del sumador como se muestra en la figura 3.11 de forma que realice la aritmética de saturación.

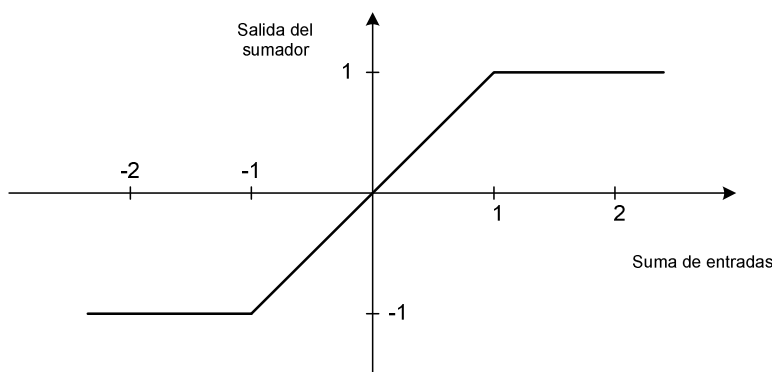


Figura 3.12: Característica de saturación

Cuando se perciba un desbordamiento, la salida será el valor del fondo de escala de  $\pm 1$ . Esto introduce una no linealidad de efecto pequeño ya que la saturación se produce con poca frecuencia. De cualquier forma sigue siendo necesario escalar las señales y los parámetros del regulador.

### 3.7.- Minimización de oscilaciones de ciclos límite y de oscilaciones de overflow

En este apartado se estudia la posibilidad de la eliminación de ciclos límite granulares, de overflow y la minimización de sus efectos. En la bibliografía consultada en el contexto del filtrado digital se pueden encontrar varios métodos diferentes para su eliminación o minimización de sus efectos, pero la característica de todos ellos es que no se trata de métodos generales aplicables a cualquier tipo de estructura y además, en aquellas estructuras donde pueden aplicarse las condiciones son muy restrictivas.

Un primer intento de minimizar sus efectos consiste en incrementar la longitud de palabra utilizada en la implementación del filtro, con lo que se puede conseguir una disminución en la amplitud de los ciclos límite pero no su eliminación. La longitud de palabra elegida para minimizar los efectos de los ciclos límite estará en función de las especificaciones del sistema de forma que garantice el correcto funcionamiento de la aplicación diseñada. Este método ha sido estudiado por Sandberg y Kaiser [SAN72], Long y Trick [LON73] y Green y Turner [GRE88].

Los ciclos límite pueden ser eliminados mediante la utilización en estructuras específicas de esquemas de cuantificación adecuados. Un método para la eliminación de los ciclos límite producidos ante entrada nula fue propuesto por Meerkötter [MEE76] y posteriormente utilizado por Mills, Mullis y Roberts [MIL78] y Vaidyanathan y Lui [VAI87]. En él se demuestra que existen diversas realizaciones que soportan la eliminación de las oscilaciones de ciclo límite. En este método está basado en el criterio de estabilidad de Lyapunov y el se obtiene una función de Lyapunov relacionada con la energía almacenada que permite demostrar, que bajo ciertas condiciones, los ciclos límite no pueden mantenerse.

Considérese un filtro digital como el mostrado en la figura 3.12 donde el bloque A es un subsistema lineal que contiene sumadores, multiplicadores e interconexiones pero no contiene unidades de retardo. Los bloques  $Q_n$  ( $n = 1, 2, \dots, N$ ) a la entrada de las unidades de retardo realizan la cuantificación y control de overflow de la señal.

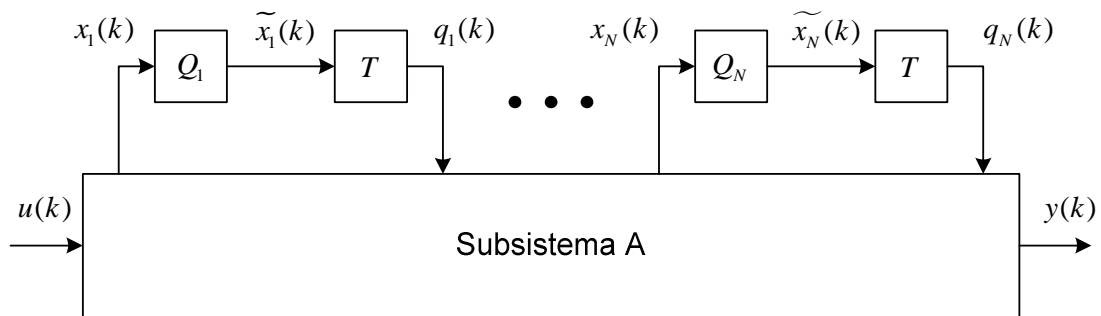


Figura 3.13: Esquema de eliminación de ciclos límite

Las ecuaciones en el espacio de estado que caracterizan el filtro pueden expresarse como:

$$\begin{cases} \mathbf{x}(k) = \mathbf{A} \mathbf{q}(k) + \mathbf{B} u(k) \\ y(k) = \mathbf{C} \mathbf{q}(k) + D u(k) \end{cases} \quad (3.131)$$

Ante entrada nula,  $u(k) = 0$ :

$$\mathbf{x}(k) = \mathbf{A} \mathbf{q}(k) \quad (3.132)$$

donde  $\mathbf{A} = \{a_{ij}\}$  y  $\tilde{x}_n(k)$  está relacionada con  $x_n(k)$  a través de un sistema (cuantificador) no lineal y posiblemente variante en el tiempo dado por:

$$\tilde{x}_n(k) = \mathcal{Q}_n \{x_n(k)\} \quad \forall n = 1, 2, \dots, N \quad (3.133)$$

La forma cuadrática:

$$p[\mathbf{q}(k)] = \mathbf{q}^T(k) \mathbf{D} \mathbf{q}(k) \quad (3.134)$$

donde  $\mathbf{D}$  es una matriz diagonal definida positiva de dimensiones  $N \times N$ , que está relacionada con la energía almacenada en las unidades de retardo en el instante  $kT$ , y los cambios en estas cantidades pueden proporcionar información sobre la estabilidad del filtro bajo condiciones de entrada nula. El incremento de  $p[\mathbf{q}(k)]$  en un ciclo de filtrado puede expresarse como:

$$\Delta p[\mathbf{q}(k)] = p[\mathbf{q}(k+1)] - p[\mathbf{q}(k)] \quad (3.135)$$

obteniéndose a partir de las ecuaciones (1.132), (1.134) y (1.135):

$$\Delta p[\mathbf{q}(k)] = -\mathbf{q}^T(k) \mathbf{D} \mathbf{q}(k) + \tilde{\mathbf{x}}^T(k) \mathbf{D} \tilde{\mathbf{x}}(k) \quad (3.136)$$

$$\begin{aligned} \Delta p[\mathbf{q}(k)] &= -\mathbf{q}^T(k) \mathbf{D} \mathbf{q}(k) + \tilde{\mathbf{x}}^T(k) \mathbf{D} \tilde{\mathbf{x}}(k) + [\mathbf{A} \mathbf{q}(k)]^T \mathbf{D} [\mathbf{A} \mathbf{q}(k)] - \mathbf{x}^T(k) \mathbf{D} \mathbf{x}(k) = \\ &= -\mathbf{q}^T(k) (\mathbf{D} - \mathbf{A}^T \mathbf{D} \mathbf{A}) \mathbf{q}(k) - \sum_{n=1}^N [x_n^2(k) - \tilde{x}_n^2(k)] d_{nn} \end{aligned} \quad (3.137)$$

donde  $d_{nn}$  para  $n = 1, 2, \dots, N$  son los elementos de la diagonal principal de  $\mathbf{D}$ . Si se cumple que:

$$\mathbf{q}^T(k) (\mathbf{D} - \mathbf{A}^T \mathbf{D} \mathbf{A}) \mathbf{q}(k) \geq 0 \quad (3.138)$$

y las señales  $x_k[n]$  son cuantificadas de tal forma que:

$$|\tilde{x}_n(k)| \leq |x_n(k)| \quad \forall n = 1, 2, \dots, N \quad (3.139)$$

se obtiene que  $\Delta p[\mathbf{q}(k)] \leq 0$ , es decir, que la energía almacenada en las unidades de retardo no puede incrementarse. Puesto que un filtro digital es un dispositivo de finitos estados, las señales  $q_n(k)$  después de un número finito de ciclos de filtrado deben tender a cero u oscilar periódicamente. En el primer caso, no se producirán oscilaciones de ciclo límite. En el segundo caso, por los menos una de las señales  $q_n(k)$  debe oscilar periódicamente. Sin embargo de la expresión obtenida,  $\Delta p[\mathbf{q}(k)] \leq 0$ , se deduce que la amplitud de la oscilación debe decrecer una cierta cantidad con cada ciclo de filtrado antes de que se haga cero lo cual sucederá después de un número finito de ciclos. Por tanto, la ecuación (3.138) junto con la ecuación (3.139) constituyen una condición suficiente para la eliminación de los ciclos límite. La realización de un filtro que satisface la ecuación (1.138) se dice que soporta la eliminación de ciclos límite producidos ante entrada nula. La condición impuesta por la ecuación (3.139)

puede cumplirse utilizando cuantificación de las variables de estado por truncado en magnitud.

Para un filtro estable, el módulo de los autovalores de la matriz  $\mathbf{A}$  son menores que la unidad y la ecuación (3.138) puede ser satisfecha si es posible encontrar una matriz  $\mathbf{D}$  definida positiva de tal forma que la matriz  $\mathbf{D} - \mathbf{A}^T \mathbf{D} \mathbf{A}$  sea semidefinida positiva [MIL78] y [VAI87]. Para filtros de segundo orden, esta condición es satisfecha si se cumple que  $a_{12} a_{21} \geq 0$  o bien si  $a_{12} a_{21} < 0$  y  $|a_{11} - a_{22}| + \det(\mathbf{A}) \leq 1$ .

Hay algunas realizaciones que soportan la eliminación de ciclos límite ante entrada nula como por ejemplo la estructura normal en el espacio de estados, en la cual:

$$\mathbf{A} = \begin{bmatrix} \alpha & -\beta \\ -\beta & \alpha \end{bmatrix} \quad (3.140)$$

con  $\beta > 0$  [RAD67], [BAR77], y [GRA73]; realizaciones que minimizan el ruido de redondeo a la salida tales como las presentadas en [MUL76] y [JAC79]; realizaciones en celosía [VAI87], [GRA73] y [GRA80], etc.

El tratamiento del problema de las oscilaciones de overflow en las variables internas y en salida del regulador es probablemente el escalón más importante en el diseño del regulador digital. Ya se han comentado dos formas posibles de eliminarlas, la primera es realizar un escalado adecuado y la segunda utilizar la característica de saturación adecuada si se está utilizando la aritmética en complemento a dos. Otro procedimiento alternativo, es utilizar estructuras de implementación que estén libres de estas oscilaciones (Mills, Mullis and Roberts) y es semejante al utilizado para la eliminación de ciclos límite.

Si el regulador digital está representado en variables de estado:

$$\mathbf{x}(k+1) = \mathbf{A} \mathbf{x}(k) + \mathbf{B} u(k) \quad (3.141)$$

La característica de overflow se puede imponer como:

$$\mathbf{x}(k+1) = \mathbf{G}(\mathbf{A} \mathbf{x}(k) + \mathbf{B} u(k)) \quad (3.142)$$

Si existe una matriz diagonal  $\mathbf{D}$  con todos elementos positivos y  $\mathbf{D} - \mathbf{A}^T \mathbf{D} \mathbf{A}$  es definida positiva las oscilaciones de overflow son imposibles. Si la matriz es 2 x 2 y el modulo de sus autovalores es menor que uno y existe la matriz antes comentada se deben de cumplir las siguientes condiciones que hacen imposibles las oscilaciones de overflow (las mismas condiciones que para la eliminación de ciclos límite).

$$a_{12} a_{21} \geq 0 \quad \text{o} \quad a_{12} a_{21} < 0 \quad \text{y} \quad |a_{11} - a_{22}| + \det(\mathbf{A}) < 1 \quad (3.143)$$

Para cualquier regulador digital hay siempre implementaciones en complemento a dos libres de oscilaciones de overflow. La teoría de estabilidad de Liapunov establece una única solución para:

$$\mathbf{P} = \mathbf{A}^T \mathbf{P} \mathbf{A} + \mathbf{I} \quad (3.144)$$

$\mathbf{P}$  es definida positiva. Si  $\mathbf{T}$  es una raíz cuadrada simétrica de  $\mathbf{P}^{-1}$  entonces:

$$\mathbf{P}^{-1} = \mathbf{I} - (\mathbf{T}^{-1} \mathbf{A} \mathbf{T})^T \mathbf{I} (\mathbf{T}^{-1} \mathbf{A} \mathbf{T}) \quad (3.145)$$

$\mathbf{T}$  es una transformación de coordenadas que produce una nueva  $\mathbf{A}$  que cumple las condiciones de la matriz  $\mathbf{D}$ . Esta solución requiere gran número de multiplicaciones y la descripción del regulador debe estar en variables de estado por lo que la hacen no práctica en muchas aplicaciones.

### 3.6.- Detección de ciclos límite en filtros digitales

Otro enfoque sobre el estudio de ciclos límite es la utilización de algoritmos de búsqueda que sean capaces de detectar si una estructura posee ciclos límite o esta libre de ellos así como su caracterización completa: permiten conocer su amplitud y su periodo. En el contexto del procesamiento digital de señales los primeros algoritmos que se desarrollaron fueron los de búsqueda exhaustiva [BAU91] y [PRE95]. El primero de ellos puede aplicarse a filtros digitales descritos mediante un sistema de ecuaciones en diferencias de cualquier orden. Su planteamiento es sencillo e intuitivo, siendo sus necesidades de memoria mínimas. El segundo algoritmo se basa en un planteamiento más racional del problema de detección, reduciendo el número de operaciones en el proceso de búsqueda, pero con el inconveniente de necesitar gran cantidad de memoria.

Estos algoritmos tienen diversos inconvenientes entre los que destacan el elevado tiempo de procesamiento, la necesidad de cálculos previos de cotas de amplitud y periodo de los ciclos límite (muy conservativas y que generalmente son complicadas de realizar) y que no caracterizan los ciclos límite con la intención de evaluar su influencia en la aplicación diseñada sino que se centran únicamente en detectar si se producen.

Los algoritmos realizan una búsqueda sobre todos los posibles estados de los registros internos inferiores a la cota previamente calculada. Para la aplicación de estos algoritmos será necesario la determinación de una cota de amplitud máxima (valor absoluto máximo que pueden alcanzar los elementos del vector de estados cuando el filtro evoluciona en régimen permanente ante entrada nula) y una cota para el periodo máximo de las oscilaciones parásitas. Ambas cotas permiten reducir el tiempo de cálculo necesario para comprobar si el filtro en estudio se encuentra libre de oscilaciones de ciclo límite. No permiten conocer la amplitud y el periodo de los ciclos límite que se detectan.

Con el fin de obtener la caracterización completa de ciclos límite en filtros digitales ante entrada nula se han desarrollado posteriormente algoritmos con estrategia de búsqueda parcial y estrategia de búsqueda guiada [OSE99] [UTR00] y [JIM01]. Con los algoritmos de búsqueda parcial en pocos segundos, se puede caracterizar el filtro frente a los ciclos límite y se puede obtener una cota aproximada. Con los algoritmos de búsqueda guiada el objetivo principal es el cálculo de una cota próxima a la cota real. Con estos algoritmos se consigue un aumento en la velocidad de detección mediante la prueba de vectores de mayor energía que la

máxima almacenada en cada uno de los registros en los ciclos límite detectados. El comportamiento de estos algoritmos será diferente en función del tipo de filtro y la situación de sus polos con respecto a la circunferencia de radio unidad.

### 3.6.1.- Cotas de amplitud de los ciclos límite en filtros digitales

Se puede demostrar que los ciclos límite que aparecen en un determinado filtro no pueden superar en módulo un determinado valor, constituyendo éste una cota teórica máxima [BAU91]. En general, la no linealidad introducida durante el proceso de cuantificación  $Q[\cdot]$ , satisface la expresión:

$$|x - Q[x]| \leq \delta \cdot q, \quad \forall x \in \mathfrak{R} \quad (3.146)$$

donde  $\delta$  es el error de cuantificación normalizado (en particular, para el caso de cuantificación por redondeo  $\delta = 0.5$  y para truncado  $\delta = 1$ ) y  $q$  el escalón de cuantificación. Teniendo en cuenta que todos los parámetros del filtro deben expresarse como múltiplos enteros del escalón de cuantificación de tamaño  $q$ , por sencillez, se trabajará en lo sucesivo con un valor de  $q$  normalizado a la unidad. En todas las expresiones se considerará que  $q = 1$  siempre que no se indique lo contrario. El proceso de cuantificación puede modelarse mediante una función entera de variable real  $Q: \mathfrak{R} \rightarrow \mathfrak{Z}$ , siendo  $\mathfrak{R}$  el conjunto de los números reales y  $\mathfrak{Z}$  el conjunto de los números enteros. Para todos los tipos de cuantificación que se van a aplicar se cumple que  $Q[0] = 0$ .

Considerando un filtro digital de orden  $N$  representado en el espacio de estados por el conjunto de matrices  $\{\mathbf{A}, \mathbf{B}, \mathbf{C}, \mathbf{D}\}$  :

$$\begin{aligned} \mathbf{x}(k+1) &= \mathbf{A} \mathbf{x}(k) + \mathbf{B} u(k) \\ y(k) &= \mathbf{C} \mathbf{x}(k) + \mathbf{D} u(k) \end{aligned} \quad (3.147)$$

donde  $\mathbf{x} = \{x_i\}$  /  $x_i \in \mathfrak{R}$  representa el vector de estado,  $u(k)$  la señal de entrada, e  $y(k)$  la señal de salida. Si el filtro de orden  $N$  tiene una entrada y una salida entonces,  $\mathbf{A} \in \mathfrak{R}^{N \times N}$ ,  $\mathbf{B} \in \mathfrak{R}^{N \times 1}$ ,  $\mathbf{C} \in \mathfrak{R}^{1 \times N}$  y  $\mathbf{D} \in \mathfrak{R}^{1 \times 1}$ .

Para la detección de ciclos límite ante entrada nula en filtros digitales únicamente será necesario analizar la ecuación recursiva que relaciona el estado actual de los registros internos con el siguiente:

$$\mathbf{x}(k+1) = \mathbf{A} \mathbf{x}(k) \quad (3.148)$$

Para el estudio, se considerarán únicamente los filtros estables, es decir, aquellos cuyos autovalores de la matriz  $\mathbf{A}$  se encuentren en el interior de la circunferencia de radio unidad en el plano complejo. Imponiendo condiciones de longitud de palabra finita, la ecuación (3.148) quedará en la forma:

$$\mathbf{x}(k) = \mathcal{Q}[\mathbf{A}\mathbf{x}(k)] \quad (3.149)$$

Dependiendo de si el resultado de un producto es almacenado con doble precisión o si se realiza la cuantificación inmediatamente después de cada producto se pueden dar las siguientes situaciones:

Productos almacenados con doble precisión. Se dispone de un acumulador cuya longitud de palabra es el doble de la del resto de los registros:

$$\mathbf{x}(k+1) = \begin{pmatrix} \mathcal{Q}\left[\sum_{j=1}^m a_{1j} \cdot x_j(k)\right] \\ \cdot \\ \cdot \\ \cdot \\ \mathcal{Q}\left[\sum_{j=1}^m a_{Nj} \cdot x_j(k)\right] \end{pmatrix} \quad (3.150)$$

Cuantificación inmediatamente después de cada producto. Se dispone de un acumulador con la misma longitud de palabra que el resto de los registros:

$$\mathbf{x}(k+1) = \begin{pmatrix} \mathcal{Q}[a_{11} \cdot x_1(k)] + \mathcal{Q}[a_{12} \cdot x_2(k)] + \dots + \mathcal{Q}[a_{1N} \cdot x_N(k)] \\ \cdot \\ \cdot \\ \cdot \\ \mathcal{Q}[a_{N1} \cdot x_1(k)] + \mathcal{Q}[a_{N2} \cdot x_2(k)] + \dots + \mathcal{Q}[a_{NN} \cdot x_N(k)] \end{pmatrix} \quad (3.151)$$

donde  $x_j(k)$  es la componente  $j$  del vector  $\mathbf{x}(k)$ .

El proceso de cuantificación puede interpretarse como la introducción de un error de forma que la ecuación (3.149) puede expresarse como:

$$\mathbf{x}(k+1) = \mathbf{A}\mathbf{x}(k) + \mathbf{e}(k), \quad |e_i(k)| \leq \delta \cdot m \quad (3.152)$$

donde  $\mathbf{e}(k) = \{e_i(k)\} \in \mathfrak{R}^N$  es el vector de error de cuantificación.

Si el cálculo de los productos se realiza en doble precisión  $m = 1$ , mientras que en el caso de precisión simple  $m = N$ . En la actualidad, prácticamente todos los procesadores digitales de señal disponen de acumuladores de doble precisión por lo que en adelante se considerará únicamente esta posibilidad. Para la determinación de la cota de cada uno de los elementos del vector de estados,  $\mathbf{x}(k)$ , pueden seguirse varios métodos. El primero utiliza la descripción del filtro en variables de estado y se debe a Sidney Yakowitz y Sidney Parker [YAK73], el segundo utiliza las funciones de Lyapunov y se debe Brian D. Green y Laurence

E. Turner [GRE88] y el tercero utiliza la función de transferencia en  $z$  y fue propuesto por Premaratne [PRE96].

En la mayor parte de los casos la implementación del filtro se realiza mediante la utilización de estructuras cuya descripción viene dada por un sistema de ecuaciones en diferencias, donde las variables utilizadas no corresponden todas ellas a variables de estado (variables de estado se consideran las salidas de los bloques de retardo) sino a variables de los nudos internos del filtro. Las cotas obtenidas por Long y Trick [LON73] son razonablemente cerradas y relativamente fáciles de aplicar. A continuación se describe su planteamiento.

Considérese un filtro implementado en forma directa caracterizado por la ecuación en diferencias:

$$y(k) = \sum_{i=0}^N b_i x(k-i) - \sum_{i=1}^N a_i y(k-i) \quad (3.153)$$

Para una implementación con cuantificación por redondeo, el filtro puede quedar caracterizado por la ecuación:

$$y(k) = \sum_{i=0}^N (b_i x(k-i) + e_{bi}(k)) - \sum_{i=1}^N (a_i y(k-i) - e_{ai}(k)) \quad (3.154)$$

donde  $e_{bi}(k)$  y  $e_{ai}(k)$  representan los errores debidos a la cuantificación de los productos. Ante entrada nula,  $e_{bi}(k) = 0$  y por tanto  $y(k) = e(k) - \sum_{i=1}^N a_i y(k-i)$ , siendo

$$e(k) = \sum_{i=1}^N e_{ai}(k) \quad (3.155)$$

De esta forma el filtro puede representarse como un sistema cuya entrada es  $e(k)$  y salida  $y(k)$ , siendo su función de transferencia:

$$H(z) = \frac{1}{1 + \sum_{i=1}^N a_i z^{-i}} \quad (3.156)$$

La técnica empleada se basa en asumir que el ciclo límite es una función periódica de periodo múltiplo de  $T$ ; por tanto el periodo será  $MT$ . Puesto que  $H(z)$  representa un filtro lineal,  $e(k)$  deberá tener el mismo periodo siendo  $e(k) = e(k+M)$ . A partir de la suma de convolución se puede expresar:

$$y(k) = \sum_{j=0}^N \left[ \sum_{l=k-(j+1)M+1}^{k-Mj} h(k-l) e(l) \right] \quad (3.157)$$

Haciendo el cambio de variable  $p = k-iM-l$  y teniendo en cuenta que:

$$e(k-iM-l) = e(k-l) \quad (3.158)$$



e intercambiando el orden de los sumatorios se obtiene:

$$y(k) = \sum_{p=0}^{M-1} e(k-p) \sum_{j=0}^{\infty} h(p+iM) \quad (3.159)$$

Puesto que  $e(k-p) = \sum_{i=1}^N e_{ai}(k-p)$ , siendo  $|e_{ai}(k-p)| \leq \frac{2^{-b}}{2}$ , se deduce que:

$$|e(k-p)| \leq \sum_{i=1}^N |e_{ai}(k-p)| \leq \frac{Nq}{2} \quad \text{con } q = 2^{-b} \quad (3.160)$$

obteniendo una cota para la amplitud de los ciclos límite dada por:

$$|y(k)| \leq \frac{Nq}{2} \sum_{p=0}^{M-1} \left| \sum_{i=0}^{\infty} h(p+iM) \right| \quad (3.161)$$

Evidentemente, el resultado depende del periodo del ciclo límite, el cual se desconoce. El problema puede resolverse mediante el cálculo de las cotas para valores de M correspondientes a las frecuencias en el rango de 0 a  $\omega_s / 2$ , siendo  $\omega_s$  la frecuencia muestreo. El máximo valor obtenido puede utilizarse como una estimación conservativa de la cota.

A partir de la expresión anterior puede obtenerse una cota máxima e independiente de M dada por:

$$|y(k)| \leq \frac{Nq}{2} \sum_{k=0}^{\infty} |h[p]| \quad (3.162)$$

Por ejemplo, para el caso de una sección de segundo orden con función de transferencia:

$$H(z) = \frac{1}{1 + a_1 z^{-1} + a_2 z^{-2}} \quad (3.163)$$

se obtienen, en función del tipo de polos presentados, las siguientes cotas:

**Polos reales y distintos:** ( $a_1^2 > 4a_2$ ):

La frecuencia de los ciclos límite es generalmente 0 ( $M = 1$ ) ó  $\omega_s/2$  ( $M = 2$ ), siendo la cota obtenida:

$$|y(k)| \leq \begin{cases} \frac{q}{1+a_1+a_2} & \forall M=1 \\ \frac{q}{1-|a_1|+a_2} & \forall M=2 \end{cases} \quad (3.164)$$

y la cota máxima e independiente de M:

$$|y(k)| \leq \frac{q}{1-|a_1|+a_2} \quad (3.165)$$

**Polos reales e iguales:** ( $a_1^2 = 4a_2$ ):

$$|y(k)| \leq \sum_{p=0}^{M-1} \left| p_1^p \left[ \frac{p}{1-p_1^M} + \frac{1+(M-1)p_1^M}{(1-p_1^M)^2} \right] \right| \quad \text{siendo } p_1 = -\frac{a_1}{2} \quad (3.166)$$

la cota máxima será:

$$|y(k)| \leq \frac{q}{(1-\sqrt{a_2})^2} \quad (3.167)$$

**Polos complejos conjugados:** ( $a_1^2 < 4a_2$ ):

La obtención de las cotas en este caso se complica, sin embargo existe una estimación conservativa para la cota máxima. Partiendo de la respuesta al impulso del sistema dada por:

$$h(k) = \frac{r^n}{\text{sen } \theta} \text{sen}[(k+1)\theta] \quad \text{siendo} \quad \begin{cases} r = \sqrt{a_2} \\ \theta = \cos^{-1} \frac{-a_1}{2\sqrt{a_2}} \end{cases} \quad (3.168)$$

y a partir de la cota máxima deducida por Long y Trick se obtiene la siguiente expresión:

$$|y(k)| \leq q \sum_{k=0}^{\infty} \left| \frac{r^k}{\text{sen } \theta} \right| = \frac{q}{(1-\sqrt{a_2}) \sqrt{1-a_1^2/4a_2}} \quad (3.169)$$

Así mismo T. L. Chang [TCH76] obtuvo una expresión cerrada para la cota máxima dada por:

$$|y(k)| \leq q \frac{\text{sen } \theta + 4K \text{sen}(\theta/2)}{(1-|a_1|+a_2) \text{sen } \theta} \quad \text{siendo} \quad \begin{cases} K = \frac{r^m}{1-r^m} \\ m = \text{Ent} \left( \frac{\pi}{\theta} \right) \end{cases} \quad (3.170)$$

En [JIM01] se presenta otro procedimiento para calcular la cota **M** para la amplitud de los ciclos limite en filtros digitales cuando viene descrito por una colección de ecuaciones en diferencias.

Del desarrollo presentado se desprende que la obtención de cotas para los ciclos límite en filtros de primer y segundo orden, aunque complejo, es posible aun cuando suelen ser muy conservativas. Cuando se diseñan filtros de orden superior, si estos se implementan mediante secciones de primer y segundo orden en cascada, la dificultad de estudio se incrementa debido al filtrado consecutivo en cada sección de los ciclos límite producidos en las secciones anteriores, lo cual puede provocar en ocasiones un incremento considerable de su amplitud como se ha indicado anteriormente y el cálculo de las cotas puede ser inviable.

### 3.6.2.- Determinación de la cota máxima del periodo de los ciclos límite

La evolución en régimen permanente de un filtro digital que parte con un estado inicial cualquiera  $\mathbf{x}(k)$  bajo condiciones de entrada nula y longitud de palabra finita, es periódica y el periodo  $T$  satisface:

$$T \leq \prod_{i=1}^N (2 \cdot \hat{M}_i + 1) \quad (3.171)$$

donde  $\hat{M}_i$  es el mayor entero menor o igual que  $M_i$ . Este último puede ser calculado aplicando cualquiera de las expresiones obtenidas en los apartados anteriores. En efecto, si se considera la ecuación (2.5.4) que describe al filtro trabajando en las anteriores condiciones, se puede afirmar que todos los estados por los que va pasando el filtro conforme evoluciona en régimen permanente cumplirán:

$$|x_i(k)| \leq M_i \quad \forall k, \quad i = 1, 2, \dots, N \quad (3.172)$$

Con aritmética en punto fijo se tiene que  $x_i(k) \in \mathbf{Z}$  y por tanto:  $|x_i(k)| \leq \hat{M}_i \quad \forall k, \quad i = 1, 2, \dots, N$  lo que permite afirmar que los elementos  $x_i(k)$  que forman el vector de estados  $\mathbf{x}(k)$  sólo pueden tomar un número finito de valores  $(2 \cdot \hat{M}_i + 1)$ . Por tanto, el vector  $\mathbf{x}(k)$  también verá limitado el número de valores diferentes por los que puede pasar mientras el filtro evoluciona en régimen permanente, siendo en este caso:

$$\prod_{i=1}^N (2 \cdot \hat{M}_i + 1) \quad (3.173)$$

Como el anterior valor reduce a un número finito los posibles estados que puede tomar el filtro al trabajar en régimen permanente, entonces  $\mathbf{x}[k]$  será periódica en  $k$ , y el valor que podrá alcanzar dicho periodo estará acotado según la expresión:

$$T_{\max} = \prod_{i=1}^N (2 \cdot \hat{M}_i + 1) \quad (3.174)$$

### 3.6.3.- Consideraciones en sistemas discretos de control

El análisis de los efectos de la cuantificación de los coeficientes del filtro, del ruido de cuantificación de las variables y de los ciclos límite se vuelve muy difícil, como se ha visto en apartados anteriores, cuando aumenta el orden del filtro. En sistemas de control el regulador digital forma parte de un sistema en lazo cerrado donde el objetivo es mantener constante la salida o seguir a una señal de entrada, dentro de unos límites de tolerancia y un comportamiento dinámico adecuado. Debido a la realimentación, el estudio exhaustivo de los efectos de la cuantificación todavía es más difícil y a veces imposible en estos sistemas como se pone de manifiesto a continuación. El efecto de la cuantificación de los coeficientes del regulador ha sido objeto de investigación durante los últimos años, según se ha puesto de manifiesto en el apartado 3.2, por varios investigadores con el objetivo de obtener estructuras que minimicen este efecto. Es posible estimar el ruido de cuantificación en la variable de salida sin realizar cálculos muy complicados si se utilizan los modelos lineales del apartado 3.4.2. Aparecerán varias entadas de ruido que en el caso de un sistema de control digital serán:

- Conversión A/D: El efecto del ruido de cuantificación producido en la conversión A/D es el mismo que efecto del ruido de medida.
- Conversión D/A: El efecto del ruido de cuantificación en el conversor D/A es el mismo que una perturbación en la entrada de la planta.
- Operaciones de multiplicación en nodos internos del regulador: Aparecerán en los nodos internos del regulador nuevas entradas de ruido debidas a la cuantificación en las operaciones efectuadas en esos nodos.

Ahora bien, cuando el ruido, como ocurre en control, aparece en puntos en los que al efectuarse las iteraciones, sufre un proceso de realimentación; las propiedades estadísticas del mismo sufren una transformación y las secuencias de ruidos dejan de ser estadísticamente independientes, no disponiéndose de modelos matemáticos adecuados para el estudio. Sin embargo, en la mayoría de los sistemas de control la planta actúa como un filtro paso bajo (atenúa las altas frecuencias) y el efecto del ruido de cuantificación en las operaciones en el regulador sobre la salida del sistema será pequeño. En el contexto del control digital el análisis de los ciclos límite se complica sobremanera cuando se estudia la influencia de la planta a controlar y el sistema opera en lazo cerrado por lo que es necesario tener presente las siguientes observaciones:

- Un sistema de control digital en lazo cerrado con planta inestable puede presentar ciclos límite ante entrada nula.
- Es posible la presencia de ciclos límite en sistemas de control digital en lazo cerrado aun cuando se diseñen reguladores que en lazo abierto no los presenten.
- Sistemas en lazo abierto con polos en  $s = 0$  pueden tener oscilaciones de baja amplitud si existe offset en la salida de convertidor A/D.

- Si el regulador digital diseñado presenta ciclos límite ante entrada nula al cerrar el lazo cambia la naturaleza de estos ciclos en cuanto amplitud y periodo.
- En el conversor A/D existe una zona muerta cuya magnitud depende del número de bits y del margen de valores admitidos por el. Esta puede provocar un ciclo límite en el lazo cerrado cuya amplitud depende de la magnitud de la zona muerta.

En la literatura [MOR83] se encuentra algún caso de análisis de ciclos límite debidos a la aritmética de precisión finita en sistemas de control realimentados, como el caso de un sistema en el que se ha diseñado un regulador FIR en el que los ciclos límite no existen si opera en lazo abierto; ahora bien cuando se cierra el lazo con la planta se observa un ciclo límite de 20 escalones de cuantificación de amplitud. Fettweis and Meerkötter [FET77] han descrito la presencia de ciclos límite debidos a la presencia de filtros digitales en sistemas cerrados de telefonía y encontraron lo siguiente: Para sistemas en lazo cerrado con filtros digitales de onda con respuesta al impulso finita que formen parte del lazo no habrá ciclos límite debidos a la cuantificación si se utiliza truncación en módulo y signo en las operaciones incluyendo el conversor A/D y:

$$\max_{|z|=1} |G_R(z)| \max_{\omega} |G(j\omega)| < 1 \quad (3.175)$$

Este es el único resultado teórico que hemos encontrado en la literatura y es muy restrictivo en la mayoría de sistemas de control y no aplicable en plantas con polos en el origen. Las técnicas utilizadas en el filtrado digital no son aplicables en control; de hecho se ha intentado establecer condiciones de no existencia de ciclos límite debidos a la cuantificación para sistemas de control digitales en el límite de Lyapunov visto en la sección 3.7 aplicado al sistema en lazo cerrado con escasos resultados debido a la dificultad para seleccionar la función de Lyapunov. Llegados a este punto se nos plantean las siguientes preguntas: ¿Existen ciclos límite en sistemas de regulación cuando un regulador digital está conectado en lazo cerrado con un sistema continuo? Ejemplos sencillos demuestran su existencia. ¿Cual es su importancia sobre la variable controlada? ¿Que amplitud y periodo tienen? ¿Como influyen la estructura del regulador y la planta en las características de estas oscilaciones? ¿Las cotas teóricas calculadas para filtros digitales son útiles en el contexto del control? En el cálculo de las cotas teóricas de amplitud y periodo de ciclos límite que utilizan los algoritmos de detección se supone que la entrada del filtro es nula y el filtro opera en lazo abierto. En lazo cerrado esto no se cumple y las cotas calculadas no serán validas.

En la práctica lo que se ha venido haciendo es aplicar los resultados del estudio de los efectos FWL en filtros digitales, que operan en lazo abierto, a los sistemas de control; de forma que si la estructura de implementación del regulador tiene un buen comportamiento frente a los efectos de la cuantificación, se supone que también tendrá un buen comportamiento en lazo cerrado, suposición que, en general, no será cierta. El estudio teórico de los efectos de la aritmética de precisión finita en sistemas discretos de control y la necesidad de evaluar estos efectos son el objetivo de esta tesis doctoral. Para ello se han creado algoritmos de simulación del comportamiento en régimen temporal de sistemas discretos de control detección y para el análisis ciclos límite y de overflow en sistemas discretos de control que nos permitan responder a las preguntas planteadas en los párrafos anteriores.



## CAPÍTULO 4

# Representación de sistemas discretos mediante matrices EFG, entorno de simulación y algoritmo de búsqueda exhaustiva

### 4.1.- Introducción

En la sección 2.5 del capítulo dos se han estudiado las estructuras de implementación de reguladores (filtros) digitales más comunes. En este capítulo se estudian tres nuevas formas de representación de sistemas discretos que creemos más adecuadas para el estudio de los efectos FWL en su implementación. Las tres provienen del procesamiento digital de la señal y las adoptaremos en aplicaciones de control. A continuación se describe el programa de simulación de sistemas discretos desarrollado en esta tesis doctoral que está basado en la descripción **EFG** y, por último, se exponen los principios teóricos para plantear y describir el algoritmo de búsqueda exhaustiva utilizado para determinar y caracterizar los ciclos límite en sistemas discretos de control.

### 4.2.- Representación de sistemas discretos mediante matrices EFG

La representación de sistemas discretos mediante la descripción externa (relación entrada-salida o función de transferencia) dada en la ecuación 4.1 no informa sobre la estructura interna del sistema (variables internas).

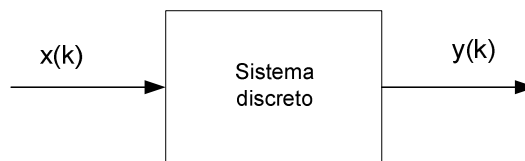


Figura 4.1: Sistema discreto

$$y(k) = \sum_{i=0}^m b_i x(k-i) - \sum_{i=1}^n a_i y(k-i) \quad (4.1)$$

Por otro lado, la descripción interna en variables de estado comentada en apartados anteriores, muy utilizada en control y en filtrado digital, tiene el inconveniente de no representar la estructura real interna del sistema en cuestión (las variables internas que aparecen en la estructura de implementación, en general, no serán variables de estado). Si embargo, si permite mediante transformaciones lineales matriciales estudios de estabilidad,

búsqueda de cotas, análisis de ruido y búsqueda de nuevas estructuras que puedan presentar mejores características frente a los efectos FWL en la implementación digital de un sistema conocida su relación entrada-salida.

El objeto de esta sección es describir el sistema de la figura 4.1 mediante alguna forma que refleje completamente su estructura (nodos y ramas) la relación entrada-salida con el fin de poder analizar los factores de memoria, computabilidad, complejidad de cálculo y análisis de los problemas de cuantificación. La formulación que se presenta a continuación para representar de forma general sistemas discretos fue descrita por primera vez por Crochiere [CRO75] y utilizada por Paul Moroney [MOR83] donde se representa un filtro digital descrito por una ecuación matricial que permite calcular de forma correcta las variables de los nodos internos de cualquier estructura de realización. Esta formulación está basada en la representación de sistemas discretos mediante diagramas de flujo o grafos utilizados en la sección 2.5 para representar estructuras de reguladores digitales. Estos grafos están compuestos por ramas y nudos. Las ramas pueden ser retardos o multiplicadores. Los nodos representan las variables y pueden ser puntos de suma o de distribución. Para poder utilizar esta representación es necesario primero proceder a numerar todos los nodos del grafo que representa una estructura.

En esencia se trata de determinar la relación entre la señal de cada nodo respecto de las señales en todos los demás nodos del grafo. La conexión entre dos nodos consisten en combinaciones de ramas de retardo y /o multiplicadores. Los nodos no conectados a ningún otro nodo son nudos fuente o sumidero si respectivamente salen ramas o entran. De esta forma se puede escribir que la señal en cada nodo en el instante  $k$  es una combinación lineal de las señales de todos los otros nodos y posiblemente de una señal externa como indica la ecuación 4.2 con  $j = 1, 2, \dots, m$ .

$$y_j(k) = x_j(k) + \sum_{i=1}^m (a_{ji} y_i(k) + b_{ji} y_i(k-1)) \quad (4.2)$$

siendo  $m$  el número de nodos  $a_{ji}$  y  $b_{ji}$  son los coeficientes de transmisión o transmitancias que unen los nodos  $i$  con el  $j$ ,  $y_j(k)$  es la señal en el nodo  $j$  y  $x_j(k)$  es la señal de entrada en el nodo  $j$ .

Si se utiliza la transformada  $Z$  para la ecuación 4.2 se tiene:

$$Y_j(z) = X_j(z) + \sum_{i=1}^m (a_{ji} Y_i(z) + b_{ji} z^{-1} Y_i(z)) \quad (4.3)$$

Se puede llegar a una formulación más compacta que la reflejada por la ecuación 4.2 definiendo los vectores formados por las señales en cada nodo en los instantes  $k$  y  $k-1$  según 4.4:

$$\mathbf{X}(k) = \begin{pmatrix} x_1(k) \\ x_2(k) \\ \vdots \\ x_m(k) \end{pmatrix} \quad \mathbf{Y}(k) = \begin{pmatrix} y_1(k) \\ y_2(k) \\ \vdots \\ y_m(k) \end{pmatrix} \quad \mathbf{Y}(k-1) = \begin{pmatrix} y_1(k-1) \\ y_2(k-1) \\ \vdots \\ y_m(k-1) \end{pmatrix} \quad (4.4)$$



Pudiéndose escribir:

$$\mathbf{Y}(k) = \mathbf{X}(k) + \mathbf{F}\mathbf{Y}(k) + \mathbf{G}\mathbf{Y}(k-1) \quad (4.5)$$

donde:

$\mathbf{X}(k)$ ,  $\mathbf{Y}(k)$  e  $\mathbf{Y}(k-1)$  son los vectores  $m \times 1$  definidos en 4.4.

$\mathbf{F}$  es una matriz  $m \times m$  formada por los coeficientes de las ramas sin retardo que llegan al nudo, esto es  $a_{ji}$ . Estos coeficientes mayoritariamente serán cero serán cero con alguna excepción.

$\mathbf{G}$  es una matriz  $m \times m$  formada por los coeficientes de las ramas con retardo que llegan al nudo, esto es  $b_{ji}$ . La mayoría de estos serán cero y el resto toma valor unidad.

Si se aplica la transformada Z a la ecuación 4.5 y se tienen los vectores:

$$\mathbf{X}(z) = \begin{pmatrix} X_1(z) \\ X_2(z) \\ \vdots \\ X_m(z) \end{pmatrix} \quad \mathbf{Y}(z) = \begin{pmatrix} Y_1(z) \\ Y_2(z) \\ \vdots \\ Y_m(z) \end{pmatrix} \quad (4.6)$$

resulta:

$$\mathbf{Y}(z) = \mathbf{X}(z) + \mathbf{F}\mathbf{Y}(z) + z^{-1}\mathbf{G}\mathbf{Y}(z) \quad (4.7)$$

Mediante esta descripción se pueden representar todas las estructuras posibles de sistemas MIMO y SISO. En esta tesis doctoral solo se trabaja con sistemas SISO siendo más práctico utilizar una descripción más general dada por las ecuaciones 4.8 y 4.9:

$$\mathbf{Y}(k) = \mathbf{E}x(k) + \mathbf{F}\mathbf{Y}(k) + \mathbf{G}\mathbf{Y}(k-1) \quad (4.8)$$

$$\mathbf{Y}(z) = \mathbf{E}x(z) + \mathbf{F}\mathbf{Y}(z) + z^{-1}\mathbf{G}\mathbf{Y}(z) \quad (4.9)$$

donde la matriz  $\mathbf{E}$  de dimensión  $m \times 1$  con un 1 únicamente en la fila que corresponde al índice del nodo en el que esté aplicada la entrada  $x(k)$  en la ecuación 4.8 y su transformada  $\mathbf{X}(z)$  en 4.9. La introducción de la matriz  $\mathbf{E}$  en las ecuaciones precedentes solo tiene un sentido práctico para el cálculo matricial, ya que la utilización de esta matriz permite que el mismo bucle de programación se utilice para distintas entradas que se puedan aplicar a cada nodo del sistema solo cambiando la entrada  $x(k)$  y el uno de la fila correspondiente donde se aplica en la matriz/vector  $\mathbf{E}$ . Con múltiples entradas a los nodos la matriz  $\mathbf{E}$  se convierte en diagonal con 1 en aquellas filas donde se aplica entrada. Las ecuaciones 4.9 y 4.10 se convierten en:

$$\mathbf{Y}(k) = \mathbf{E}\mathbf{X}(k) + \mathbf{F}\mathbf{Y}(k) + \mathbf{G}\mathbf{Y}(k-1) \quad (4.10)$$

$$\mathbf{Y}(z) = \mathbf{E}\mathbf{X}(z) + \mathbf{F}\mathbf{Y}(z) + z^{-1}\mathbf{G}\mathbf{Y}(z) \quad (4.11)$$

Para que la señal en un nodo en el instante  $k$  se pueda calcular con la relación 4.11 es necesario que esta señal dependa del valor de las señales en otros nodos que ya se hayan calculado, de no ser así el sistema no será computable y no se podrá programar. Por ello, es necesaria una ordenación de nodos que garantice la computación. La ordenación no es única. Crochiere propone el siguiente algoritmo de ordenación:

1. Enumerar primero los nodos con entradas de retardos, es decir, a la salida de los elementos de retardo o a ramas conectadas a nodos fuente. Para calcular la señal en estos nodos solo se necesitan los valores actuales de las señales externas aplicadas a estos nodos y las señales de los nodos internos en el instante  $(k-1)$ . A estos nodos se les llama de clase 1.
2. Enumerar los nodos conectados solo a ramas que proceden de nodos fuente, ramas con elementos de retardo (salida con elementos de retardo) o ramas conectadas a nodos numerados en el paso anterior (nodos de clase 1). A estos nodos se les llama de clase 2. En este nuevo grupo de nodos a numerar, las señales dependen de señales externas en el instante  $k$  y de señales en el instante  $k-1$  o señales obtenidas en el paso 1.
3. Repetir el paso 2 hasta que todos los nodos estén numerados. El único caso que no se puede representar con este sistema se produce cuando hay algún bucle sin retardo, pero esto no ocurre en la realidad.

Para comprender el procedimiento de obtención de la representación de sistemas discretos mediante las matrices **EFG** se presenta el siguiente ejemplo:

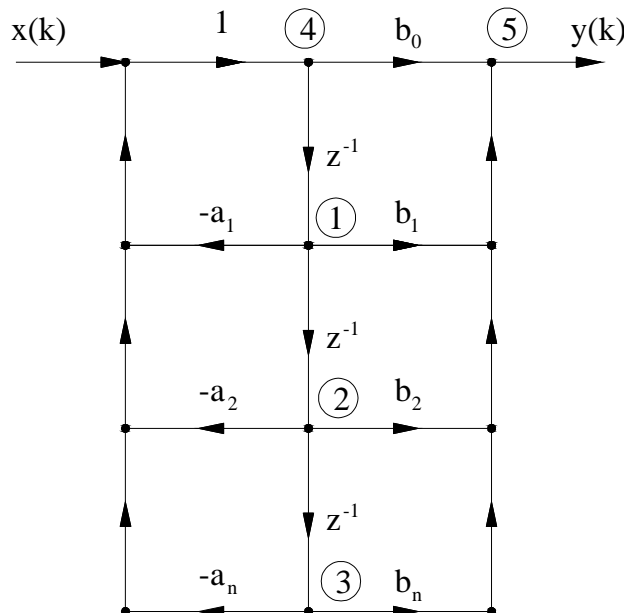


Figura 4.2: Estructura 1D con numeración de nodos

Para obtener la representación **EFG** de este sistema en el primer paso se enumeran los nodos 1, 2 y 3 ya que son nodos de salida de las ramas de retardo, cuya señal en el instante  $k$  se puede calcular directamente ya que solo necesita de las señales en otros nodos en el instante  $k-1$ . El nodo 4 no es de clase 1 por que no solo llega la entrada. En el segundo paso se enumera el nodo 4 ya que a el llega la entrada en el instante  $k$  y las señales de los nodos ya numerados en el paso 1. En el tercer paso se enumera el nodo 5 y último que además es la salida del sistema.

Con esta numeración de nodos resulta:

$$y_1(k) = y_4(k-1) \quad (4.12)$$

$$y_2(k) = y_1(k-1) \quad (4.13)$$

$$y_3(k) = y_2(k-1) \quad (4.14)$$

$$y_4(k) = -a_1 y_1(k) - a_2 y_2(k) - a_3 y_3(k) + x(k) \quad (4.15)$$

$$y_5(k) = b_1 y_1(k) + b_2 y_2(k) + b_3 y_3(k) + b_0 y_4(k) \quad (4.16)$$

Este sistema de ecuaciones en diferencias es computable y representa completamente la estructura interna del sistema. Este sistema de ecuaciones se puede escribir según el sistema de representación matricial **EFG**:

$$\mathbf{E} = \begin{pmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 0 \end{pmatrix} \quad \mathbf{F} = \begin{pmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ -a_1 & -a_2 & -a_3 & 0 & 0 \\ b_1 & b_2 & b_3 & b_0 & 0 \end{pmatrix} \quad \mathbf{G} = \begin{pmatrix} 0 & 0 & 0 & 1 & 0 \\ 1 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \end{pmatrix} \quad (4.17)$$

Estas matrices pueden ser calculadas directamente sin necesidad de escribir primero las ecuaciones que describen el comportamiento del sistema, siempre que se hayan numerado correctamente los nodos.

#### 4.2.1.- Obtención directa de las matrices EFG

A partir de la estructura se puede seguir el siguiente procedimiento:

La matriz **E** es muy simple, ya que es una matriz diagonal con un uno en la fila correspondiente con el nodo o nodos donde se aplica la entrada o entradas; en nuestro ejemplo, en la fila 4.

La matriz **G** realiza la actualización de los registros internos del sistema. Esta descripción supone que en cada instante  $k$  primero se actualizan los nodos salidas de los elementos de retardo (gobernados por la matriz **G**) y después se realizan los cálculos en los nodos suma (gobernados por la matriz **F**). Por ello la matriz **G** es una matriz todo ceros excepto en la fila 1 columna 4 que corresponde con la rama de retardo y transmitancia  $b_{ji}$  con final en el nodo 1 y comienzo en el 4; la fila 2 columna 1, que corresponde con la rama de retardo con final en el nodo 2 y comienzo en el 1 y la fila 3 columna 2 corresponde a la última

rama de retardo. Por ello los coeficientes  $b_{ji}$  de la ecuación 4.2 corresponden en la matriz  $\mathbf{G}$  con la filas  $j$  que representan los nodos finales de las ramas de retardo y las columna  $i$  o nodos origen de las ramas de retardo.

La matriz  $\mathbf{F}$  es la que gobierna los cálculos internos del sistema. Almacena los coeficientes  $a_{ji}$  de la ecuación 4.2 y como en el caso de la matriz  $\mathbf{G}$  se almacenan en las filas  $j$  y en las columnas  $i$  de la matriz. Dicho de otro modo, se van considerando todas las ramas sin retardo y se introduce en la matriz, la transmitancia en la fila con índice el final de la rama, nodo  $j$  y columna el comienzo del la rama, nodo  $i$ . De esta forma, tanto los coeficientes  $a_{ji}$  como los  $b_{ji}$  corresponden con las entradas en las filas  $j$  y columnas  $i$  de las matrices  $\mathbf{F}$  y  $\mathbf{G}$  respectivamente. La matriz  $\mathbf{F}$  será triangular inferior (no hay ramas de conexión de un nodo consigo mismo) de la forma:

$$\mathbf{F} = \begin{pmatrix} 0 & \cdots & 0 & \cdots & 0 & 0 \\ 0 & \cdots & 0 & \cdots & 0 & 0 \\ \vdots & \ddots & \vdots & \ddots & \vdots & \vdots \\ a_{j1} & \cdots & a_{ji} & \cdots & \vdots & \vdots \\ \vdots & \cdots & \vdots & \ddots & \vdots & \vdots \\ a_{m1} & \cdots & a_{m1} & \cdots & 0 & 0 \end{pmatrix} \quad (4.18)$$

Las matrices  $\mathbf{E}$ ,  $\mathbf{F}$  y  $\mathbf{G}$  son matrices dispersas, susceptibles de utilización de algoritmos eficientes para resolver las ecuaciones matriciales en el tiempo y en el dominio transformado  $z$ .

#### 4.2.2.- Función de transferencia y representación EFG

En un sistema discreto de múltiples entradas y salidas, la relación entrada-salida viene determinada por:

$$\mathbf{Y}(z) = \mathbf{H}(z) \mathbf{X}(z) \quad (4.19)$$

Los vectores  $\mathbf{Y}(z)$  y  $\mathbf{X}(z)$  están definidos en la relación 4.6 y  $\mathbf{H}(z)$  es la matriz de transferencia de dimensión  $m \times m$  entre las señales de cada nodo fila y las señales de cada nodo columna. Por tanto despejando de la ecuación 4.12 se obtiene:

$$\mathbf{H}(z) = (\mathbf{I} - \mathbf{F} - \mathbf{G}z^{-1})^{-1} \quad (4.20)$$

Los elementos de  $\mathbf{H}(z)$ ,  $H_{ji}$  describen la función de transferencia del nodo  $i$  al  $j$  esto es:

$$H_{ji} = \frac{Y_j(z)}{X_i(z)} \quad X_i(z) = 0 \quad \text{con } i=1,2,\dots,m \quad i \neq j \quad (4.21)$$

En el nudo  $j$  se verifica:

$$Y_j(z) = \sum_{i=1}^m H_{ji}(z) X_i(z) \quad (4.22)$$

Se observa que la representación **EFG** de un sistema discreto de orden  $n$  incrementa el número de ecuaciones respecto a la representación del mismo en variables de estado. Si el número de nodos de una estructura del sistema es  $m$  en la representación **EFG** el número de ecuaciones es  $m$  con  $m \geq n$ .

### 4.2.3.- Consideraciones sobre la descripción EFG

En primer lugar conviene destacar que esta descripción es válida para describir cualquier sistema discreto mediante ecuaciones en diferencia.

Representa completamente el algoritmo de generación propuesto por la estructura, a diferencia de la descripción en espacio de estados. Por tanto permite analizar la estructura concreta que se presente.

Permite homogeneizar todos los algoritmos que representan los sistemas, a diferencia de la descripción mediante las ecuaciones en diferencia directamente.

Propone una descripción matricial que permite la utilización de toda la potencia del análisis matricial para el análisis de los sistemas discretos. Además como las matrices son dispersas se puede utilizar algoritmos eficientes para el cálculo, lo cual alivia el incremento de operaciones frente a la descripción en espacio de estados.

A diferencia de la descripción en espacio de estados que distingue la ecuación del estado con la ecuación de la salida, esta representación trata por separado la entrada, el estado actual y el estado anterior. Por ello las primeras ecuaciones son de actualización de los estados con el valor del estado anterior.

A nivel práctico es necesario disponer de dos vectores, para  $\mathbf{Y}(k)$  y para  $\mathbf{Y}(k - 1)$ . También, a nivel práctico, para un sistema concreto, se puede prescindir de la matriz  $\mathbf{E}$  creando el vector  $\mathbf{X}(k)$ .

En esta descripción no hay un tratamiento diferente para el/los nodos de salida. Todos los nodos son igualmente considerados, siendo responsabilidad del programador la interpretación de cada uno. Incluso puede ser posible no utilizar el nodo de salida para los cálculos, ya que lógicamente no se va a utilizar para la actualización de ningún otro nodo.

Esta descripción, por las características arriba comentadas, es muy útil para el análisis de los problemas de cuantificación en estructuras que es el principal objetivo de esta tesis doctoral, y más concretamente los ciclos límite. Esto es así porque se tiene acceso a la información en todos los nodos, así como es muy fácil la programación del algoritmo para calcular la salida en cualquier nodo con la entrada en cualquier otro (muy útil en el análisis de la potencia de ruido de cuantificación a la salida del sistema).

El único inconveniente es el incremento de ecuaciones con respecto a la descripción en espacio de estados. De todas formas, esto no es demasiado problema cuando se utiliza un

ordenador para realizar los cálculos. Es precisamente un objetivo importante de esta tesis la indicación de procedimientos para el análisis sistemático de los problemas de cuantificación en la estructura de reguladores digitales. Análisis que principalmente será realizado mediante ordenador.

### 4.2.4.- Aplicación a un sistema discreto de control

A continuación la figura 4.3 muestra un ejemplo de representación de un sistema de control en EFG.

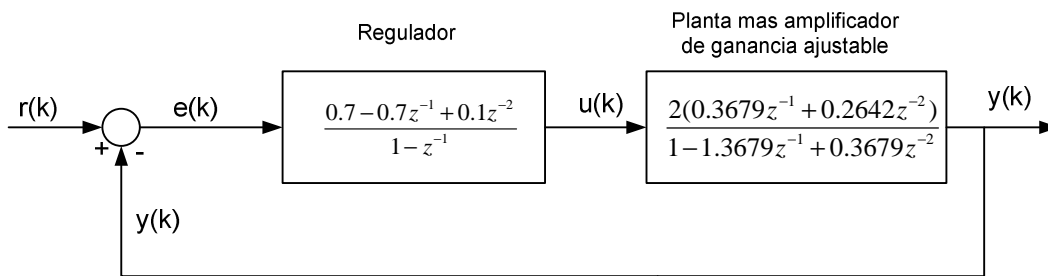


Figura 4.3: Sistema discreto de control equivalente

Si se elige la estructura 1D para el regulador y 1D para la planta obtenemos un diagrama de flujos que se muestra en la figura 4.4:

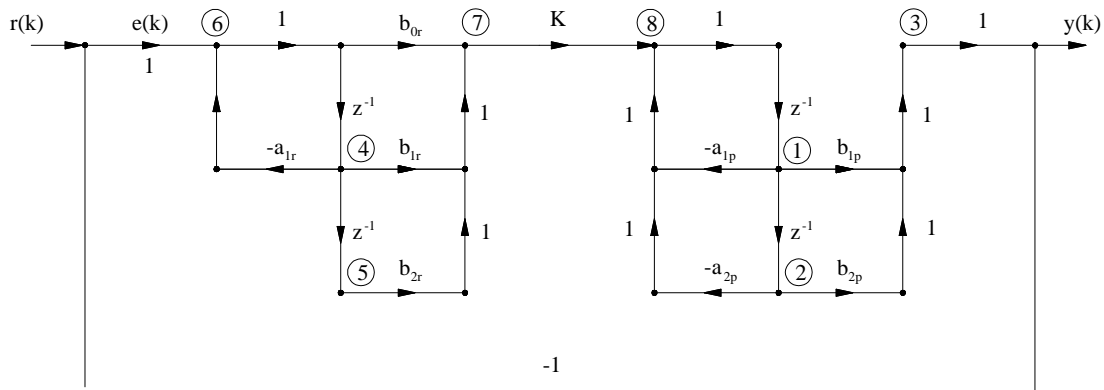


Figura 4.4: Diagrama de flujos del sistema de control

Se han numerado los nodos siguiendo las reglas establecidas para obtener la representación EFG. Los coeficientes y las ecuaciones en diferencia son:

% # Coeficientes\*\*\*

$$f76 = b_{0r} = 0.7;$$

$$f87 = K = 2;$$

$$f64 = -a_{0r} = 1;$$

$$f74 = b_{1r} = -0.7;$$

```
f75 = b2r = 0.1;
f81 = -a1p = 1.3679;
f82 = -a2p = -0.3679;
f31 = b1p = 0.3679;
f32 = b2p = 0.2642;
f63 = -1;
```

```
% # Ecuaciones*****
```

```
y1[k]= +1*y8[k-1]
y2[k]= +1*y1[k-1]
y3[k]= +f31*y1[k] +f32*y2[k]
y4[k]= +1*y6[k-1]
y5[k]= +1*y4[k-1]
y6[k]= +1*x6[k] +f63*y3[k] +f64*y4[k]
y7[k]= +f74*y4[k] +f75*y5[k] +f76*y6[k]
y8[k]= +f81*y1[k] +f82*y2[k] +f87*y7[k]
```

Para obtener las matrices **EFG** ordenamos los coeficientes de la siguiente forma:

```
% # Coeficientes***
```

```
f76=0.7;
f87=2;
f64=1;
f74=-0.7;
f75=0.1;
f81=1.3679;
f82=-0.3679;
f31=0.3679;
f32=0.2642;
f63=-1;
```

```
Ediag=[0 0 0 0 0 1 0 0];
```

```
Ffilas=[3 3 6 6 7 7 7 8 8 8];
```

```
Fcols=[1 2 3 4 4 5 6 1 2 7];
```

```
Fvalores=[0.3679 0.2642 -1 1 -0.7 0.1 0.7 1.3679 -0.3679 2];
```

```
Fsvalores=[f76 f87 f64 f74 f75 f81 f82 f31 f32 f63];
```

```
Gfilas=[1 2 4 5];
```

```
Gcols=[8 1 6 4];
```

```
Gvalores=[1 1 1 1];
```

```
Gsvalores=[1 1 1 1];
```

```
Salidas=[3 7];
```

Las matrices que se obtienen son:

$$\mathbf{E} = \begin{pmatrix} 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \end{pmatrix}$$

$$\mathbf{F} = \begin{pmatrix} 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0.3679 & 0.2642 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & -1 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & -0.7 & 0.1 & 0.7 & 0 & 0 \\ 1.3679 & -0.3679 & 0 & 0 & 0 & 0 & 2 & 0 \end{pmatrix}$$

$$\mathbf{G} = \begin{pmatrix} 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 \\ 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \end{pmatrix}$$

$$\text{Salidas} = [3 \ 7]$$

### 4.3.- Otras representaciones

La representación matricial de Crochiere (**EFG**) tiene el inconveniente de que no se pueden aplicar las transformaciones de similitud que son muy útiles en la representación en variables de estado para obtener otras estructuras. Para salvar esta dificultad se puede utilizar la representación de Chan [CHA78]:



$$\begin{pmatrix} \mathbf{v}(k+1) \\ y(k) \end{pmatrix} = \Psi_q \Psi_{q-1} \cdots \Psi_1 \begin{pmatrix} \mathbf{v}(k) \\ x(k) \end{pmatrix} \quad (4.23)$$

donde  $\Psi_q \Psi_{q-1} \cdots \Psi_1$  son matrices representativas de la aritmética y operaciones de cuantificación en la estructura,  $y(k)$  y  $x(k)$  son la salida y la entrada del sistema y  $\mathbf{v}(k)$  las salidas de las ramas de elementos de retardo. Esta representación presenta las siguientes características:

1. Cada coeficiente (precisión finita) de una determinada estructura aparece en una matriz  $\Psi_i$  solo una vez. En el resto de las matrices los elementos son ceros o unos.
2. Los nodos intermedios (no almacenadores) de una estructura se representan por vectores:

$$\mathbf{g}_1(k) = \Psi_1 \begin{pmatrix} \mathbf{v}(k) \\ x(k) \end{pmatrix} ; \quad \mathbf{g}_2(k) = \Psi_2 \mathbf{g}_1(k) \quad \cdots \quad \mathbf{g}_{q-1}(k) = \Psi_{q-1} \mathbf{g}_{q-2}(k) \quad (4.24)$$

Esta característica es importante porque entre cada nodo de estado  $\mathbf{v}$  y cada nodo intermedio se puede escalar para satisfacer el rango dinámico. El concepto de prioridad para las operaciones (multiplicaciones, sumas y cuantificaciones) se mantiene con esta descripción. Esto viene reflejado por el orden  $i$  de las matrices  $\Psi_i$ .

Existe un procedimiento para, a partir del diagrama de flujos de una de las estructuras estudiadas en la sección 2.5, obtener la representación de Chan [CHA]. La representación obtenida no es única debido a la numeración arbitraria de los nodos. Lo mismo sucede con la representación matricial de Crochiere. Paul Poroney [MOR83] describe el método para obtener estructuras nuevas a partir de la representación de Chan mediante transformaciones de similitud.

$$\Psi'_i = \mathbf{P} \Psi_i \mathbf{P}^{-1} \quad \text{para } i = 1 \dots q \quad (4.25)$$

La representación de Chan es muy general y se puede representar cualquier diagrama de flujos; pero presenta problemas cuando se realizan transformaciones que puedan dar lugar a estructuras en las que la salida en un instante  $k$  depende de los valores de los nodos en el mismo instante. Para poder obtener la representación de Chan es necesario realizar transformaciones a veces laboriosas, por lo que, si el nodo de salida es una variable de estado es más adecuado utilizar la llamada representación en el espacio de estados modificada:

$$\begin{pmatrix} \mathbf{v}(k+1) \\ y(k+1) \end{pmatrix} = \Psi_q \Psi_{q-1} \cdots \Psi_1 \begin{pmatrix} \mathbf{v}(k) \\ y(k) \\ x(k) \end{pmatrix} \quad (4.26)$$

en la que el vector  $\mathbf{v}$  y el escalar  $y$  son estados de la estructura. En este caso no importa como se transforman las matrices puesto que la salida es un estado. Esta representación es completamente general para estructuras de reguladores de la forma:

$$G_R(z) = \frac{b_1 z^{-1} + \dots + b_m z^{-m}}{1 + a_1 z^{-1} + \dots + a_n z^{-n}} = \frac{\sum_{i=1}^m b_i z^{-i}}{1 + \sum_{i=0}^n a_i z^{-i}} \quad (4.27)$$

El procedimiento a seguir para obtener esta estructura es muy parecido al seguido para obtener la estructura de Chan y se puede ver en [MOR83]. En nuestro caso se ha elegido la representación **EFG** dado que los reguladores diseñados en el sistema de control no presentan este tipo de función de transferencia y en base a las características que presenta expuestas en el punto 4.2.3.

#### 4.4.- Entorno de simulación

En esta tesis doctoral se desarrolló un entorno de simulación que permite el análisis del comportamiento temporal y frecuencial de cualquier sistema discreto e integrado en él, el algoritmo de búsqueda de ciclos límite en sistemas discretos. Se ha realizado en lenguaje C++, utiliza aplicaciones de MATLAB 6.5 y entorno Windows. Permite su uso en el diseño, implementación y análisis de los efectos de la precisión finita de filtros digitales y en sistemas discretos de control con realimentación (reguladores digitales). Su funcionamiento se basa en el sistema de ecuaciones en diferencias obtenidas a partir de la descripción **EFG** que describen el comportamiento del sistema. A continuación pasamos a describir las posibilidades de utilización del programa. En un archivo denominado "Sistemas" se guardan en ficheros de texto.m. Cada fichero contiene la información de los coeficientes del sistema discreto y las ecuaciones en diferencias de una determinada estructura de implementación representada con el sistema **EFG**. La pantalla principal del programa se presenta en la figura:

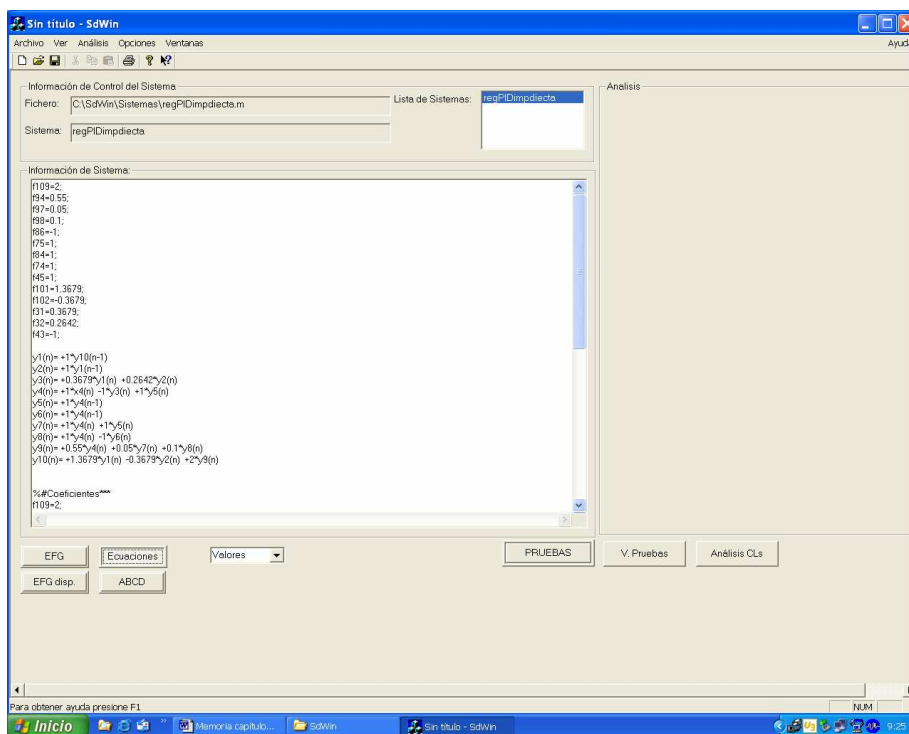


Figura 4.5: Ventana principal del programa

En esta pantalla se pueden cargar uno o varios sistemas y visualizar la información (representación **EFG**, ecuaciones en diferencias, variables de estado, etc.) sobre ellos contenida en los ficheros cargados, así como guardar los análisis realizados.

Pulsando el botón “V. Pruebas” se accede a una nueva ventana figura que permite analizar la respuesta del sistema elegido ante diferentes secuencias de prueba (pulso, escalón, rampa, sinusoidal y aleatoria).

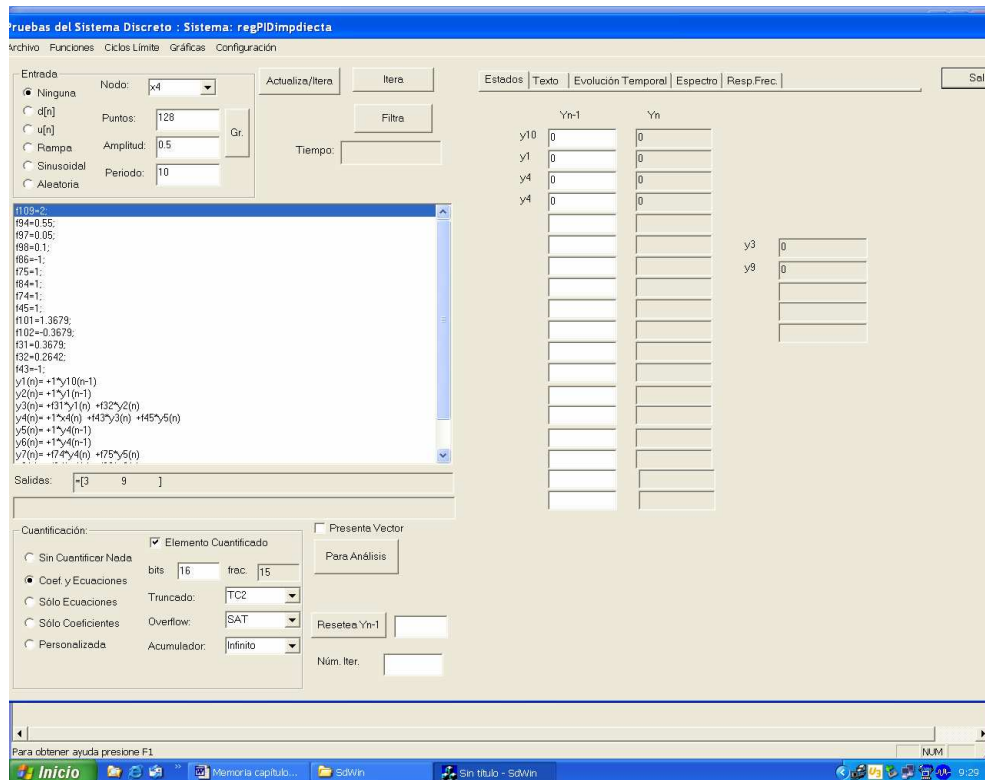


Figura 4.6: Ventana de simulación de sistemas

En la ventana se presenta la información de los coeficientes del sistema y de las ecuaciones según **EFG**, así como el valor de las variables de los nodos de estado y de las variables de salida en el instante  $k$  y en el instante anterior.

La respuesta del sistema ante estas entradas se obtiene pulsando “filtra” y se puede visualizar pulsando las pestañas (Evolución temporal, Espectro, Resp. Frec.). Se puede visualizar la respuesta en cualquier nodo y en las variables de salida. En la figura 4.7 se puede observar la respuesta del sistema cargado ante una entrada escalón unitario. Esta respuesta se puede obtener en cualquier nodo sea interno o de salida.

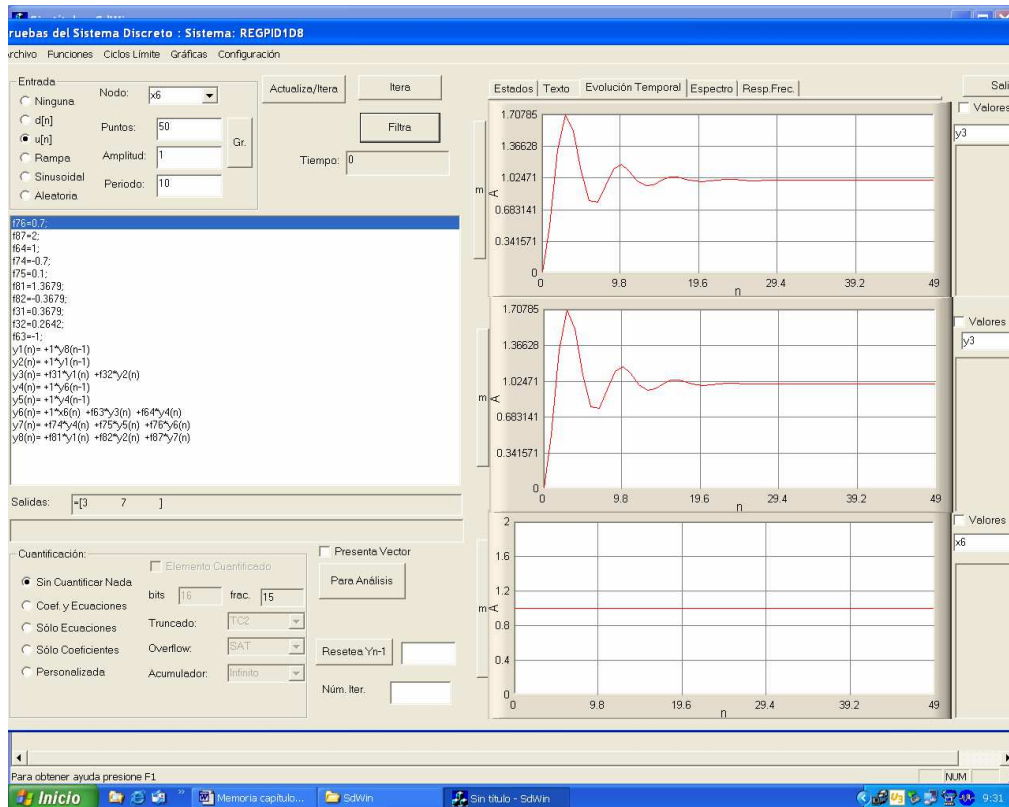


Figura 4.7: Ventana de visualización y obtención de la respuesta temporal

Para analizar los efectos de la cuantificación en la respuesta del sistema que se va implementar (filtro digital o regulador digital), el programa presenta las siguientes opciones:

- Sin cuantificar nada: se obtiene la respuesta con precisión infinita (punto flotante).
- Coeficientes y ecuaciones: se obtiene la respuesta con precisión finita (filtrado digital).
- Solo coeficientes: se utiliza para estudiar el efecto de la cuantificación de los coeficientes.
- Solo ecuaciones: permite cuantificar solo las operaciones (no utilizado en esta tesis).
- Personalizada: se utiliza para obtener la respuesta en un sistema de control digital ya que permite cuantificar los coeficientes y/o las ecuaciones en diferencias del regulador y no cuantificar los coeficientes y las ecuaciones del equivalente discreto de la planta.

El número de bits se puede ajustar a voluntad y los tipos de cuantificación que se pueden elegir son:

- TC2: truncado en complemento a dos.
- RED: Redondeo.

TMS: Truncado en módulo y signo.

Todos ellos con la limitación de saturación u overflow.

Acumulador: simple, doble o infinito

Pulsando “Itera” se puede observar la evolución desde un estado inicial a un estado final ajustando a voluntad en número de iteraciones.

Pulsando el botón “Análisis CLs” se accede a la ventana de análisis de ciclos límite donde aparece a información sobre el sistema a analizar (ecuaciones y coeficientes) salidas, nodos y nodos cuantificados, el algoritmo utilizado y la información sobre el resultado de la búsqueda.

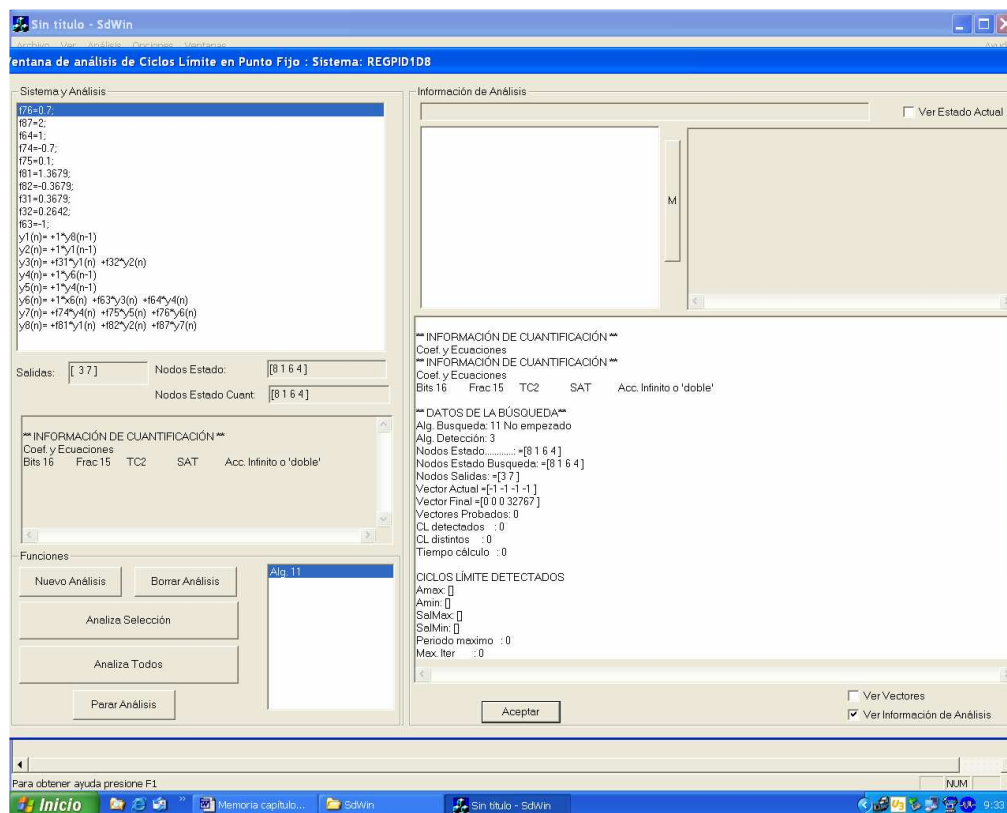


Figura 4.8: Ventana de búsqueda de ciclos límite

Si se pulsa “Nuevo Análisis” se accede a la ventana de selección del algoritmo de búsqueda de ciclos límite que se describirá en el apartado siguiente. En esta ventana una vez seleccionado el algoritmo se puede elegir el tipo de cuantificación (TC2, RED o TMS ), tipo de limitación (SAT (saturación) u OVERF (overflow)), el tipo de acumulador (simple, doble), el modo de cuantificación (personalizada, solo coeficientes, solo ecuaciones, etc.) y el número de bits. Toda la información de la cuantificación se presenta en la ventana derecha.

Pulsando “Nuevo” se puede almacenar otra cuantificación de forma que es posible realizar múltiples búsquedas en varios sistemas. Pulsado “Aceptar” se vuelve a la ventana de análisis y pulsando “Analiza Todos” se ejecutan secuencialmente todos los algoritmos establecidos en la ventana anterior.

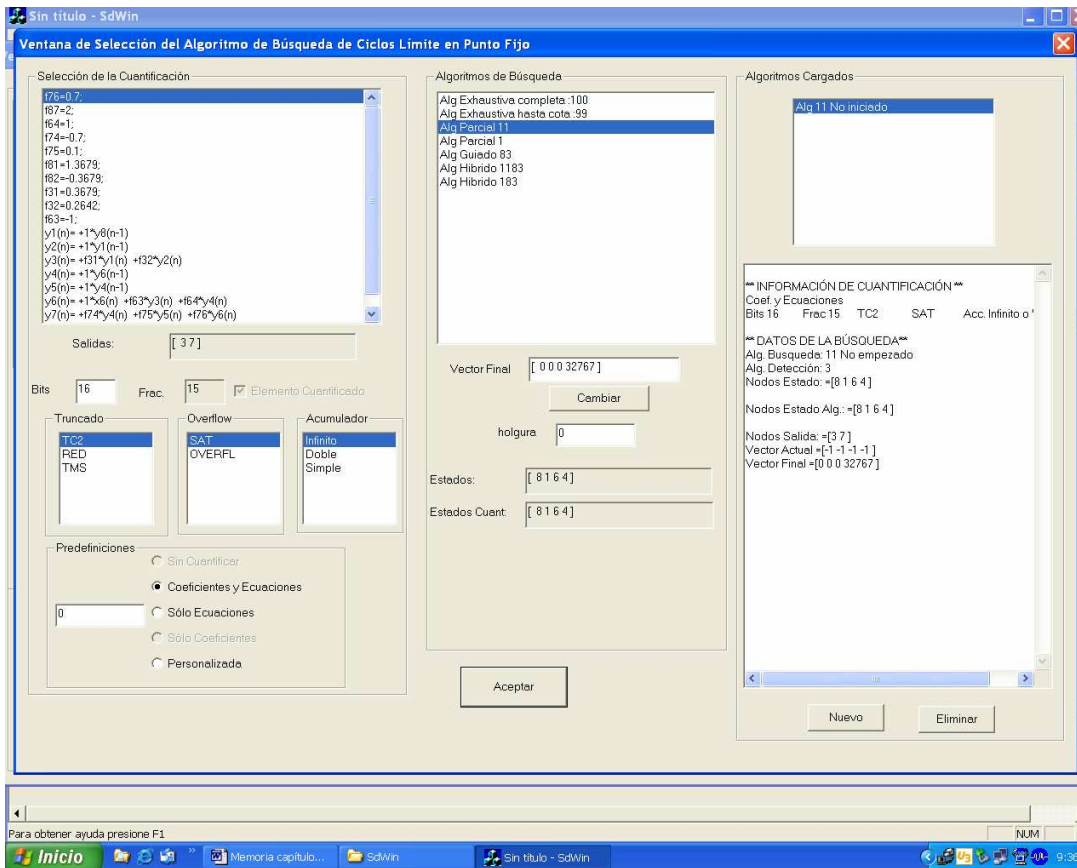


Figura 4.9: Ventana de selección del algoritmo de búsqueda

### 4.5.- Detección de ciclos límite en sistemas discretos de control

En este apartado vamos a abordar el problema de la detección y caracterización de ciclos límite (también llamados atractores) en sistemas discretos de control. Para ello utilizaremos el software específico de simulación descrito en el apartado anterior y en base a los resultados de la simulación, diseñaremos un algoritmo capaz de detectar y caracterizar posible ciclos límite en estos sistemas.

#### 4.5.1.- Fundamentos teóricos

De nuevo consideramos el sistema de control digital SISO de la figura 4.10

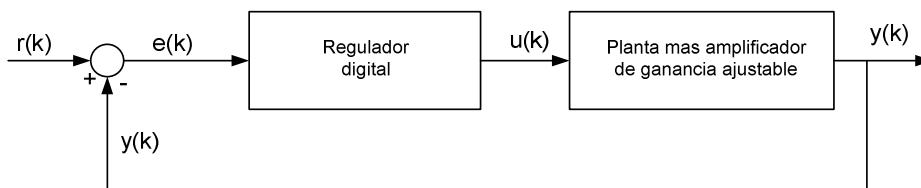


Figura 4.10: Sistema de control digital

La dinámica de la planta viene determinada por:

$$\mathbf{x}_p(k+1) = \mathbf{A}_p \mathbf{x}_p(k) + \mathbf{B}_p u(k) \quad (4.28)$$

$$y(k) = \mathbf{C}_p \mathbf{x}_p(k) \quad (4.29)$$

donde:  $\mathbf{x}_p(k) \in \mathfrak{R}^n$ ,  $u(k)$  e  $y(k) \in \mathfrak{R}^1$ ,  $\mathbf{A}_p \in \mathfrak{R}^{n \times n}$ ,  $\mathbf{B}_p \in \mathfrak{R}^{n \times 1}$ ,  $\mathbf{C}_p \in \mathfrak{R}^{1 \times n}$ , es decir, las variables de estado, la variable de entrada y la salida pueden tomar cualquier valor real.

La dinámica del regulador ideal viene dada por:

$$\mathbf{x}_r(k+1) = \mathbf{A}_r \mathbf{x}_r(k) + \mathbf{B}_r e(k) \quad (4.30)$$

$$u(k) = \mathbf{C}_r \mathbf{x}_r(k) \quad (4.31)$$

donde:  $\mathbf{x}_r(k) \in \mathfrak{R}^m$ ,  $e(k)$  y  $u(k) \in \mathfrak{R}^1$ ,  $\mathbf{A}_r \in \mathfrak{R}^{m \times m}$ ,  $\mathbf{B}_r \in \mathfrak{R}^{m \times 1}$ ,  $\mathbf{C}_r \in \mathfrak{R}^{1 \times m}$ . Las variables también pueden tomar cualquier número real. Se dice que la dinámica de ambos sistemas es descrita por un mapa de puntos continuo y lineal.

Si consideramos que  $r(k) = 0$  (entrada nula) entonces  $e(k) = -y(k)$  y estamos ante un sistema regulador según se puede observar en la figura:

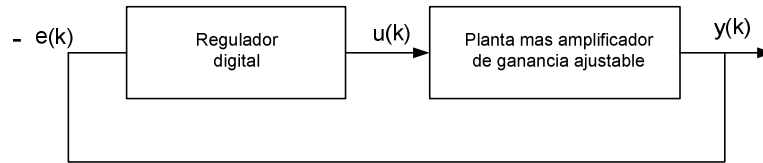


Figura 4.11: Sistema de regulación

La dinámica de este sistema vendrá definida por

$$\mathbf{x}_p(k+1) = \mathbf{A}_p \mathbf{x}_p(k) + \mathbf{B}_p \mathbf{C}_r \mathbf{x}_r(k) \quad (4.32)$$

$$\mathbf{x}_r(k+1) = \mathbf{A}_r \mathbf{x}_r(k) - \mathbf{B}_r \mathbf{C}_p \mathbf{x}_p(k) \quad (4.33)$$

Las ecuaciones están acopladas de forma que los valores de las variables de estado de la planta en un instante, dependen de los estados de la planta en el instante anterior y del regulador en el instante anterior; lo que también sucede en el regulador. Estas ecuaciones se pueden poner de forma compacta:

$$\begin{bmatrix} \mathbf{x}_p(k+1) \\ \mathbf{x}_r(k+1) \end{bmatrix} = \begin{bmatrix} \mathbf{A}_p & \mathbf{B}_p \mathbf{C}_r \\ -\mathbf{B}_r \mathbf{C}_p & \mathbf{A}_r \end{bmatrix} \begin{bmatrix} \mathbf{x}_p(k) \\ \mathbf{x}_r(k) \end{bmatrix} \quad \text{o} \quad \mathbf{x}(k+1) = \mathbf{A} \mathbf{x}(k) \quad (4.34)$$

donde:

$$\mathbf{x}(k) = \begin{bmatrix} \mathbf{x}_p(k) \\ \mathbf{x}_r(k) \end{bmatrix} \quad (4.35)$$

Esta ecuación de estado determina la dinámica del sistema realimentado en el que  $\mathbf{x}(k)$  es de dimensión  $(n+m) \times 1$ , la matriz  $\mathbf{A}$  es de dimensión  $(n+m) \times (n+m)$ . Los  $n$  valores de  $\mathbf{x}(k)$  son continuos.

Cuando se procede a la implementación del regulador con una de las estructuras descritas en el capítulo 2, las variables internas sean o no variables de estado, la entrada y la salida en regulador sufren el proceso de cuantificación y se almacenan en registros con un determinado número de bits como se indica en el apartado 3.6.1 en filtros digitales. Si el regulador se implementa con la estructura 1D:

$$G_R(z) = \mathbf{C}_r [z\mathbf{I} - \mathbf{A}_r]^{-1} \mathbf{B}_r + D_r = \frac{b_0 + b_1 z^{-1} + \dots + b_m z^{-m}}{1 + a_1 z^{-1} + \dots + a_n z^{-n}} = \frac{\sum_{i=0}^m b_i z^{-i}}{1 + \sum_{i=0}^m a_i z^{-i}} \quad (4.36)$$

Podemos escribir:

$$x_{ri}(k+1) = x_{r(i+1)}(k) \quad i = 1, 2, \dots, m-1 \quad (4.37)$$

$$x_{rm}(k+1) = \sum_{j=1}^{j=m} Q^b (-a_{j-1} x_{r(j)}(k) + Q^b(e(k))) \quad (4.38)$$

$$u(k) = \sum_{j=1}^{j=m} Q^b (b_{(j-1)} x_{rj}(k) + Q^b(b_0 x_{rm}(k+1))) \quad (4.39)$$

$$\mathbf{x}_r(k) \in [-1, 1] \quad e(k) \in [-1, 1] \quad \text{y} \quad u(k) \in [-1, 1] \quad (4.40)$$

El proceso de cuantificación provoca que las variables en los nodos internos, la entrada y la salida del regulador, sean múltiplos enteros del escalón de cuantificación  $q$ . Si se normaliza al escalón de cuantificación ( $q = 1$ ), y así lo consideraremos en adelante, y sin pérdida de generalidad, se verificará que las variables de estado, las de los nodos internos, la entrada y salida sean números enteros múltiplos del escalón de cuantificación. En estas condiciones las ecuaciones del regulador constituyen un *cell mapping system*.

Las ecuaciones del sistema realimentado son:

$$\mathbf{x}_p(k+1) = \mathbf{A}_p \mathbf{x}_p(k) + \mathbf{B}_b \sum_{j=1}^{j=m} Q^b (b_{(j-1)} x_{rj}(k) + Q^b(b_0 x_{rm}(k+1))) \quad (4.41)$$

$$x_{ri}(k+1) = x_{r(i+1)}(k) \quad i = 1, 2, \dots, m-1 \quad (4.42)$$

$$x_{rm}(k+1) = \sum_{j=1}^{j=m} Q^b (-a_{j-1} x_{r(j)}(k) + Q^b(r(k) - y(k))) \quad (4.43)$$

$$y(k) = \mathbf{C}_p \mathbf{x}_p(k) \quad (4.44)$$

Se observa que las variables de estado de la planta  $\mathbf{x}_p(k) \in \mathfrak{R}^n$  y las del regulador serán múltiplos enteros del escalón de cuantificación  $q$ , que si se normaliza ( $q = 1$ ),  $\mathbf{x}_r(k)$  será



pertenecerá a los enteros, de forma que un sistema de control con el regulador digital implementado con precisión finita se puede modelar con un *mixed mapping*. En general, un *mixed mapping system* se representa por las siguientes ecuaciones:

$$\begin{aligned} \mathbf{x}(k+1) &= \mathbf{G} \begin{bmatrix} \mathbf{x}(k) \\ \mathbf{w}(k) \end{bmatrix} \\ \mathbf{w}(k+1) &= \mathbf{H} \begin{bmatrix} \mathbf{x}(k) \\ \mathbf{w}(k) \end{bmatrix} \end{aligned} \quad (4.45)$$

donde:

$$\begin{aligned} \mathbf{x}(k) \in \mathfrak{R}^n \quad \mathbf{w}(k) \in Z^m \quad \mathbf{G} \in \mathfrak{R}^n \times Z^m \quad \mathbf{C} \in Z^m \times \mathfrak{R}^n \\ \mathbf{p}(k+1) = \mathbf{M} \mathbf{p}(k) \end{aligned} \quad (4.46)$$

con:

$$\mathbf{p}(k) = \begin{bmatrix} \mathbf{x}(k) \\ \mathbf{w}(k) \end{bmatrix} \quad \mathbf{M} = \begin{bmatrix} \mathbf{G} \\ \mathbf{H} \end{bmatrix} \quad (4.47)$$

La matriz  $\mathbf{M}$  es de dimensión  $(n+m) \times (n+m)$ . Esta ecuación de estado determina la dinámica del sistema en el que el vector de estados es de dimensión  $(n+m) \times 1$ . Los  $n$  valores de  $\mathbf{x}(k)$  son continuos y los  $m$  restantes son discretos (enteros). A este espacio de estados se le denomina espacio de estados mixto o bien variables de estado mixtas.

Por tanto un sistema de control con el regulador digital implementado con precisión finita es un sistema dinámico cuya evolución es representable en un *mapa multidimensional mixto* de comportamiento no lineal en los que encontrar la solución analítica en la mayoría de ellos es imposible. Estos sistemas todavía se encuentran huérfanos de teoría.

Uno de los objetivos más importantes al analizar la dinámica de estos sistemas es describir los puntos fijos, o zonas estables en el espacio de estados (independientes del tiempo) hacia donde tienden las variables de estado cuando el tiempo tiende a infinito. La Dinámica de sistemas y la Teoría del Caos definen cuatro tipos zonas o puntos fijos llamados atractores que actúan de forma que cualquier estado cercano al atractor acabe en él a medida que evoluciona. En un sistema dinámico continuo con dinámica  $f(t, \bullet)$ , el atractor  $\Lambda$  es un subconjunto del espacio de estados tal que:

- a) Existe un entorno de  $\Lambda$ , llamado cuenca de atracción al que converge cualquier sistema abierto que contenga a  $\Lambda$ .
- b)  $f(t, \Lambda) \supset \Lambda$  para  $t$  suficientemente grande.

Se definen cuatro tipos de atractores:

1. **Punto fijo:** Es un punto del espacio de estados al que tiende el sistema y una vez allí permanece a lo largo del tiempo.

2. **Ciclo límite:** Es una órbita periódica a la que tienden las trayectorias producidas por la evolución de los estados en el tiempo y que tienden a juntarse en la órbita.
3. **Toro límite:** Son trayectorias cuasiperiódicas que nunca se cierran y están gobernadas por dos o más frecuencias que forman una fracción irracional.
4. **Atractor extraño:** Un atractor es extraño si la dinámica del sistema es caótica de forma que las trayectorias divergen exponencialmente a medida que pasa el tiempo pero permanecen en un espacio de estados acotado.

En los sistemas discretos de control en los que la dinámica se establece en un espacio de estados mixto es posible la existencia de ciclos límite y de atractores extraños si el sistema cumple unas determinadas condiciones [USH87]; pero no es posible la existencia de toros límite ya que en estos sistemas no se puede cumplir la condición que hacen posible su existencia. Un comportamiento caótico que se produce cuando pequeñas variaciones en los estados de la planta o en los estados del regulador provocan grandes variaciones en la variable de salida y en los estados del sistema. Todo lo comentado en este punto se extiende a sistemas MIMO sin dificultad.

El comportamiento caótico se ha observado de forma experimental en el sistema de control estudiado en esta tesis doctoral cuando se implementa el regulador con un número pequeño de bits. Dada la dificultad de la identificación y caracterización analítica de atractores en estos sistemas se ha desarrollado un algoritmo de búsqueda y caracterización de atractores simples que junto al programa de simulación nos permitirá obtener sus características.

#### 4.5.2.- Algoritmo de búsqueda exhaustiva

La filosofía utilizada para la detección de ciclos límite o atractores en sistemas de control digital ante entrada nula utilizada en esta tesis doctoral es semejante y a la vez diferente a la utilizada en el filtrado digital y se basa en realizar la detección de los mismos probando vectores de estado inicial ( $V_{\text{test}}$ ) en el regulador ante entrada de referencia nula y nulo el vector de estado de la planta y dejarlos evolucionar hasta que el vector de estado alcance el valor cero o se repita el vector de estado inicial. En el caso del control digital en la mayoría de las ocasiones el vector de estado global se compone de la unión de los estados del regulador que están cuantificados junto con el vector de estados del sistema a controlar (planta) que no lo están.

Este enfoque ha sido empleado por los algoritmos de búsqueda propuestos por investigadores en el campo del filtrado digital [BAU91], tal como se ha indicado en el capítulo 3. El inconveniente de este enfoque radica en que al aplicar un vector de estado inicial, el sistema evoluciona en primer lugar con variaciones en el vector de estado pertenecientes a un régimen transitorio, llegando tras un número indeterminado de iteraciones al régimen permanente. El número de iteraciones hasta llegar al régimen permanente dependerá del estado inicial, del tipo de sistema (no lineal) y de la estructura empleada.

Cuando el proceso de búsqueda de un ciclo límite en sistemas de control se realiza mediante comparación de  $V_{\text{test}}$  con el vector de estado actual, perteneciendo el primero al transitorio, la detección será imposible. Para iniciar el proceso de detección deberemos

asegurar que el sistema está en el régimen permanente. La aplicación de este procedimiento de detección en sistemas de control digital tropieza con varias peculiaridades:

- El sistema de control se comporta como una máquina de estados de forma que a partir de un determinado estado inicial después de  $k$  iteraciones se llega al mismo estado si el proceso se vuelve a repetir. El problema es que no se pueden reproducir debido al carácter teóricamente continuo de parte que no se cuantifica.
- Del mismo modo que en filtros digitales, los ciclos límite son de pequeña amplitud (granulares) puesto que el proceso de cuantificación aporta una pequeña cantidad de energía.
- Como ya se ha comentado es posible la existencia de atractores caóticos. Si el sistema no evoluciona a cero ni a un ciclo límite, puede evolucionar hacia un atractor de este tipo pero en todo caso estará confinada a una región del espacio de estados.
- No se dispone de cotas teóricas de los posibles ciclos límite como sucede en filtros digitales y por tanto el número de iteraciones máximas a esperar hasta que se repita el estado si estamos en un ciclo límite. Es más, en teoría (precisión infinita en los estados de la planta) un estado ya no se volverá a repetir.

El algoritmo de búsqueda exhaustiva propuesto en esta tesis doctoral consigue realizar la búsqueda y análisis de los ciclos límite en los que puede engancharse un sistema de control digital independientemente del tipo de estructura, tipo de cuantificación y orden del sistema. Se parte representando el sistema de control mediante el sistema de ecuaciones en diferencias que lo define según representación **EFG**, las cuales se procesarán para cada uno de los posibles vectores de estado inicial del regulador con entrada nula y aritmética de precisión finita en punto fijo hasta detectar la presencia de un ciclo límite o el estado nulo.

La nomenclatura utilizada en el algoritmo se detalla a continuación:

$b$ : Número de bits.

$q = 2^{-b+1}$ : Escalón de cuantificación.

$\ell$ : Número de registros internos del regulador.

$\mathbf{x} = \{x_i\} \in Z^\ell$ : Vector de estado normalizado respecto al escalón de cuantificación  $q$ .

$\mathbf{S} = \{\mathbf{x} / \|\mathbf{x}\|_\infty = i\} \forall i = 1, \dots, 2^{b-1}$ : Conjunto total de vectores iniciales.

$\mathbf{S}$ : Conjunto de vectores iniciales de prueba.

$\mathbf{O}_j$ : Conjunto de vectores que forman la órbita del ciclo límite  $j$ .

$\mathbf{O} = \bigcup_j \mathbf{O}_j$ : Conjunto de vectores que forman la órbita de los ciclos límite detectados.

$\mathbf{M} = \{M_i\} \in Z^\ell / M_i = \max_{\mathbf{x} \in \mathbf{O}} \{|x_i|\} \forall i = 1, 2, \dots, \ell$ . Cota práctica calculada, normalizada

con respecto  $q$ .

$y^{(j)}$ : Valor absoluto de la salida máxima del sistema en el ciclo límite  $j$ .

$Y = \max_j \{y^{(j)}\}$ : Valor absoluto de la salida máxima del sistema en los ciclos límite

detectados.

El diagrama de flujos general del algoritmo se muestra en la figura 4.12:

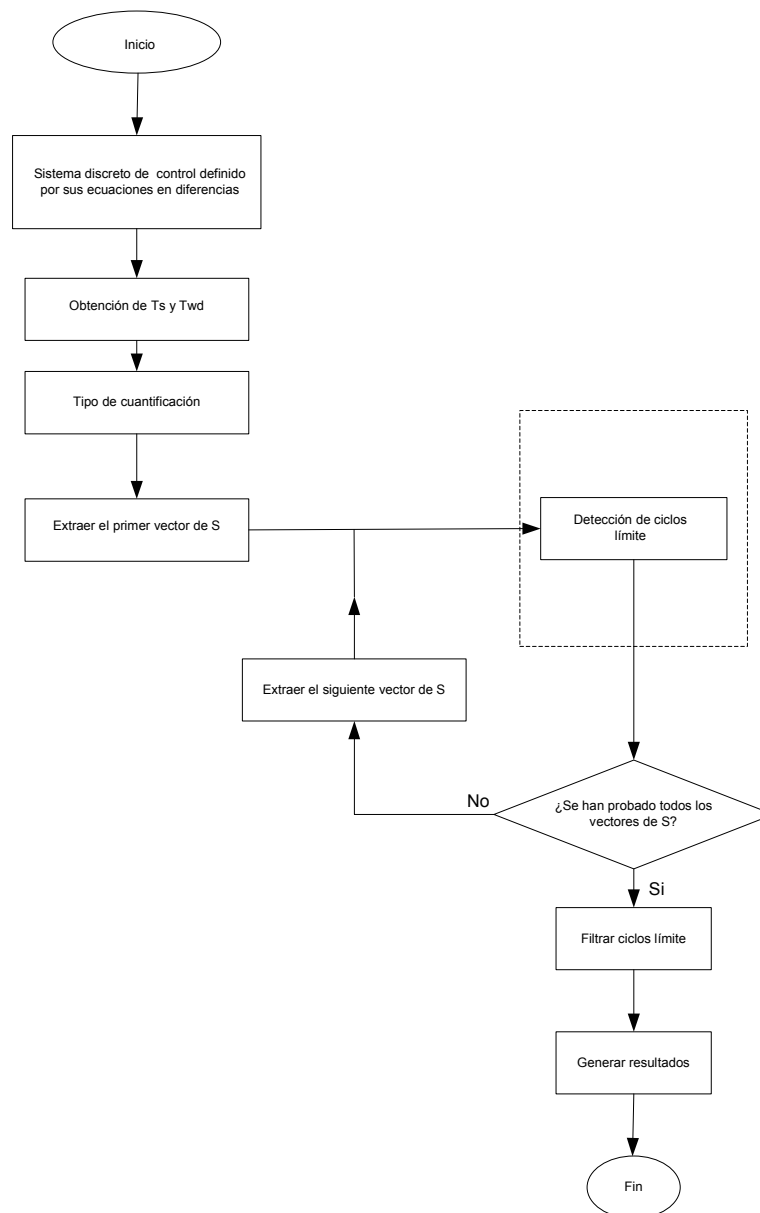


Figura 4.12: Diagrama de flujo del algoritmo de búsqueda exhaustiva.

El número de vectores de estado iniciales de prueba es función del número de estados cuantificados y del número de bits y en principio nos planteamos una búsqueda exhaustiva total probando todos los vectores de estado del regulador. Como se ha comprobado en el algoritmo de búsqueda, será necesario generar cada uno de los vectores iniciales a probar. Los vectores de prueba se aplicarán en orden ascendente a su norma infinita y dentro de cada norma ordenados igual que en un “cuentakilómetros”. De este modo se probarán todos los vectores de estado posibles en el regulador digital esta forma en todo momento dado un vector de estado siempre se conocerá cual es el vector siguiente a probar y cuales son los vectores ya

probados. Por ejemplo, considerando el dígito de la izquierda como el menos significativo y expresados como múltiplos enteros del intervalo de cuantificación, se obtiene:

Vector	Estado
V1	-1 -1 -1
V2	0 -1 -1
V3	1 -1 -1
V4	-1 0 -1
.....	.....
V26	1 1 1
V27	-2 -2 -2
V28	-1 -2 -2
V29	0 -2 -2
	.....

donde V1 es anterior a V2 este anterior a V3 ... y así sucesivamente.

Antes de generar resultados de la búsqueda, existe la posibilidad de eliminar los ciclos límite cuyo impacto sobre la variable a controlar sean de magnitud insignificante desde el punto de vista del control. Este criterio será fijado por el diseñador.

El algoritmo propuesto, además de la detección de los diferentes ciclos, obtendrá sus características, de cuyo análisis el diseñador podrá valorar la importancia de los mismos y el efecto que producen sobre la variable a controlar. A partir de estos datos, el algoritmo obtendrá la amplitud máxima en los registros internos y la amplitud máxima de salida de los ciclos límite detectados.

La información que se obtiene del análisis es:

1. Número de ciclos límite detectados.
2. Vectores de estado pertenecientes a cada uno de los ciclos límite.
3. Valor de salida para cada uno de los estados.
4. Amplitudes y periodos de los ciclos límite en la variable controlada.
5. Número de vectores de estado iniciales probados que se enganchan en cada ciclo límite.
6. Periodo de cada ciclo límite.
7. Tiempo aproximado de procesado.

#### 4.5.3.- Detección de ciclos límite

Para tener una idea de cómo plantear la detección de ciclos límite en sistemas de control digital se pone como ejemplo la evolución de la salida del sistema de la figura 4.3 hacia un ciclo límite cuando se cuantifican los coeficientes y las operaciones en el regulador. La respuesta se ha obtenido por simulación con computador.

Se observa en la figura 4.13 a que la salida del sistema evoluciona de forma que tiene un periodo transitorio y a partir de un determinado valor de k la respuesta no tiende a cero como lo hace el sistema de control ideal sino que oscila en un ciclo límite de periodo 5. En la figura 4.11 b se ha representado en un plano de fase las variables de estado de la planta ( $x_1$ ,  $x_2$ ) y en ella se observa la trayectoria seguida hasta un polígono atractor de 5 lados (ciclo límite).

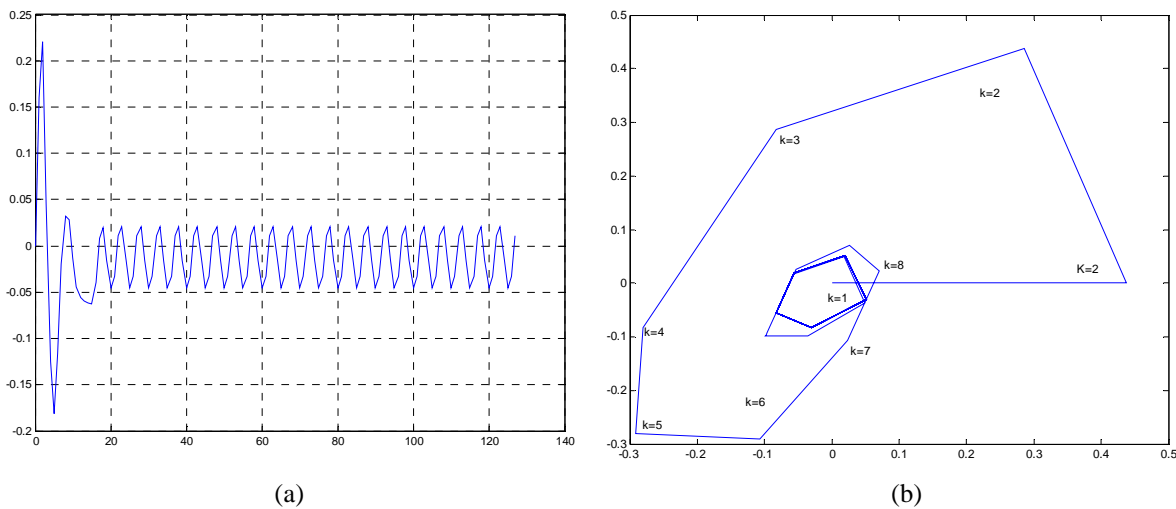


Figura 4.13: Respuesta ante entrada pulso del sistema de la figura 4.3 cuantificando con 6 bits, TC2 y saturación.

En la tabla 4.1 se muestra la evolución de los estados del sistema de control ( $x_1$ ,  $x_2$ ,  $x_4$  y  $x_5$ ). Los dos primeros corresponden a los de la planta y los otros dos al regulador. Los de la planta ( $x_1$ ,  $x_2$ ) son estados continuos (precisión infinita) y los del regulador ( $x_4$  y  $x_5$ ) son números enteros múltiplos del escalón de cuantificación.

Se observa que en las primeras iteraciones el sistema evoluciona en un régimen tipo transitorio y a partir de la iteración 19 ( $k = 19$ ) el estado comienza a repetirse cada 5 iteraciones salvo diferencias en las últimas cifras decimales de los estados continuos. Esta diferencia va disminuyendo rápidamente a medida que aumenta  $k$ . A partir de la iteración 40 la diferencia ya no se aprecia y se sitúa por debajo del decimal 16. La detección del ciclo límite que aparece en este ejemplo se basa en ir comparando con un vector de prueba  $V_{\text{test}}$  los siguientes estados que van apareciendo y comprobar si son cero o son “iguales” al vector de prueba a partir de una determinada iteración. Para poder detectar el ciclo límite deberemos asegurarnos que cuando comience la comparación de vectores de estado estemos ya en ciclo límite (ya se ha pasado el régimen transitorio).

En el algoritmo que proponemos como solución para la detección es dejar evolucionar el sistema un número determinado de iteraciones sin realizar comparaciones hasta conseguir que el sistema alcance el régimen permanente. Una vez en esta situación se actualizará el vector de prueba  $V_{\text{test}}$ , asignándole el vector de estado actual, y se procederá a comparar en cada iteración el vector de estados con el nuevo  $V_{\text{test}}$ . Puesto que se encuentra en régimen permanente, el sistema evolucionará hacia cero (ausencia de ciclo límite) o repetirá una secuencia de estados (ciclo límite).

Como se deduce de lo expuesto, el algoritmo no trata de comprobar si un determinado vector de estado inicial se encuentra dentro de un ciclo límite, sino comprobar el posible ciclo límite al que evoluciona ese vector de estado inicial. Aplicando el método expuesto al ejemplo anterior y actualizando  $V_{\text{test}}$  cada 5 iteraciones se detectará el ciclo límite si despreciamos las últimas cifras decimales de los estados continuos. La figura 4.14 representa el proceso llevado a cabo para la detección.

Estados	x1	x2	x4	x5	29	-0.0555600609972838	0.0188636558921343	7	7
k=0	0	0	0	0	30	-0.0829405464409007	-0.0555600609972838	7	7
1	0.4375	0	11	0	31	-0.0305138270356073	-0.0829405464409007	8	8
2	0.28595625	0.4375	5	11	32	0.0512739630336001	-0.0305138270356073	9	8
3	-0.0822966956250002	0.28595625	-3	17	33	0.0188636910000615	0.0512739630336001	8	7
4	-0.280276954320438	-0.0822966956250002	-5	15	34	-0.0555600480810774	0.0188636910000615	7	7
5	-0.290613891494489	-0.280276954320438	-2	9	35	-0.0829405416890283	-0.0555600480810774	7	7
6	-0.106916850680823	-0.290613891494489	3	4	36	-0.0305138252873935	-0.0829405416890283	8	8
7	0.0231652906345253	-0.106916850680823	6	4	37	0.051273963676768	-0.0305138252873935	9	8
8	0.0710225104244418	0.0231652906345253	6	7	38	0.018863691236683	0.051273963676768	8	7
9	0.026129181585152	0.0710225104244418	4	10	39	-0.0555600479940243	0.018863691236683	7	7
10	-0.0528870740948227	0.026129181585152	3	10	40	-0.0829405416570015	-0.0555600479940243	7	7
11	-0.0819571545594854	-0.0528870740948227	3	8	41	-0.0305138252756108	-0.0829405416570015	8	8
12	-0.0926520371624348	-0.0819571545594854	4	6	42	0.0512739636811028	-0.0305138252756108	9	8
13	-0.0965866844720598	-0.0926520371624348	5	5	43	0.0188636912382778	0.0512739636811028	8	7
14	-0.0980342412172709	-0.0965866844720598	6	6	44	-0.0555600479934376	0.0188636912382778	7	7
15	-0.098566797343834	-0.0980342412172709	7	7	45	-0.0829405416567857	-0.0555600479934376	7	7
16	-0.0362627247427966	-0.098566797343834	8	8	46	-0.0305138252755314	-0.0829405416567857	8	8
17	0.0491589435671251	-0.0362627247427966	9	8	47	0.051273963681132	-0.0305138252755314	9	8
18	0.0180855753383453	0.0491589435671251	8	7	48	0.0188636912382885	0.051273963681132	8	7
19	-0.0558463168330228	0.0180855753383453	7	7	49	-0.0555600479934336	0.0188636912382885	7	7
20	-0.0830458599628691	-0.0558463168330228	7	7	50	-0.0829405416567842	-0.0555600479934336	7	7
21	-0.0305525718803396	-0.0830458599628691	8	8	51	-0.0305138252755308	-0.0829405416567842	8	8
22	0.0512597088052231	-0.0305525718803396	9	8	52	0.0512739636811323	-0.0305138252755308	9	8
23	0.0188584468694416	0.0512597088052231	8	7	53	0.0188636912382886	0.0512739636811323	8	7
24	-0.0555619773967325	0.0188584468694416	7	7	54	-0.0555600479934336	0.0188636912382886	7	7
25	-0.0829412514842579	-0.0555619773967325	7	7	55	-0.0829405416567841	-0.0555600479934336	7	7
26	-0.0305140864210585	-0.0829412514842579	8	8	56	-0.0305138252755308	-0.0829405416567841	8	8
27	0.0512738676056926	-0.0305140864210585	9	8	57	0.0512739636811323	-0.0305138252755308	9	8
28	0.0188636558921343	0.0512738676056926	8	7	58	0.0188636912382886	0.0512739636811323	8	7
					59	-0.0555600479934336	0.0188636912382886	7	7

Tabla 4.1: Evolución de los estados

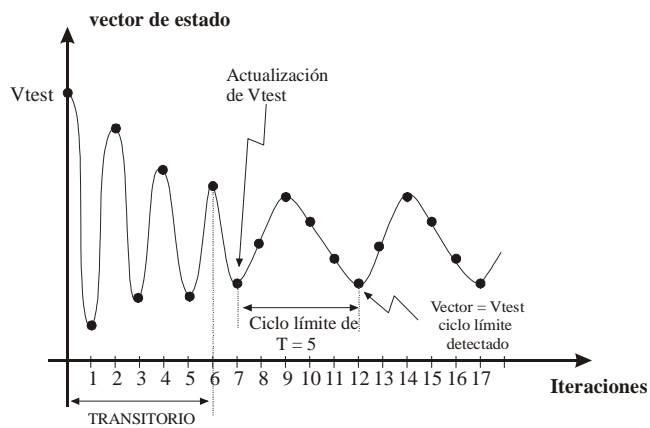


Figura 4.14: Proceso de detección de un ciclo límite de periodo  $T = 5$  en un sistema de control digital mediante la actualización de  $V_{test}$ .

Este procedimiento de detección es semejante al utilizado en filtros digitales [UTR00] y como fácilmente se puede ver, cuando un sistema de control se queda enganchado en un ciclo límite, los estados de la parte continua (planta) oscilarán tomando valores analógicos con un determinado periodo y amplitud, lo mismo sucederá en el regulador cuyos estados estarán enganchados en un ciclo límite del mismo periodo pero tomando valores discretos.

Se presentan dos problemas en la detección de ciclos límite en sistemas muestreados de control el primero es semejante al que aparece en filtros digitales mientras que el otro solo sucede en sistemas de control muestreados. El primer problema que surge es cómo determinar el momento en el que el sistema ha alcanzado el régimen permanente, es decir, en que iteración el sistema ha evolucionado a un ciclo límite o ha evolucionado a cero. El modo en que se establece el transitorio y número de iteraciones que dura es variable puesto que el sistema pasa a tener una dinámica no lineal, por tanto la duración y el modo dependen no solo del sistema y de la cuantificación, sino también de la entrada y de las condiciones iniciales en que se encuentre. Por otra parte también es necesario conocer el periodo máximo ( $T_s$ ) de los posibles ciclos límite a detectar que determina el número máximo de iteraciones que hay que realizar a partir de  $V_{test}$ . En principio ambos parámetros son desconocidos. Si que serán conocidas las especificaciones de diseño del sistema de control; que si están dadas en el dominio del tiempo, es posible conocer parámetros sobre la duración del transitorio (tiempo de establecimiento) y la pulsación amortiguada del sistema de control ideal, o bien conocido el sistema es posible obtener de forma fácil estos valores.

Se pueden producir varios casos generales de respuestas temporales de sistemas de control ya implementados. Se trata de elaborar un algoritmo que sea capaz de detectar posibles ciclos límite en todos los casos que se citan a continuación:

**Caso 1. Transitorio pequeño, periodo pequeño:** Generalmente este es el caso habitual cuando los vectores estado inicial son de poca energía (norma baja) y los polos del sistema se encuentran alejados de la circunferencia de radio unidad. En la figura 4.15 se representa la evolución de un sistema a partir de un estado inicial ante entrada nula de estas características.

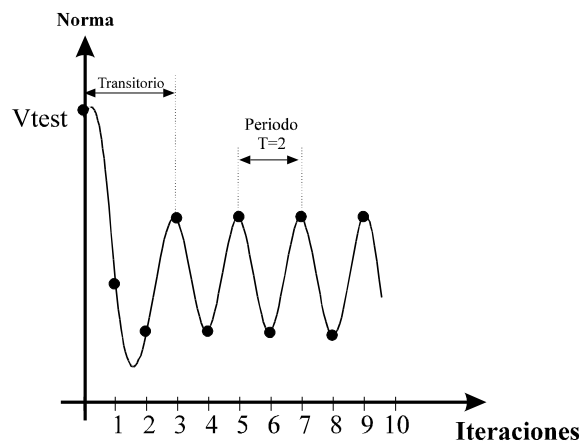


Figura 4.15: Ciclo límite con transitorio y periodo pequeño.

La eficacia en este tipo de ciclos puede mejorarse reduciendo el número de iteraciones iniciales al mínimo y un número de iteraciones máximo de comparación pequeño.



**Caso 2. Transitorio grande y periodo pequeño:** Este caso es habitual en sistemas con un margen de estabilidad pequeño (polos cercanos a la circunferencia de radio unidad) y vectores iniciales de prueba con gran energía. Se ha observado que, en ocasiones, a partir de ciertas condiciones iniciales el sistema del ejemplo tiene un comportamiento transitorio raro que poco tiene que ver con el ideal. La figura 4.16 representa gráficamente este comportamiento. El gráfico de la izquierda representa la evolución de la salida y la de la derecha la trayectoria del plano de fase de las variables de estado de la planta.

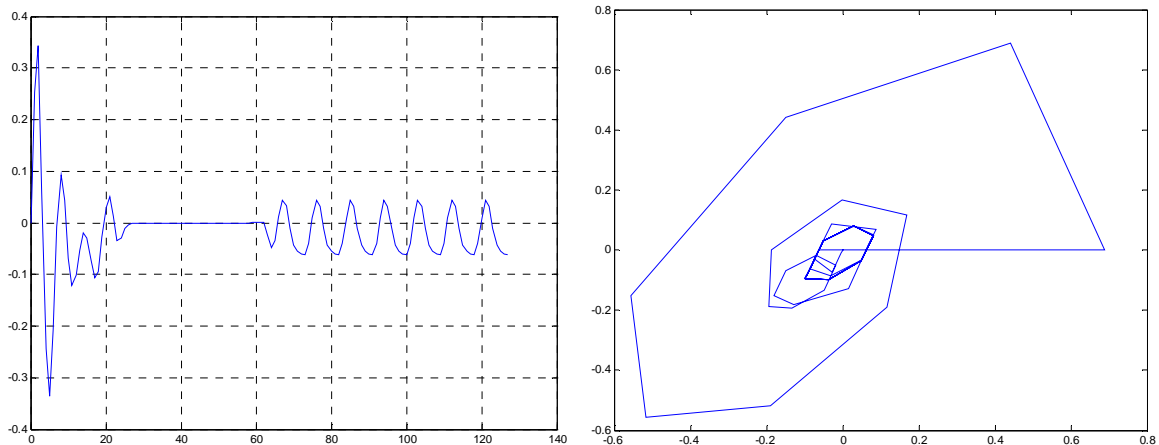


Figura 4.16: Ciclo límite con transitorio grande y periodo pequeño.

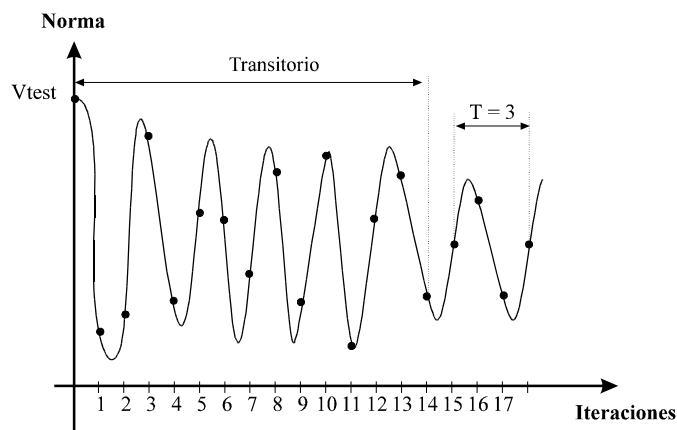


Figura 4.17: Ciclo límite con transitorio grande y periodo pequeño.

La detección de este tipo de ciclos límite debe mejorarse incrementando el valor del número de iteraciones iniciales.

**Caso 3. Transitorio pequeño y periodo grande:** Este caso es habitual en sistemas con problemas de estabilidad y orden elevado al probar vectores iniciales de poca energía. En las figuras 4.18 y 4.19 se observa esta situación.

La detección de este tipo de ciclos límite puede mejorarse reduciendo el número de iteraciones iniciales e incrementando considerablemente el valor del periodo máximo supuesto. La utilización de estos parámetros entraría en contradicción con los otros dos casos que son más habituales. El proceso de búsqueda se muestra en la figura 4.20.

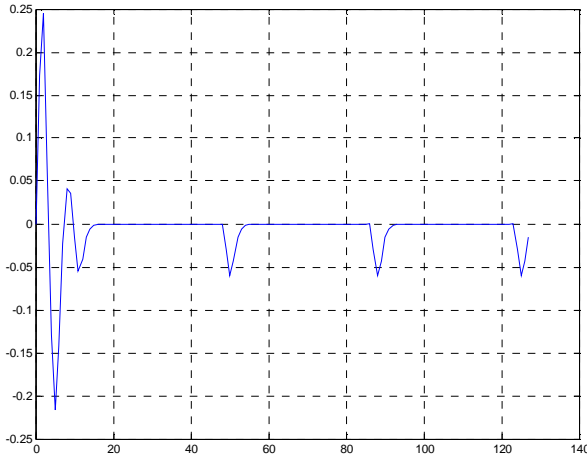


Figura 4.18: Respuesta al pulso de valor 0.35 del sistema cuantificando el regulador con la estructura 1Desc TC2 y 6 bits

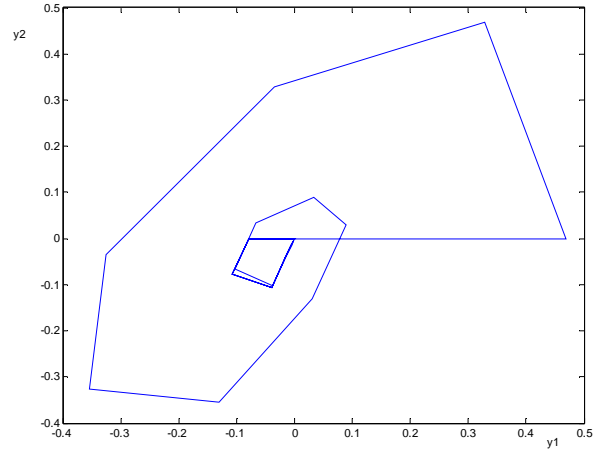


Figura 4.19: Plano de fases de las variables de estado sin cuantificar de sistema cuantificando el regulador con la estructura 1Desc, TC2 y 6 bits

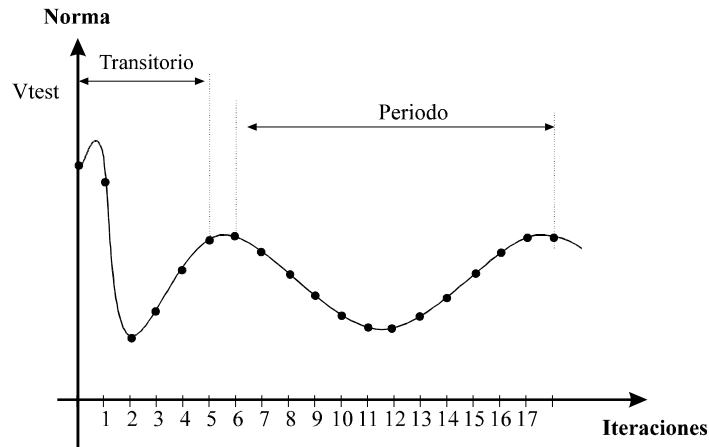


Figura 4.20: Ciclo límite con transitorio pequeño y periodo grande.

**Caso 4: Transitorio y periodo grandes:** Se producen en sistemas con margen de estabilidad muy pequeño y orden elevado cuando se prueban vectores de estado de alta energía. Gráficamente puede observarse en la figura 4.21. Para la detección de este tipo de casos se deben incrementar los dos parámetros, tanto las iteraciones iniciales sin comparar y el periodo máximo de los supuestos ciclos límite. Estos valores tan grandes que deben de utilizarse para su detección empeoran considerablemente la eficacia de la búsqueda en los ciclos límite que aparecen normalmente.

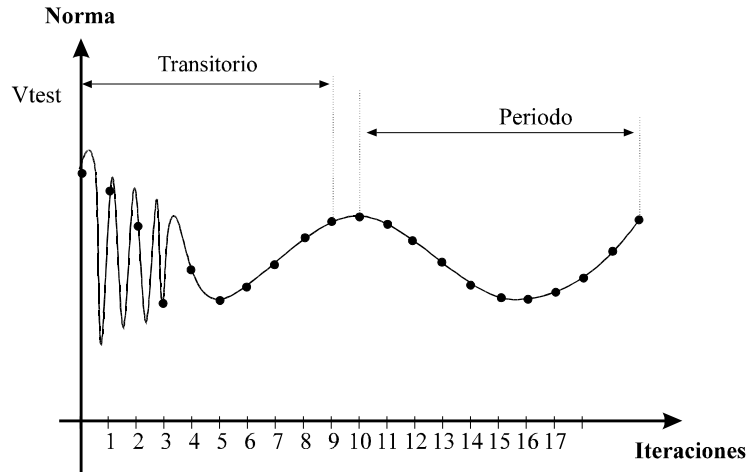


Figura 4.21: Ciclo límite con transitorio y periodo grandes

Para superar el problema del desconocimiento del número de iteraciones iniciales sin efectuar comparaciones, analizamos la respuesta ante entrada pulso del sistema ideal y del sistema cuantificando coeficientes y operaciones en el regulador. Por ejemplo, en el sistema de control de la figura 4.22 la respuesta cuantificando solo los coeficientes (en azul) tiene un periodo transitorio y un permanente sin oscilaciones. Se puede estimar que el tiempo de establecimiento ( $T_{es}$ ) en este caso es de 20 iteraciones (iteraciones de establecimiento) y el periodo ( $T_{wd}$ ) correspondiente a la pulsación amortiguada de 7 iteraciones. Estos dos parámetros son muy importantes y serán la base para establecer el algoritmo de búsqueda. Ambos se obtienen de forma automática a partir de la respuesta ante una entrada pulso unidad en el sistema ideal en lazo cerrado. La respuesta cuantificando simultáneamente coeficientes y operaciones (en rojo) presenta un ciclo límite de periodo 5 iteraciones que se establece en el entorno de la iteración 20.

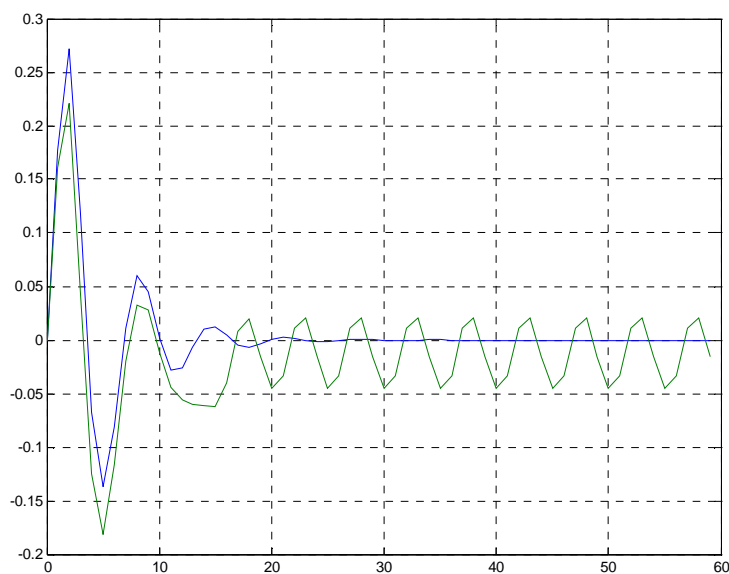


Figura 4.22: Respuesta ante una entrada pulso del sistema de control ideal y cuantificando coeficientes y operaciones en el regulador con 6 bits, TC2 y saturación

La segunda diferencia con la búsqueda en filtros digitales está en que el estado global del sistema esta compuesto de variables cuantificadas y sin cuantificar presentándose el problema de comparar variables de estado con precisión infinita (infinitas cifras decimales). Para superar el problema de la precisión infinita consideraremos que dos estados serán iguales cuando se verifique:

$$\mathbf{x}(k) = \mathbf{x}(k+T) \leq \alpha \quad T = 1, 2, \dots \quad (4.48)$$

$$\alpha = \frac{q}{\delta} \quad (4.49)$$

donde  $T$  es el número de iteraciones que se realizan a partir de  $k$ ,  $q$  es el escalón de cuantificación y  $\delta$  es un número que depende del error de comparación  $\alpha$  en las variables de estado continuas y del escalón de cuantificación. Este error es fijado por el algoritmo de búsqueda y se obtiene de la respuesta ante una entrada pulso unidad del sistema de control ideal. Su valor es la diferencia entre el valor absoluto de la salida cuando han transcurrido un determinado número de veces  $T_{es}$  y cero. En el ejemplo considerado se obtiene un valor de  $\alpha = 0,000003125$  por lo tanto  $q/\delta = 0,000003125$  y  $\delta = 10000$ .

Dos estados serán considerados iguales cuando las variables de estado cuantificadas sean estrictamente iguales y las variables de estado continuas difieran en un valor menor o igual que  $0,000003125$ . De este modo consideramos que  $x(29) = x(34)$  y en la comparación habremos detectado el ciclo límite. Una elección inadecuada de este valor puede hacer que consideremos ciclos límite con características equivocadas o no detectar ciclos límite que si existen. Por otra parte un valor excesivamente pequeño aumenta la carga computacional del algoritmo. En el ejemplo analizado se observa que cuanto menor sea el error, más actualizaciones tendremos que realizar hasta encontrar el ciclo límite. Si el decaimiento es muy rápido hacia el ciclo límite para una misma precisión en la comparación se tardará menos en detectarlo. Todas estas consideraciones nos permiten obtener los parámetros que van a conformar el algoritmo de búsqueda de ciclos límite en sistemas de control y que se definen a continuación:

**Iteraciones iniciales (Ii):** Número de iteraciones iniciales realizadas sobre el sistema sin llevar a cabo ningún tipo de comparación. Su utilidad será la de superar el transitorio.

**Precisión de comparación ( $\alpha$ ):** Error máximo que se permite en la comparación de las variables de estado de la planta. Se aplica en el proceso de comparación de vectores de estado y es, como ya se ha comentado, el módulo de la respuesta del sistema discreto equivalente ante una entrada pulso unidad trascurridas un  $k$ .

**Periodo supuesto ( $T_s$ ):** Valor supuesto para el periodo máximo de los ciclos límite que se van a detectar. Este valor también representa el número de iteraciones realizadas entre cada una de las actualizaciones del vector  $V_{test}$ .

**Intervalos de actualización permitidos ( $N_a$ ):** Número de actualizaciones máximas del vector  $V_{test}$  permitidas para la detección del ciclo límite.

Por tanto el proceso de detección propuesto puede resumirse en los siguientes pasos:

1. A partir del vector de estado inicial se dejará evolucionar el sistema con entrada nula durante  $I_i$  iteraciones, sin realizar ningún tipo de comprobación con el fin de conseguir un decremento de la energía almacenada en los registros del regulador y en los elementos almacenadores de energía de la planta. La función de estas iteraciones será intentar que el sistema alcance el régimen permanente de funcionamiento sin hacer comparaciones que ralenticen el proceso.
2. Una vez finalizadas las  $I_i$  iteraciones se actualiza el vector de prueba  $V_{\text{test}}$  y se procede a la ejecución del sistema durante  $T_s$  iteraciones, esperando que  $V_{\text{test}}$  se encuentre en régimen permanente. En cada iteración se compara el vector de estado actual con el vector  $V_{\text{test}}$  o con el vector cero y se van almacenando en memoria cada uno de los valores desde  $V_{\text{test}}$  al valor actual. Si el vector actual es igual a  $V_{\text{test}}$  se habrá detectado un ciclo límite y si es el vector cero indicará que el vector de estado inicial no evoluciona a un ciclo límite.
3. Si se ha detectado un posible ciclo límite se procede a su comprobación así se evita la detección de ciclos límite que no lo son, como puede suceder en la búsqueda en el sistema de la figura 4.18, si no se compara con la precisión suficiente. Si se ha comprobado que no es, se continúa con el proceso de búsqueda volviendo a actualizar  $V_{\text{test}}$ .
4. Si transcurridas  $T_s$  iteraciones no se ha producido ninguna de las dos situaciones anteriores se procederá de nuevo a la actualización de  $V_{\text{test}}$  continuando el proceso de búsqueda, tal como se ha indicado en el punto dos, con el nuevo vector de prueba. El número de actualizaciones del vector de prueba será como máximo el fijado por el parámetro  $N_a$ .
5. Si tras la última actualización del vector  $V_{\text{test}}$  y transcurridas  $T_s$  iteraciones no se produce ninguna de las situaciones expuestas en el apartado 2 puede deberse a una de las causas siguiente: El transitorio del sistema es demasiado largo y los valores de  $N_a$  y  $T_s$  seleccionados no son suficientes, el ciclo límite buscado tiene un periodo mayor que  $T_s$ , existe un tractor caótico (comportamiento caótico) o el sistema inestable. En este caso se inicia una segunda etapa modificando los parámetros de búsqueda según se indica en la tabla 4.2.

Como se ha comentado el algoritmo contiene una etapa de comprobación para verificar si el ciclo límite detectado de un determinado periodo  $T < T_s$  es verdadero. Para ello en cada etapa de búsqueda de dispondrá de memoria con un número de registros iguales al  $T_s$  de dicha etapa. El procedimiento de comprobación se basa en, si a partir de un  $V_{\text{test}}$  se detecta un ciclo límite en la iteración  $j$  de periodo, por ejemplo,  $T = 2$  ese valor se almacena en la primera posición de memoria. El valor del estado en la siguiente iteración se almacena en la segunda posición de memoria y se compara con cero; si es cero no habrá ciclo límite. El anterior y el nuevo valor deberán ser distintos. En la siguiente iteración se vuelve a repetir el proceso almacenando el nuevo valor y comparando con cero y con el valor de la posición 1, si son distintos o cero no será ciclo limite y se volverá a actualizar  $V_{\text{test}}$  iniciando un nuevo ciclo de detección, si son iguales, el ciclo límite permanece y el proceso continua hasta agotar toda la memoria. Si en algún momento no se cumplen las premisas de la comparación, es decir, se alcanza un valor del vector estado igual a cero o no permanece el ciclo límite, se volverá a actualizar  $V_{\text{test}}$  y se borrará de memoria todo lo almacenado.

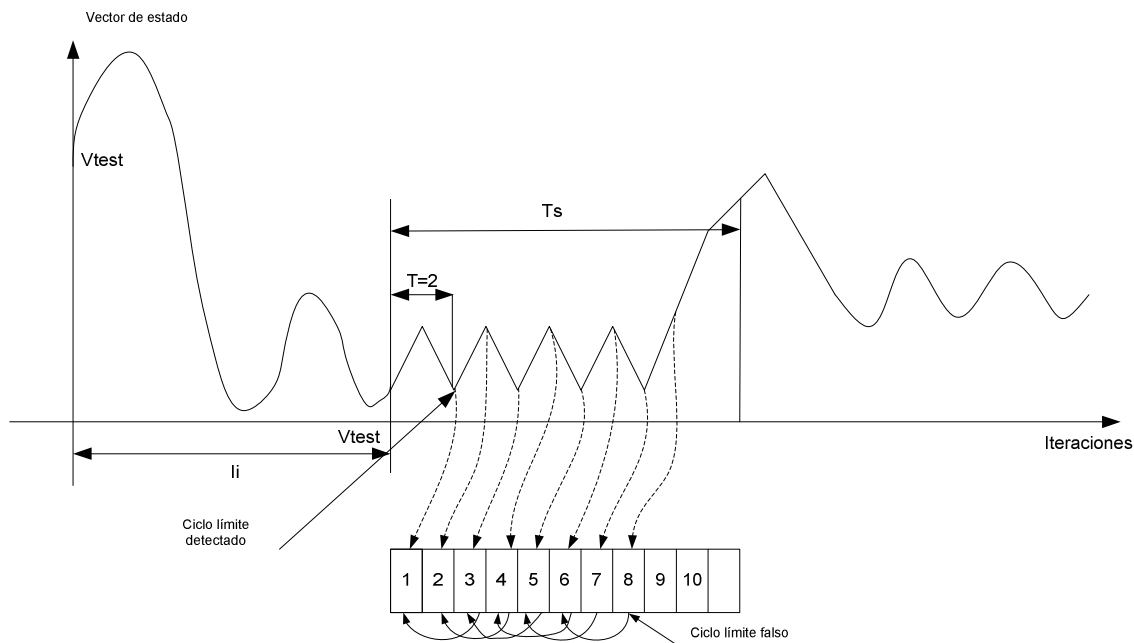


Figura 4.23: Comprobación de ciclo límite detectado

En la figura 4.24 se representa el diagrama de flujo correspondiente al algoritmo de detección propuesto de ciclos límite. Llegados a este punto, surgen las siguientes preguntas:

1. ¿Cuanto dura el transitorio?, es decir, ¿cuantas iteraciones iniciales debemos realizar?
2. ¿Con qué precisión debemos comparar?
3. ¿Cuál es el periodo máximo a considerar?
4. ¿Cuántos estados del regulador debemos probar?

No es fácil ni podemos, de momento, responder a ellas ya que no se dispone de estudios sobre el tema, ni hemos estudiado los suficientes sistemas de control para poder realizar una estimación de ellos, como sucede en filtros digitales. Por otra parte, estos parámetros dependerán de las características de cada sistema de control a analizar. Como primera aproximación y basados en la respuesta transitoria del sistema de control en lazo cerrado ante una secuencia de entrada pulso unitario asignamos los valores que se muestran en la tabla:

	Etapa 1	Etapa 2
$I_i$	$2 T_{es}$	$10 T_{es}$
$T_s$	$10 T_{wd}$	$20 T_{wd}$
$\alpha$	$ y(k = 20T_{es}) $	$ y(k = 20T_{es}) $
$N_a$	5	5

Tabla 4.2: Parámetros de detección

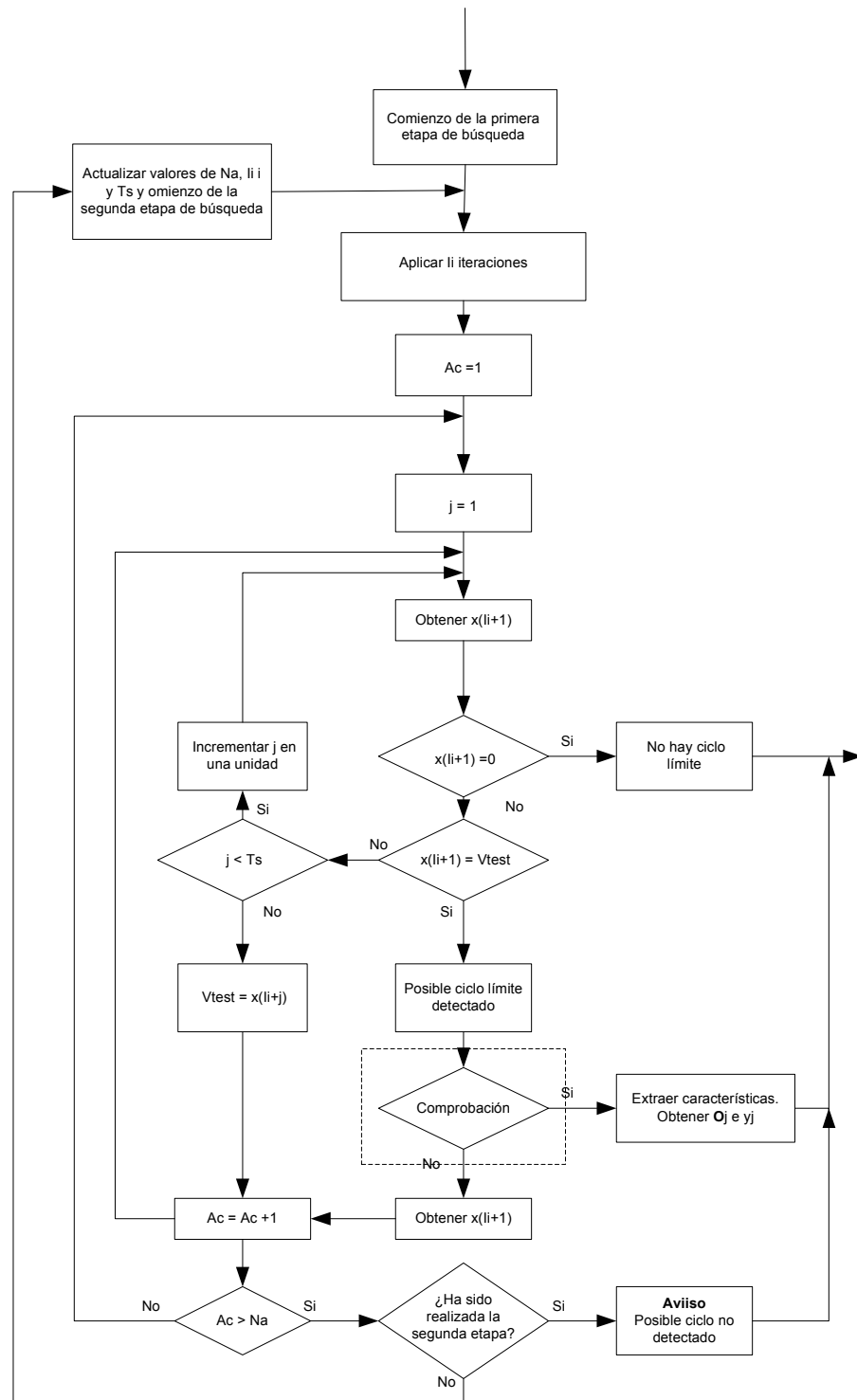


Figura 4.24: Diagrama de flujo del algoritmo de detección de búsqueda exhaustiva

Como se deduce de lo expuesto anteriormente, los parámetros críticos son el número de iteraciones iniciales, la precisión y el periodo supuesto,  $T_S$ , ya que si su valor es inferior al periodo del ciclo límite buscado no se producirá la detección. El algoritmo se ejecuta en dos etapas. En la primera se buscan ciclos límite de periodo cercano al periodo correspondiente a la pulsación amortiguada (relacionada con los polos complejos conjugados dominantes del

sistema en lazo cerrado), pues se ha observado mediante simulación que la mayoría de ellos tienen un periodo similar. Si el sistema presenta una respuesta transitoria sin oscilaciones (el sistema de control en lazo cerrado tiene todos los polos reales) se toma como valor de  $T_S$  sustituyendo  $T_{wd}$  por  $T_{es}$ . Si no se encuentra nada se procede a modificar los parámetros y se realiza una nueva pasada. Si no se ha encontrado ningún ciclo límite se procede a buscar con el siguiente vector de estado.

De todo lo expuesto se pueden obtener las siguientes conclusiones:

- Se ha propuesto un algoritmo para la detección de ciclos límite en sistemas de control digital ante entrada nula, independiente del tipo de estructura, orden y tipo de cuantificación del regulador.
- El algoritmo permite, además de detectar ciclos límite, caracterizarlos (amplitud y periodo).
- Necesita unos cálculos previos sobre el sistema (pulsación amortiguada y tiempo de establecimiento) que el algoritmo obtiene de forma automática y posteriormente se adapta al comportamiento de éste en cada caso.
- Tiene problemas de rapidez cuando el regulador es de orden elevado o bien cuando se implementa con un número elevado de bits, donde el número de vectores a probar es muy elevado.

Tras la ejecución del algoritmo obtenemos la siguiente información:

#### a) Para cada uno de los ciclos límite detectados

Vectores de estado pertenecientes al ciclo límite.  
 Salidas del sistema definidas para cada uno de ellos.  
 Periodo.  
 Amplitud máxima.  
 Salida máxima y mínima y amplitud.  
 Representación.

En el ejemplo de la figura 4.3:

Nodos Estado: = [8 1 6 4 ]  
 Nodos Salidas: = [3 7 ]

**\*\*\* Ciclo límite detectado \*\*\***

Vector Inicial: = [0 0 -1 -1 ]

Vector del ciclo: =[0.0047159 0.012818 6 7 ]

$T = 5$

$n_{lte} = 90$

$A_{max} = [0.012818 0.012818 7 7 ]$



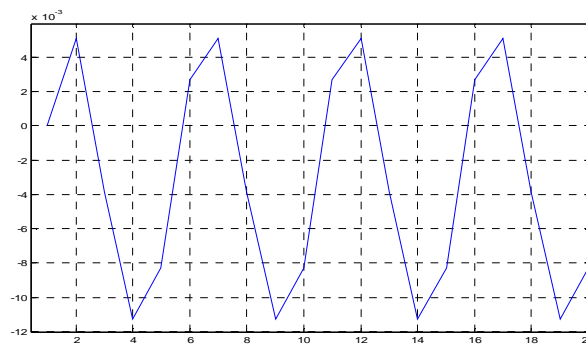
Amin = [-0.020735 -0.020735 5 5 ]  
 SalMax = [0.0051216 1 ]  
 SalMin = [-0.011298 -1 ]  
 NormaMax = 7  
 Cota Salidas: = [0.011298 1 ]  
 Cota CL = [0.020735 0.020735 7 7 ]

### DESARROLLO DEL CICLO LÍMITE

Vector Ciclo: = [0.0047159 0.012818 6 7 ]

[-0.01389 0.0047159 5 6 ]	Sal: [0.0051216 -1 ]
[-0.020735 -0.01389 5 5 ]	Sal: [-0.0038642 0 ]
[-0.0076285 -0.020735 6 5 ]	Sal: [-0.011298 1 ]
[0.012818 -0.0076285 7 6 ]	Sal: [-0.0082847 1 ]
[0.0047159 0.012818 6 7 ]	Sal: [0.0027005 -1 ]

### REPRESENTACIÓN DEL CICLO LÍMITE A LA SALIDA



#### b) Información sobre el regulador y planta analizados

##### \*\* INFORMACIÓN DE CUANTIFICACIÓN \*\*

Personalizada

##### \*\* INFORMACIÓN DE CUANTIFICACIÓN \*\*

Personalizada

COEF 1: Bits 8	Frac 7	TC2	SAT	Acc. Infinito o 'doble'
COEF 2: Sin cuantificar				
COEF 3: Bits 8	Frac 7	TC2	SAT	Acc. Infinito o 'doble'
COEF 4: Bits 8	Frac 7	TC2	SAT	Acc. Infinito o 'doble'
COEF 5: Bits 8	Frac 7	TC2	SAT	Acc. Infinito o 'doble'
COEF 6: Sin cuantificar				
COEF 7: Sin cuantificar				
COEF 8: Sin cuantificar				

COEF 9: Sin cuantificar  
COEF 10: Sin cuantificar

NODO 1: Sin cuantificar  
NODO 2: Sin cuantificar  
NODO 3: Sin cuantificar

NODO 4: Bits 8	Frac 7	TC2	SAT	Acc. Infinito o 'doble'
NODO 5: Bits 8	Frac 7	TC2	SAT	Acc. Infinito o 'doble'
NODO 6: Bits 8	Frac 7	TC2	SAT	Acc. Infinito o 'doble'
NODO 7: Bits 8	Frac 7	TC2	SAT	Acc. Infinito o 'doble'

NODO 8: Sin cuantificar

Valor mínimo sin cuant: 0.00078125

### \*\* DATOS DE LA BÚSQUEDA \*\*

Alg. Búsqueda: 100 Terminado  
Alg. Detección: 3  
Nodos Estado: = [8 1 6 4 ]  
Nodos Estado Busqueda: = [6 4 ]  
Nodos Salidas: = [3 7 ]  
Vector Actual = [127 127 ]  
Vector Final = [127 127 ]  
Vectores Probados: 65024  
CL detectados : 65014  
CL distintos : 2  
Tiempo cálculo : 89.058

### CICLOS LÍMITE DETECTADOS

Amax: = [7 7 ]  
Amin: = [4 4 ]  
SalMax: = [0.0051216 1 ]  
SalMin: = [-0.011303 -1 ]  
Periodo máximo : 5  
Max. Iter : 0  
Norma máxima det.: 7  
Cota real det. = [7 7 ]  
Cota Salidas: = [0.011303 1 ]

### DETALLE DE LOS CICLOS LÍMITE DETECTADOS

Vector	Ocu	V.Inicial	MaxIter	Periodo	Norma
[ 0.00471592 0.0128185 6 7 ]	38009	[ 0 0 -1 1 ]	90	5	7
[ 0.00471571 0.0128179 5 6 ]	4365	[ 0 0 4 -4 ]	10	5	6

CotaCL	CotaSal
[ 0.0207351 0.0207351 7 7 ]	[ 0.0112982 1 ]
[ 0.0207394 0.0207394 6 6 ]	[ 0.0113029 1 ]

### **INCIDENCIAS: overflows y underflows**

NODO 6:

2249 overflows.

V. Mínimo: -1.06917

V. Máximo 1.08484

27527 underflows.

NODO 7:

1381450 underflows.



# CAPÍTULO 5

## Desarrollo de la investigación y resultados

### 5.1.- Introducción

En este capítulo se presenta el desarrollo de la investigación llevada a cabo, el procedimiento que se propone en esta tesis para el análisis de los efectos de la aritmética de precisión finita en sistemas de control digital con realimentación, así como, la presentación de los resultados. En primer lugar se muestra el sistema de control digital elegido y el método de diseño del regulador que hace cumplir las especificaciones de funcionamiento del sistema. En segundo lugar se analizará el efecto de la cuantificación de los coeficientes del regulador sobre la respuesta temporal. En tercer lugar se presentarán los resultados de la búsqueda de los posibles ciclos que puedan aparecer en cada estructura para cada tipo de cuantificación. En cuarto lugar se mostrara el efecto de la cuantificación de coeficientes y operaciones para cada estructura de implementación y para cada tipo de cuantificación elegida en el regulador comparando con la respuesta ideal (bajo precisión infinita) del sistema, bajo diferentes entradas.

### 5.2.- Características del sistema de control

El sistema elegido para el análisis de los efectos de la precisión finita se presenta en la práctica con cierta frecuencia y corresponde a un sistema de control de posición del eje de un motor. Se trata de un sistema en el que la planta presenta una función de transferencia continua de segundo orden con un polo en el origen y un regulador PID digital. Las especificaciones de diseño son:

- Error de posición ( $e_p$ ) y de velocidad ( $e_v$ ) cero.
- Sobreoscilación ( $M_p \leq 70\%$ ) ante entrada escalón.
- Tiempo de establecimiento ( $T_{es}$ ) de 15 seg.

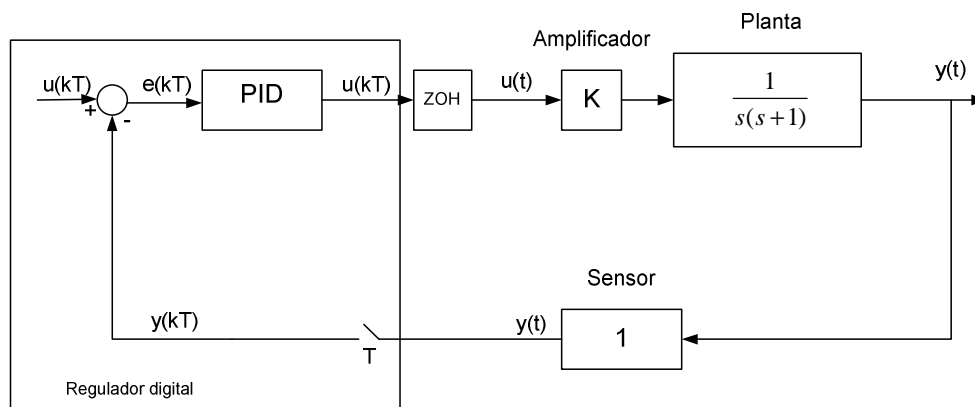


Figura 5.1: Sistema de control

El periodo de muestreo elegido es de 1 seg. El sistema se representa en la figura 5.1. Utilizando MATLAB se ha obtenido el equivalente discreto de la planta con el retenedor de orden cero.

El sistema discreto de control equivalente se muestra en la figura 5.2:

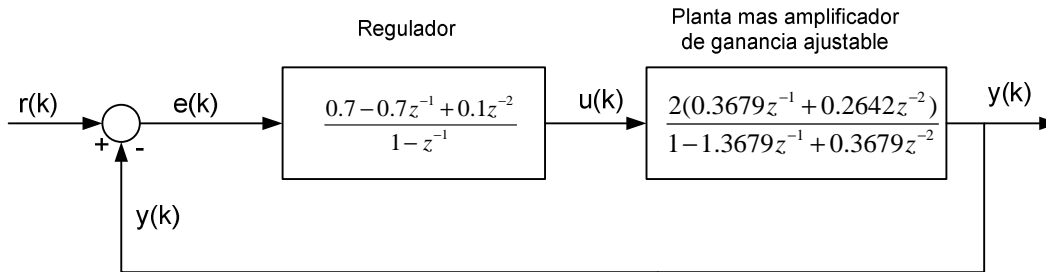
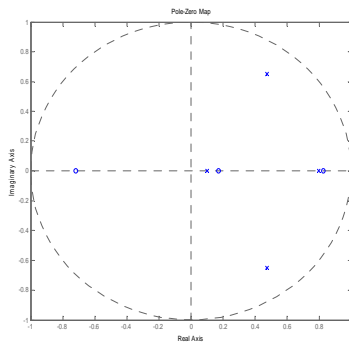


Figura 5.2: Equivalente discreto

Así mismo, se ha utilizado la aplicación SISOTOOL de MATLAB para ajustar los parámetros del regulador y obtener la respuesta del sistema deseada. La función de transferencia del sistema en lazo cerrado es:

$$\frac{Y(z)}{R(z)} = \frac{0.5151z^{-1} - 0.1452z^{-2} - 0.2962z^{-3} + 0.0528z^{-4}}{1 - 1.8528z^{-1} + 1.5906z^{-2} - 0.6642z^{-3} + 0.0528z^{-4}} \quad (5.1)$$

con polos y ceros en lazo cerrado:



$$\begin{aligned} p_1 &= 0.4762 + 0.6520j \\ p_2 &= 0.4762 - 0.6520j \\ p_3 &= 0.7988 \\ p_4 &= 0.1014 \end{aligned}$$

$$\begin{aligned} z_1 &= -0.7181 \\ z_2 &= 0.8273 \\ z_3 &= 0.1726 \end{aligned}$$

Figura 5.3: Mapa de ceros y polos del sistema de control en lazo cerrado

Se observa en la figura que los polos y ceros del sistema en lazo cerrado están dentro del círculo de radio unidad y relativamente alejados de la circunferencia.

El sistema de control ideal cumple las especificaciones impuestas. En régimen permanente tanto el error de posición como el de velocidad son cero ya que el sistema es de tipo 2 en la función de transferencia en lazo abierto. Las especificaciones de régimen transitorio también se cumplen como se muestra en la respuesta temporal ante una secuencia de entrada escalón y rampa obtenida con el programa diseñado. Para asegurarnos de la fiabilidad del programa de simulación se han comparado las respuestas temporales obtenidas del sistema ideal con el programa SIMULINK de MATLAB. Las figuras 5.4 y 5.5 muestran

estas respuestas en las que el eje de ordenadas representa la señal de salida y el eje de abscisas el tiempo.

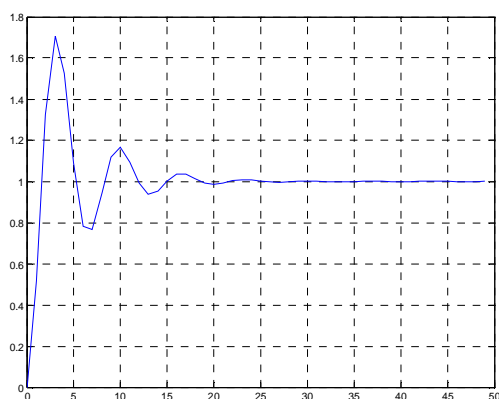


Figura 5.4: Respuesta ideal al escalón

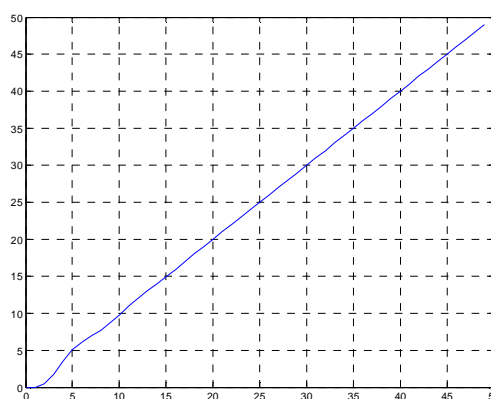


Figura 5.5: Respuesta ideal a la rampa

### 5.3.- Análisis del efecto de la cuantificación de los coeficientes del regulador

En este apartado se va a mostrar el efecto de la cuantificación de los coeficientes del regulador en las características de funcionamiento del sistema de control cuando se implementa con precisión finita en punto fijo. Esta cuantificación modifica como ya se ha comentado en el capítulo tres, la situación de los polos y ceros del sistema en lazo cerrado y, por lo tanto, la respuesta temporal del sistema. Puede incluso afectar a su estabilidad. El análisis se ha hecho con las estructuras típicas escaladas y no escaladas y para cada estructura se ha cuantificado con TC2, RED y TMS, limitación en saturación, con 4, 5, 8 y 16 bits. Hay que hacer notar que en el programa de simulación se va a escoger la opción personalizada con la que solo se cuantifican los coeficientes del regulador (se simula fielmente el comportamiento del regulador digital implementado en un microcontrolador) mientras que los coeficientes de la planta no se cuantifican. La planta en todos los diagramas de simulación se implementa en la estructura 1D por simplicidad ya que el tipo de estructura no influye en la respuesta del sistema puesto que no se cuantifican ni los coeficientes ni las operaciones.

#### 5.3.1.- Análisis de cada estructura con distintos tipos de cuantificación variando el número de bits

En primer lugar se procede a obtener la respuesta temporal del sistema de control en lazo cerrado de cada una de las estructuras de implementación del regulador digital con los tres tipos de cuantificación comentados y con 4, 5, 8 y 16 bits ante la entrada de prueba escalón unitario para poder comparar con al respuesta ideal del sistema ante la misma entrada. No se ha optado por comparar la respuesta en frecuencia del sistema ideal frente a la respuesta en frecuencia de los sistemas cuantificados por que los parámetros de diseño del sistema de control son especificaciones sobre la respuesta temporal.

Se ha obtenido la respuesta de siete estructuras: estructura de implementación directa, 1D, 1Desc, 2D, 3D, 4D, 1Desc y 4Desc que son objeto de investigación de esta tesis doctoral.

Las estructuras 1D y 4D se deben de escalar ya que las señales en los nodos del regulador digital (registros en el microcontrolador) se saturan ante la máxima entrada de referencia alcanzándose valores mayores que la unidad. Teniendo en cuenta el regulador diseñado el procedimiento de escalado elegido ha sido el de la respuesta ante un escalón unitario en lazo cerrado. En este caso no es posible escalar con norma  $l_p$  puesto que el regulador presenta una salida ante un pulso que no es convergente.

Para obtener el factor de escala se ha utilizado el programa de simulación con el objeto de obtener la señal en cada uno de los nodos internos del regulador operando en lazo cerrado en el sistema de control ideal ante una entrada escalón unitario. El factor es el máximo valor de las señales en los nodos comentados. El coeficiente de la rama de entrada se divide este valor (esta operación se realiza en la práctica acondicionando la señal de realimentación en la conversión A/D) y las ramas del nodo de salida se multiplican por el. Se comprueba si el nodo de salida no satura; si la salida satura el coeficiente de las ramas que llegan a el se vuelven a escalar con el correspondiente factor y se ajusta la ganancia del amplificador – convertidor D/A. La figura 5.6 muestra el escalado de la estructura 1D del regulador:

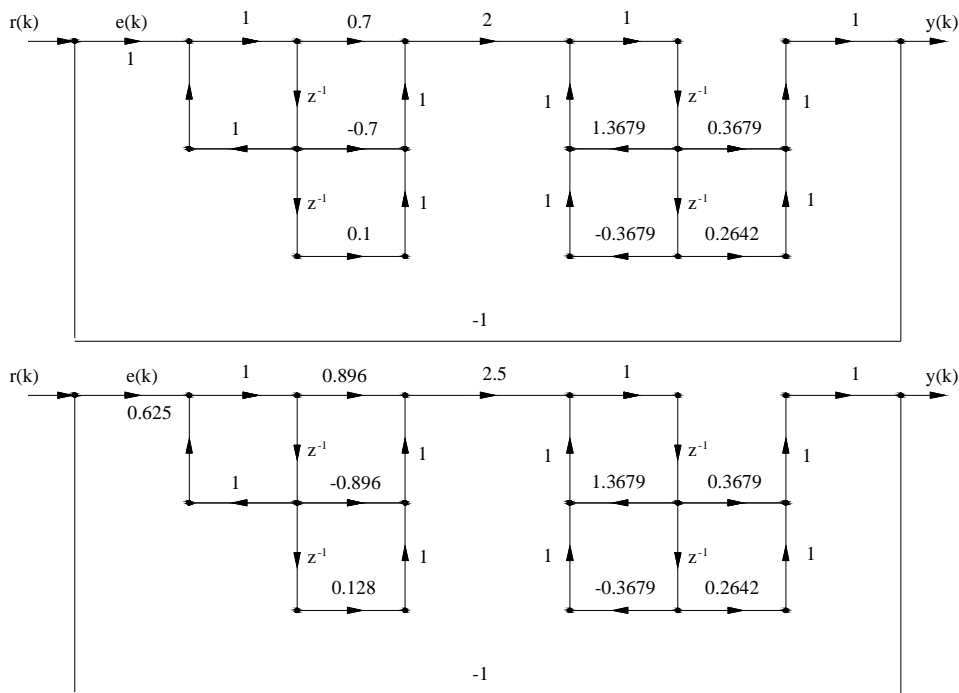


Figura 5.6: Diagrama de flujo del sistema de control

Con el fin de comparar el comportamiento de cada estructura frente a los tipos de cuantificación, se muestran en un solo gráfico las respuestas temporales en varios colores uno para cada tipo de cuantificación. A continuación se muestran mediante graficas de la respuesta al escalón unitario de cada estructura frente a los tipos de cuantificación y número de bits. En el eje de abscisas se representan las iteraciones ( $k$ ) o también ( $kT$ ) siendo  $T = 1$  el periodo de muestreo y en el eje de ordenadas la variable de salida en los instantes de muestreo.



### Implementación directa

En las figuras 5.7, 5.8 y 5.9 se representan las respuestas del sistema de control en el que el regulador digital se implementa directamente y los coeficientes del regulador se cuantifican con distintos tipos de cuantificación y número de bits. Los colores identifican a las siguientes respuestas:

- Azul: respuesta ideal.
- Rojo: respuesta con TCS y saturación.
- Verde: respuesta con RED y saturación.
- Azul claro: respuesta con TMS y saturación

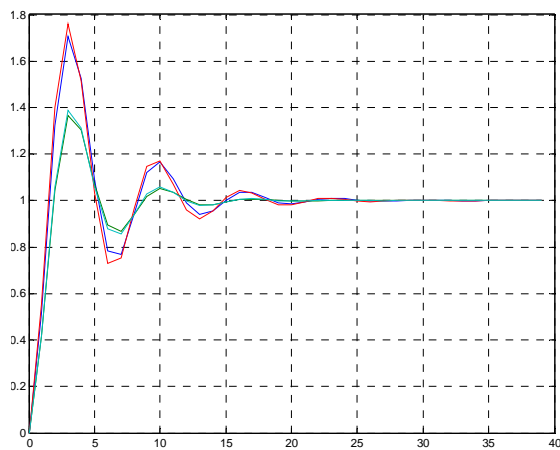


Fig. 5.7: Respuesta al escalón unitario del sistema con implementación directa TC2, RED y TMS – 5 bits frente a la respuesta ideal

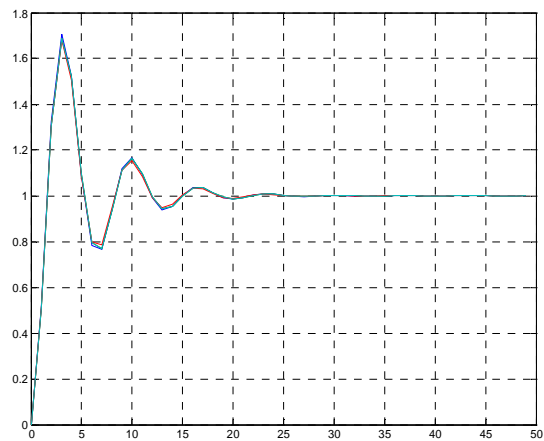


Fig. 5.8: Respuesta al escalón unitario del sistema con implementación directa, TC2, RED y TMS – 8 bits frente a la respuesta ideal

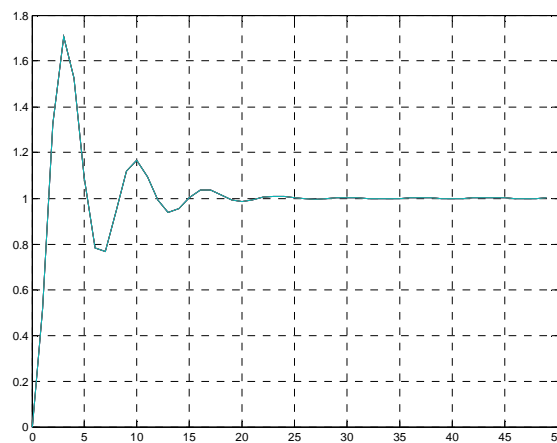


Fig. 5.9: Respuesta al escalón unitario del sistema con implementación directa, TC2 con RED y TMS – 16 bits frente a la respuesta ideal

### Estructura 1D

En las figuras 5.10, 5.11 y 5.12 se vuelven a representar las mismas respuestas que en la estructura anterior:

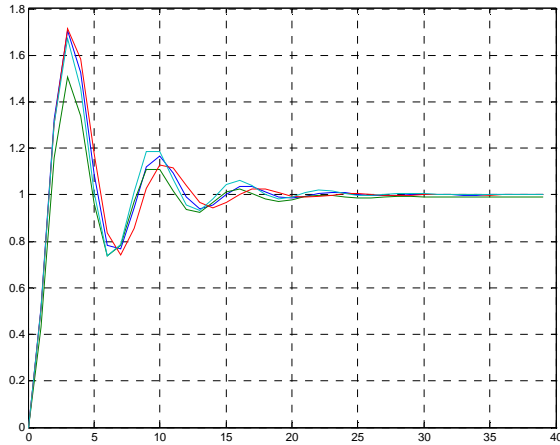


Fig. 5.10: Respuesta al escalón unitario del sistema con implementación 1D, TC2, RED y TMS – 5 bits frente a la respuesta ideal

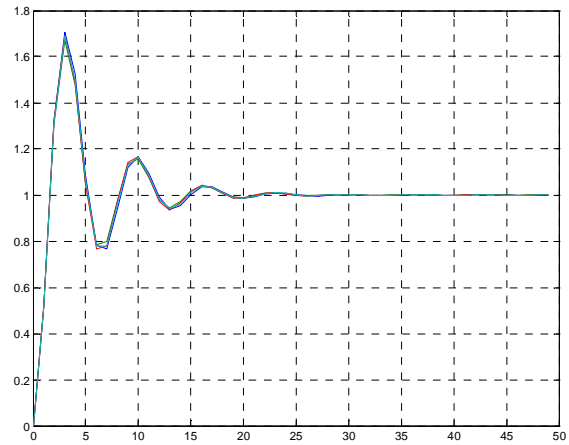


Fig. 5.11: Respuesta al escalón unitario del sistema con implementación 1D, TC2, RED y TMS – 8 bits frente a la respuesta ideal

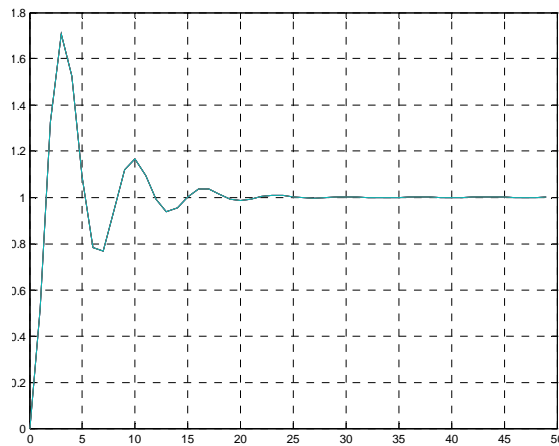


Fig. 5.12: Respuesta al escalón unitario del sistema con implementación 1D, TC2, RED y TMS – 16 bits frente a la respuesta ideal

Se observa que cuando los coeficientes del regulador se cuantifican con 16 bits las respuestas que se obtienen cuantificando con cada tipo de cuantificación son prácticamente coincidentes con la ideal a efectos del cumplimiento de las especificaciones de control. Por tanto a partir de esta estructura no se va a mostrar el efecto de la cuantificación de los coeficientes con 16 bits.

### Estructura 1D escalada

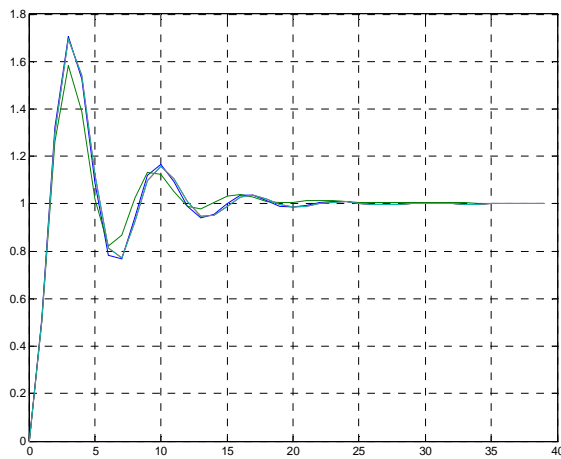


Fig. 5.13: Respuesta al escalón unitario del sistema con implementación 1Desc, TC2, RED y TMS – 5 bits frente a la respuesta ideal

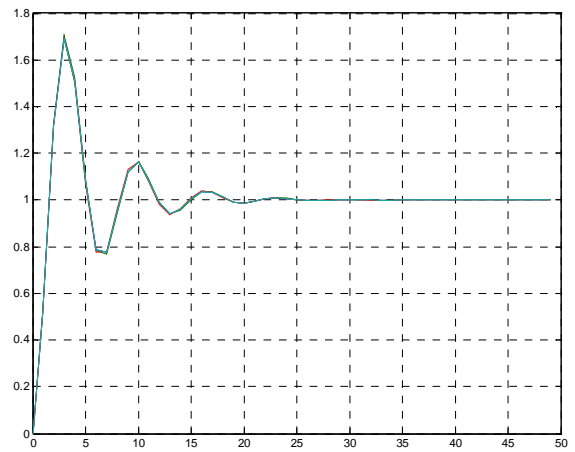


Fig. 5.14: Respuesta al escalón unitario del sistema con implementación 1Desc, TC2, RED y TMS – 8 bits frente a la respuesta ideal

### Estructura 2D

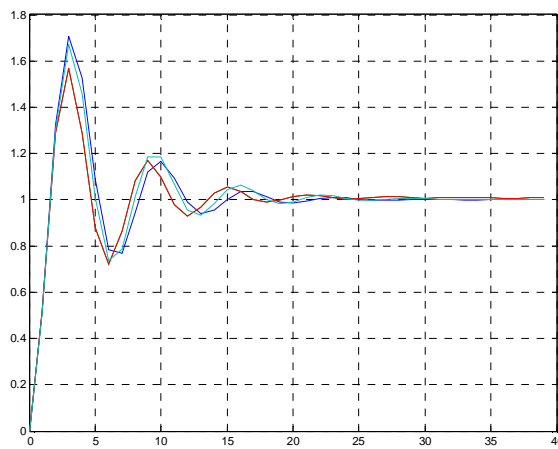


Fig. 5.15: Respuesta al escalón unitario del sistema con implementación 2D, TC2, RED y TMS – 5 bits frente a la respuesta ideal

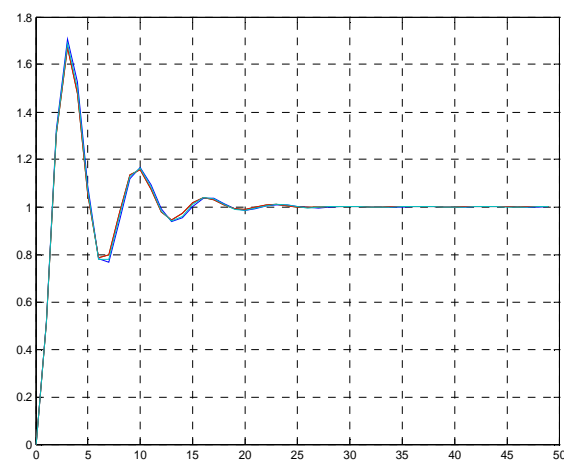


Fig. 5.16: Respuesta al escalón unitario del sistema con implementación 2D, TC2, RED y TMS – 8 bits frente a la respuesta ideal

En las figuras 5.13, 5.14, 5.15 y 5.16 se representan las respuestas del sistema ante una entrada escalón unitario de las estructuras 1Desc y 2D modificando el número de bits y el tipo de cuantificación.

### Estructura 3D

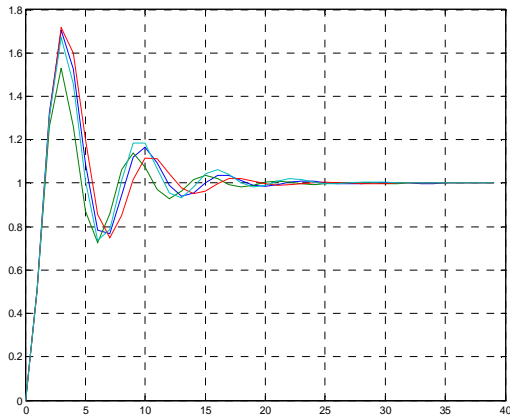


Fig. 5.17 : Respuesta al escalón unitario del sistema con implementación 3D, TC2, RED y TMS – 5 bits frente a la respuesta ideal

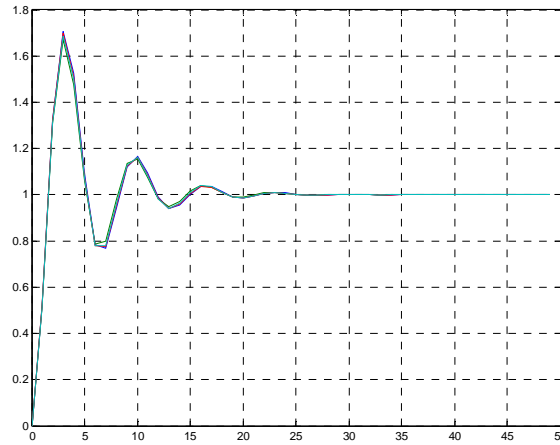


Fig. 5.18: Respuesta al escalón unitario del sistema con implementación 3D, TC2, RED y TMS – 8 bits frente a la respuesta ideal

### Estructura 4D

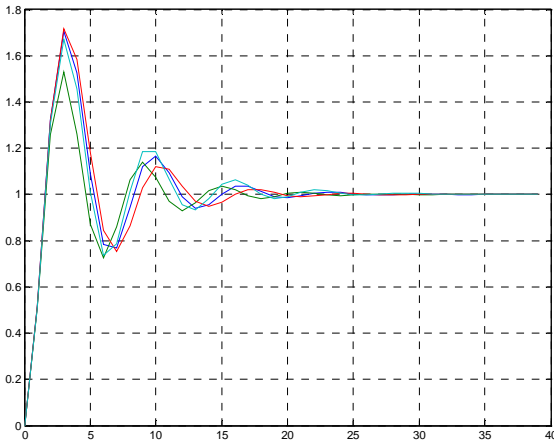


Fig. 5.19: Respuesta al escalón unitario del sistema con implementación 4D, TC2, RED y TMS – 5 bits frente a la respuesta ideal

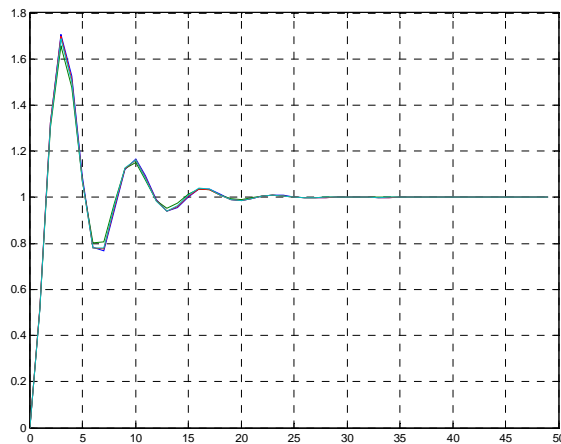


Fig. 5.20: Respuesta al escalón unitario del sistema con implementación 4D, TC2, RED y TMS – 8 bits frente a la respuesta ideal

En las figuras 5.17, 5.18, 5.19 y 5.20 se representan las respuestas del sistema ante una entrada escalón unitario de las estructuras 3D y 4D modificando el número de bits y el tipo de cuantificación.

### Estructura 4D escalada

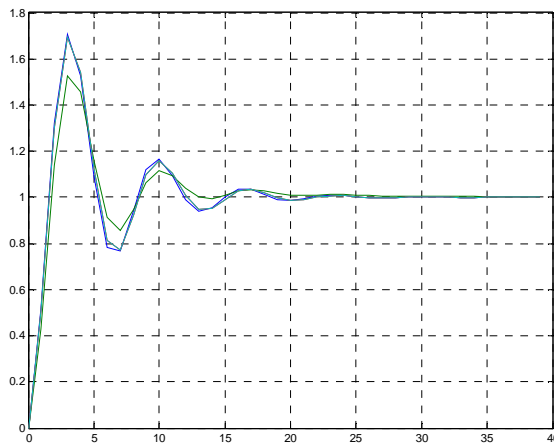


Fig. 5.21: Respuesta al escalón unitario del sistema con implementación 4Desc, TC2, RED y TMS – 5 bits frente a la respuesta ideal

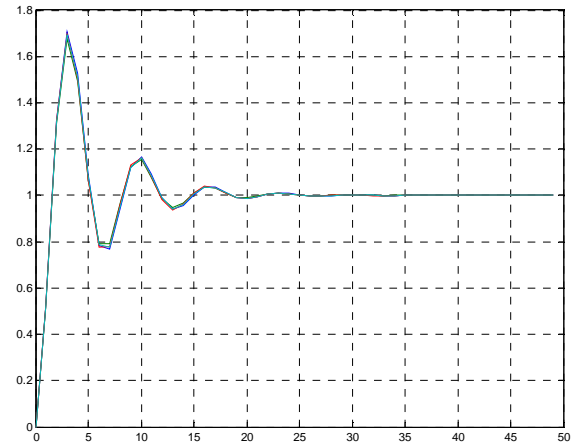


Fig. 5.22: Respuesta al escalón unitario del sistema con implementación 4Desc, TC2, RED y TMS – 8 bits frente a la respuesta ideal

Del análisis de las respuestas obtenidas, para este sistema de control, se puede deducir:

- Si se cuantifican los coeficientes del regulador con 4 bits el sistema de control se vuelve inestable lo que significa que algún polo del sistema en lazo cerrado ha emigrado fuera del círculo de radio unidad.
- Con 5 bits se aprecia una modificación apreciable en la respuesta temporal que es menos significativa con las cuantificaciones TMS y RED. La respuesta con cuantificación TC2 es la que más se aparta de la ideal.
- Con 8 bits las respuestas del sistema con regulador cuantificado se aproximan mucho a la ideal cumpliéndose las especificaciones.
- Con 16 bits las respuestas del sistema cuantificado y el ideal prácticamente son las mismas como era de esperar.

Al vista de estos resultados y para este sistema el tipo de cuantificación más adecuada es el redondeo con saturación, sin embargo hoy día casi todos los microcontroladores trabajan con aritmética en complemento a dos y truncado.

#### 5.3.2.- Análisis comparativo entre estructuras

En este punto se procede a comparar la respuesta del sistema de control implementando el regulador digital con cada una de las estructuras, respecto de la respuesta ideal para un mismo tipo de cuantificación y mismo número de bits.

La gráfica de la figura 5.23 representa la respuesta del sistema de control ideal (en azul) y las respuestas del sistema implementado con las estructuras la implementación directa (en

rojo), la 1D, la 2D y la 3D (en azul claro), 1D escalada (en violeta) y la 4D y 4D escalada (en verde) utilizando 5 bits y TC2 con saturación.

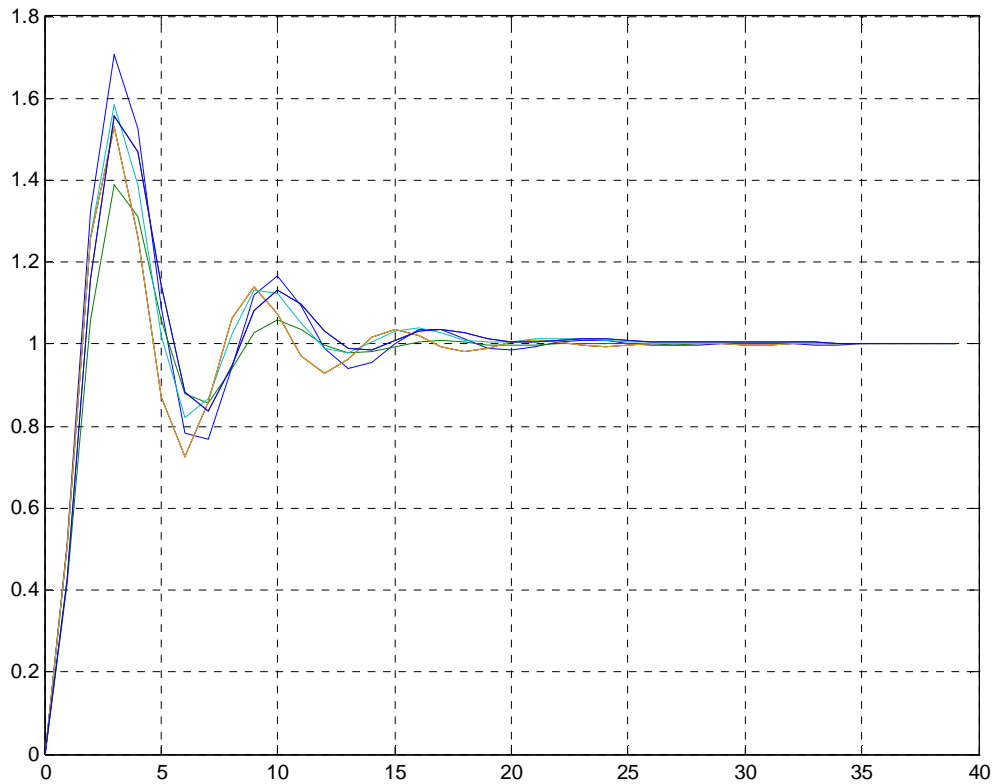


Fig. 5.23: Respuesta al escalón unitario de las estructuras de implementación directa, 1D, 1Desc, 2D, 3D, 4D y 4Desc con TC2 en saturación y 5 bits respecto de la ideal

La tabla 5.1 muestra las variaciones de las especificaciones de diseño en la respuesta temporal en valor absoluto y en tanto por ciento respecto de las especificaciones prefijadas para cada una de las estructuras y la cuantificación TC2-5 bits.

	TC2 - 5 bits			
	Mp	%	Tes	%
<b>Ideal</b>	1,707		15	
<b>Imp directa</b>	1,387	-18,7%	13	-13,3%
<b>1D</b>	1,592	-6,7%	12	-20,0%
<b>1Desc</b>	1,582	-7,3%	12	-20,0%
<b>2D</b>	1,592	-6,7%	14	-6,7%
<b>3D</b>	1,592	-6,7%	14	-6,7%
<b>4D</b>	1,551	-9,1%	13	-13,3%
<b>4Desc</b>	1,552	-9,1%	13	-13,3%

Tabla 5.1: Comparativa de valores de la sobreoscilación y del tiempo de establecimiento cuantificando con 5 bits y TC2

Se observa que el número de bits tan bajo empleado en la cuantificación de los coeficientes afecta a la respuesta temporal del sistema pero no de manera decisiva. La que más se aparta de la ideal es la implementación directa. El tiempo de establecimiento apenas varía y disminuye la sobreoscilación (el sistema es más estable).

La figura 5.24 representa la respuesta transitoria de las estructuras implementación directa (en verde), 1D (en marrón), 1Desc (en azul) 2D (en marrón), 3D (en marrón), 4D (en marrón), y 4Desc (en azul) frente a la respuesta ideal utilizando cuantificación por redondeo y saturación con 5 bits.

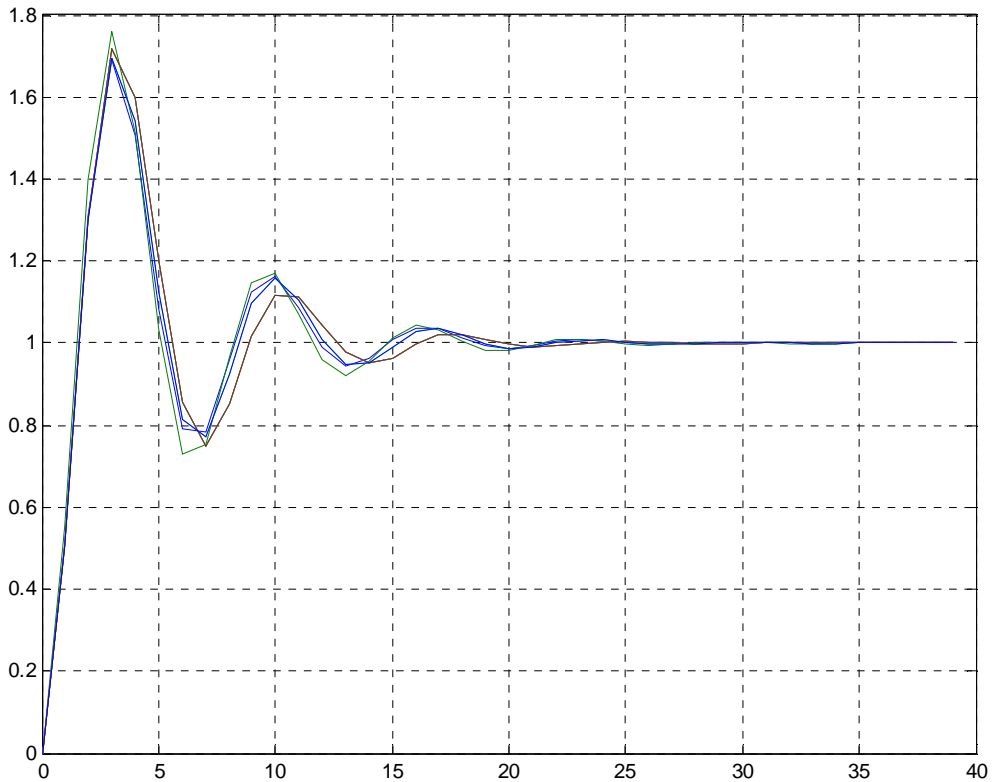


Fig. 5.24: Respuesta al escalón unitario de las estructuras de implementación directa 1D, 1Desc, 2D, 3D, 4D y 4Desc con RED en saturación y 5 bits respecto a la ideal

La tabla 5.2 muestra las variaciones de las especificaciones de diseño en la respuesta temporal en valor absoluto y en tanto por ciento respecto de las especificaciones prefijadas para cada una de las estructuras y la cuantificación RED-5 bits.

RED - 5 bits				
	Mp	%	Tes	%
<b>Ideal</b>	1,7070		15	
<b>Imp directa</b>	1,7596	3,08%	17	13,3%
<b>1D</b>	1,7164	0,55%	15	0,0%
<b>1Desc</b>	1,6930	-0,82%	14	-6,7%
<b>2D</b>	1,7164	0,55%	15	0,0%
<b>3D</b>	1,7164	0,55%	15	0,0%
<b>4D</b>	1,7164	0,55%	15	0,0%
<b>4Desc</b>	1,6930	-0,82%	14	-6,7%

Tabla 5.2: Comparativa de valores de la sobreoscilación y del tiempo de establecimiento cuantificando con 5 bits y RED

Se observa un comportamiento transitorio que se aproxima más al ideal que en el caso de la cuantificación TC2 y saturación.

La figura 5.25 representa las respuestas del sistema de control implementando el regulador con las estructuras de Imp directa (en verde), 1D (en rojo), 1Desc y 4Desc (en azul claro) y las 2D, 3D y 4D (en azul oscuro).

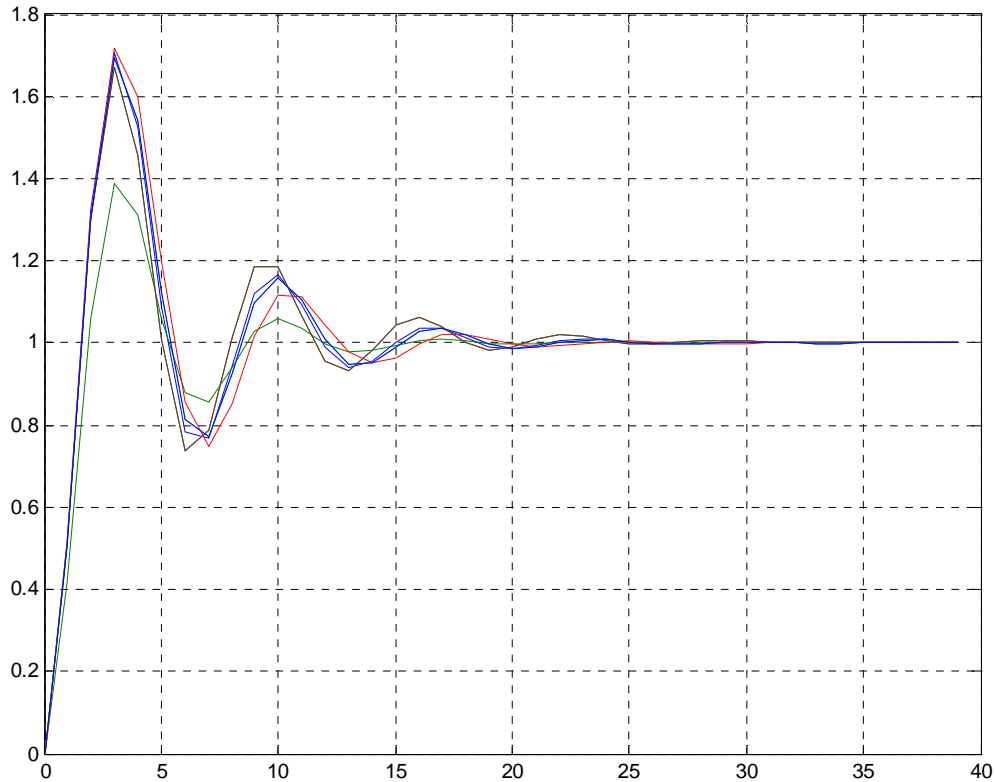


Fig. 5.25: Respuesta al escalón unitario de las estructuras de implementación directa 1D, 1Desc, 2D, 3D, 4D y 4Desc con TMS en saturación y 5 bits respecto a la ideal

La tabla 5.3 muestra las variaciones de las especificaciones de diseño en la respuesta temporal en valor absoluto y en tanto por ciento respecto de las especificaciones prefijadas para cada una de las estructuras y la cuantificación TMS-5 bits.

	TMS - 5 bits			
	Mp	%	Tes	%
Ideal	1,7070		15	
Imp directa	1,3880	-18,69%	17	13,3%
1D	1,7160	0,53%	13	-13,3%
1Desc	1,6930	-0,82%	15	0,0%
2D	1,6700	-2,17%	16	6,7%
3D	1,6700	-2,17%	16	6,7%
4D	1,6700	-2,17%	16	6,7%
4Desc	1,6930	-0,82%	15	0,0%

Tabla 5.3: Comparativa de valores de la sobreoscilación y del tiempo de establecimiento cuantificando con 5 bits y TMS



La figura 5.26 representa las repuestas de las estructuras implementación directa, 1D, 1Desc 2D, 3D, 4D y 4Desc respecto cuantificando con TC2 saturación y 8 bits respecto de la respuesta ideal.

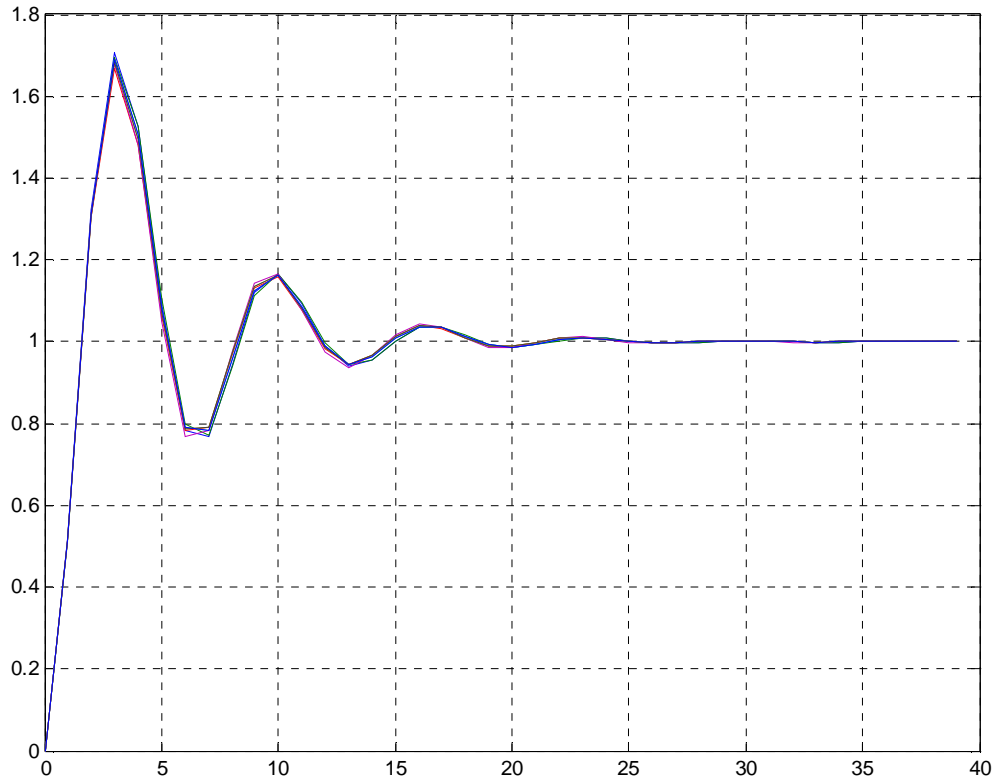


Fig. 5.26: Respuesta al escalón unitario de las estructuras 1D, 2D, 3D, 4D e implementación directa con TC2 en saturación y 8 bits

La tabla 5.4 muestra las variaciones de las especificaciones de diseño en la respuesta temporal en valor absoluto y en tanto por ciento respecto de las especificaciones prefijadas para cada una de las estructuras y la cuantificación TC2-8 bits.

TC2 - 8 bits				
	Mp	%	ts	%
<b>Ideal</b>	1.707		15	
<b>Imp directa</b>	1.693	-0,8%	15	0,0%
<b>1D</b>	1.665	-2,5%	15	0,0%
<b>1Desc</b>	1.681	-1,5%	15	0,0%
<b>2D</b>	1.678	-1,7%	15	0,0%
<b>3D</b>	1.682	-1,5%	15	0,0%
<b>4D</b>	1.682	-1,5%	15	0,0%
<b>4Desc</b>	1.689	-1,1%	15	0,0%

Tabla 5.4: Comparativa de valores de la sobreoscilación y del tiempo de establecimiento cuantificando con 8 bits y TC2

También se han estudiado las respuestas cuantificando con RED, TMS y 8 bits obteniendo resultados muy parecidos al anterior y por lo tanto no se ha reflejado.

Antes de proceder al análisis de los resultados es conveniente hacer las siguientes puntualizaciones:

- Se presenta un programa de simulación que permite obtener de forma rápida y sencilla el comportamiento del sistema de control cuando se cuantifican los coeficientes del regulador y las operaciones. Refleja fielmente en funcionamiento del microprocesador donde se realiza la implementación del regulador digital.
- Se realiza un análisis numérico y una inspección visual que nos permite decidir sobre la implementación más adecuada en el sistema de control.
- No se pueden generalizar para todos los sistemas de control las conclusiones obtenidas del análisis de los resultados en este sistema de control analizado en esta tesis doctoral.

El efecto de la cuantificación de los coeficientes es determinista y se puede obtener sin dificultad pero no se presenta solo ya que cuando se procede a la implementación del regulador se cuantifican coeficientes y operaciones simultáneamente y el efecto que se produce sobre la respuesta del sistema es mucho más difícil de analizar siendo este el objetivo principal de investigación de esta tesis doctoral.

A partir de estos resultados de simulación podemos decir que la cuantificación de los coeficientes del regulador cambian las características del funcionamiento del sistema del control en lazo cerrado como era de esperar. Si la cuantificación se realiza con 16 bits, se puede elegir cualquier estructura de implementación ya que las respuestas que presenta en lazo cerrado son prácticamente iguales a la ideal. Cuantificando con 8 bits la diferencia entre las respuestas de las diferentes estructuras y la ideal no son apreciables desde el punto de vista del control. Donde si se aprecian estas diferencias, evidentemente es cuando se cuantifica con pocos bits (5). La estructura que hace que el sistema presente un mejor comportamiento para un mismo número de bits depende del tipo de cuantificación. En el caso de TC2 con 5 bits son la 2D y la 3D las que presentan un mejor comportamiento.

El parámetro determinante a la hora de decidirnos por un tipo de cuantificación es el número de bits y no es determinante la estructura y el tipo de cuantificación.

#### **5.4.- Análisis de los ciclos límite debidos a cuantificación**

En este apartado se muestran los resultados obtenidos de la búsqueda exhaustiva total de ciclos límite en el sistema de control digital diseñado ante entrada nula con condiciones no nulas en el regulador. Hay que poner de manifiesto que cuando el sistema de control evoluciona a un ciclo límite ante entrada de referencia nula o constante, esta oscilación aparece en todos los nodos internos (variables internas) cuantificadas y sin cuantificar y en la variables de salida (nodo de salida). Sin embargo, también se aprecia la existencia de ciclos límite ocultos (oscilaciones en ciertos nodos internos en la planta o en el regulador que no se manifiestan en la salida).

Desde el punto de vista del control nos interesan principalmente los ciclos límite de cierta entidad que se manifiesten a la salida, es decir, a la variable controlada o respuesta del sistema. Como se verá en los resultados, aparecen dos tipos de ciclos límite en la salida. Los de periodo  $T = 1$ , es decir, salida constante que se manifiesta con un pequeño offset en la

respuesta (atractor de punto fijo) y los de periodo  $T > 1$  que se manifiestan con una pequeña oscilación en la salida de los que nos interesa conocer su amplitud y su periodo.

La búsqueda se ha realizado en todas las estructuras investigadas con tres tipos de cuantificación (TC2, RED y TMS), saturación, 6 y 8 bits. En las estructuras 1D, 2D, 1Desc e implementación directa el tiempo de procesado es pequeño. Los resultados se obtienen en unos minutos, mientras que en las demás el tiempo de procesado es mucho mayor, del orden de 24 horas para cada una, ya que el número de estados a probar es mucho mayor por que las estructuras de implementación del regulador digital contienen un nodo de estado más.

Una vez almacenados cada uno de los diagramas de flujo resultantes de aplicar cada una de las estructuras de implementación se procede a obtener el sistema de ecuaciones en diferencias según la descripción **EFG**. Los coeficientes y ecuaciones en diferencias que describen el comportamiento del regulador se cuantifican sucesivamente con todos los tipos de cuantificación y se procede a aplicar el algoritmo de búsqueda para cada estructura objeto de investigación.

En la búsqueda con 16 bits el tiempo de procesado aumenta enormemente aun siendo el sistema de control relativamente simple, dado la gran cantidad de estados a probar, por tanto la aplicación del algoritmo propuesto en esta tesis es inviable. En este caso es preciso estudiar la posibilidad poder obtener cotas que limiten el número de vectores a probar y desarrollar algoritmos de búsqueda rápida que disminuyan el tiempo de computación de forma semejante a lo que se hace en el campo de procesado de la señal.

El algoritmo de búsqueda proporciona para cada uno de los ciclos límite hallados los siguientes datos:

- Valor máximo y mínimo almacenado en cada uno de los registros.
- Salida máxima y mínima en las salidas.
- Vectores de test probados.
- Vector inicial de test.
- Número de ocurrencias.
- Número máximo de iteraciones hasta encontrarlo.
- Periodo.
- Norma de los estados de los estados cuantificados.
- Cota del ciclo limite.
- Cota de las salidas.
- Tiempo aproximado de procesado.
- Incidencias.

Toda esta información se ha introducido en tablas EXCEL para cada una de las estructuras. Con los datos obtenidos en las tablas y los valores de las salida máxima y mínima se han obtenido otra serie de tablas en las que figuran los siguientes datos: la amplitud, la amplitud relativa al valor absoluto de la salida máxima, el periodo, la cota de salida absoluta, la cota de salida máxima respecto de la salida máxima y la probabilidad de aparición definida como el número de estados probados que conducen al mismo ciclo límite respecto del número total de estados probados.

### 5.4.1.- Resultados de búsqueda por estructuras cuantificando con 6 bits

En primer lugar se muestran los resultados de la búsqueda cuantificando con 6 bits cada tipo de estructura en el regulador y con los tipos de cuantificación señalados.

Estructura Imp directa								
TC2-SAT-6 bits								
Salida Máxima	Salida Mínima	Amplitud	% A	CotaSal	% C	Periodo	Ocu	Prob. De Ap.
0,020487	-0,045193	0,065680	6,57%	0,045193	4,52%	5	3014	73,6%
0,020487	-0,045193	0,065680	6,57%	0,045193	4,52%	5	156	3,8%
								77,4%
RED-SAT-6 bits								
0,055317	-0,055317	0,11063	11,06%	0,055317	5,53%	8	532	13,0%
0,043562	-0,043562	0,087124	8,71%	0,043562	4,36%	6	1187	29,0%
								42,0%
TMS-SAT-6 bits								
0,062500	-0,062500	0,125000	12,50%	0,062500	6,25%	38	1186	29,0%

Tabla 5.5: Resultados de la búsqueda de CLs en la estructura Imp direc 6 bits

En la tabla 5.5 se muestran los resultados de la búsqueda de CLs y se deduce que la salida evoluciona a ciclos límite periódicos de valores cercanos a la pulsación natural del sistema ideal en lazo cerrado excepto en el caso de TMS que es de periodo mucho mayor. En la cuantificación TC2 la evolución del los CLs no es sobre el origen, sino que existe un offset de salida del orden de 3.25%; esto significa que existe un error de posición que no corrige el regulador. Esto no sucede en los CLs que aparecen cuando de cuantifica con RED y TMS. La amplitud de los CLs es considerable y no admisible. En TC2 aparece un CL con bastante posibilidad de que a partir de un cierto estado es sistema evolucione hacia el.

Estructura 1D								
TC2-SAT-6 bits								
Salida Máxima	Salida Mínima	Amplitud	% A	CotaSal	% C	Periodo	Ocu	Prob. De Ap.
0,020487	-0,045193	0,065680	6,57%	0,045193	4,52%	5	2219	54,2%
0,020487	-0,045193	0,065680	6,57%	0,045193	4,52%	5	191	4,7%
0,020487	-0,045193	0,065680	6,57%	0,045193	4,52%	5	759	58,8%
RED-SAT-6 bits								
0,043562	-0,043562	0,087124	8,71%	0,043562	4,36%	6	1041	25,4%
0,055317	-0,055317	0,110634	11,06%	0,055317	5,53%	8	604	14,7%
								40,2%
TMS-SAT-6 bits								
0,062482	-0,062482	0,124964	12,50%	0,062482	6,25%	20	834	20,4%

Tabla 5.6: Resultados de la búsqueda de CLs en la estructura 1D 6 bits

En la estructura 1D se obtienen unos resultados similares a la anterior con la salvedad de que la probabilidad de aparición de CLs en TC2 es menor. Tampoco aparecen atractores de punto fijo a excepción del punto cero.

Estructura 1Desc								
TC2-SAT-6 bits								
Salida Máxima	Salida Mínima	Amplitud	% A	CotaSal	% C	Periodo	Ocu	Prob. de Ap.
0,000000	-0,059957	0,059957	6,00%	0,059957	6,00%	37	1842	45,0%
0,000000	-0,059957	0,059957	6,00%	0,059957	6,00%	37	276	6,7%
0,000000	-0,059957	0,059957	6,00%	0,059957	6,00%	38	112	2,7%
0,000000	-0,059957	0,059957	6,00%	0,059957	6,00%	38	132	3,2%
0,000000	-0,059957	0,059957	6,00%	0,059957	6,00%	38	1198	29,3%
0,000000	-0,059957	0,059957	6,00%	0,059957	6,00%	38	61	1,5%
0,000000	-0,059957	0,059957	6,00%	0,059957	6,00%	38	160	3,9%
								92,3%
RED-SAT-6 bits								
0,054452	-0,054452	0,108904	10,89%	0,054452	5,45%	6	619	15,1%
0,054452	-0,054452	0,108904	10,89%	0,054452	5,45%	6	324	7,9%
0,054452	-0,054452	0,108904	10,89%	0,054452	5,45%	6	672	16,4%
0,054452	-0,054452	0,108904	10,89%	0,054452	5,45%	6	619	15,1%
0,054452	-0,054452	0,108904	10,89%	0,054452	5,45%	6	328	8,0%
0,095125	-0,095125	0,190250	19,03%	0,095125	9,51%	6	16	0,4%
								63,0%
TMS-SAT-6 bits								

Tabla 5.7: Resultados de la búsqueda de CLs en la estructura 1Desc con 6 bits

La estructura 1Desc está libre de ciclos límite cuando se cuantifica con TMS y aumenta su número en los otros dos tipos de cuantificación. En el caso TC2 de aparecen ciclos límite de periodo 38 o 35 y la oscilación tampoco es sobre el origen. La posibilidad de que aparezca alguno de ellos es muy grande. En la figura 5.27 se representa la evolución de la salida a uno de ellos y el plano de fases correspondiente a las variables de estado que no se cuantifican.

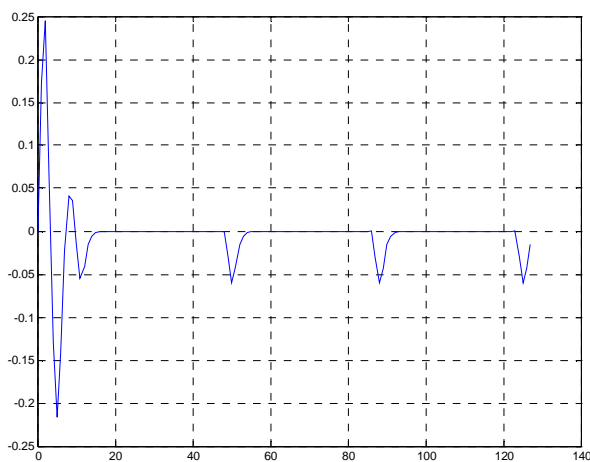


Figura 5.27: Respuesta al pulso de valor 0.35 del sistema cuantificando el regulador con la estructura 1Desc TC2 y 6 bits

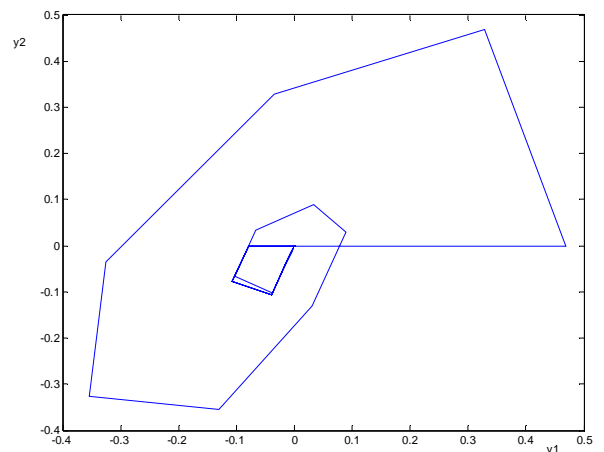


Figura 5.28: Plano de fases de las variables de estado sin cuantificar del sistema cuantificando el regulador con la estructura 1Desc, TC2 y 6 bits

Este comportamiento es extraño. A partir de cierta iteración, la salida parece que es cero y así permanece durante 30 iteraciones, pero en un momento determinado la salida cambia bruscamente y en pocas iteraciones parece que vuelve a cero volviéndose a repetir el proceso. Se ha analizado la evolución de las variables de estado de la planta y del regulador; las de la planta evolucionan muy lentamente a cero y permanecen invariables las del regulador durante esas 30 iteraciones y a partir de cierta iteración hay un cambio en las del regulador que a su vez provocan una gran variación en las de la planta y este proceso se vuelve a repetir.

Estructura 2D								
TC2-SAT-6 bits								
Salida Máxima	Salida Mínima	Amplitud	% A	CotaSal	% C	Periodo	Ocu	Prob. de Sal
-0,500000	-0,500000	0,000000	0,00%	0,500000	50,00%	1	255	6,2%
-0,354510	-0,420190	0,065680	6,57%	0,420193	42,02%	5	233	5,7%
-0,579810	-0,645490	0,065680	6,57%	0,645487	64,55%	5	1284	31,3%
-0,437500	-0,437500	0,000000	0,00%	0,437500	43,75%	1	29	0,7%
-0,625000	-0,625000	0,000000	0,00%	0,625000	62,50%	1	257	6,3%
-0,562500	-0,562500	0,000000	0,00%	0,562500	56,25%	1	166	4,1%
-0,500000	-0,500000	0,000000	0,00%	0,500000	50,00%	1	76	1,9%
-1,625000	-1,625000	0,000000	0,00%	1,625000	162,50%	1	8	0,2%
-1,500000	-1,500000	0,000000	0,00%	1,500000	150,00%	1	3	0,1%
-1,687500	-1,687500	0,000000	0,00%	1,687500	168,75%	1	8	0,2%
-1,750000	-1,750000	0,000000	0,00%	1,750000	175,00%	1	6	0,1%
-1,562500	-1,562500	0,000000	0,00%	1,562500	156,25%	1	3	0,1%
-0,625000	-0,625000	0,000000	0,00%	0,625000	62,50%	1	17	0,4%
-0,375000	-0,375000	0,000000	0,00%	0,375000	37,50%	1	3	0,1%
-1,812500	-1,812500	0,000000	0,00%	1,812500	181,25%	1	4	0,1%
-1,937500	-1,937500	0,000000	0,00%	1,875000	187,50%	1	3	0,1%
-2,000000	-2,000000	0,000000	0,00%	1,937500	193,75%	1	2	0,0%
								57,5%
RED-SAT-6 bits								
-0,062500	-0,062500	0,000000	0,00%	0,062500	6,25%	1	303	7,4%
0,043562	-0,043562	0,087124	8,71%	0,043562	4,36%	6	1153	28,1%
0,062500	0,062500	0,000000	0,00%	0,062500	6,25%	1	654	16,0%
0,043562	-0,043562	0,087124	8,71%	0,043562	4,36%	6	1307	31,9%
-0,075302	-0,112200	0,036898	3,69%	0,112198	11,22%	4	9	0,2%
0,112200	0,075302	0,036898	3,69%	0,112198	11,22%	4	10	0,2%
0,043562	-0,043562	0,087124	8,71%	0,043562	4,36%	6	64	1,6%
0,043562	-0,043562	0,087124	8,71%	0,043562	4,36%	6	204	5,0%
0,141710	-0,141710	0,283420	28,34%	0,141707	14,17%	6	264	6,4%
								96,9%
TMS-SAT-6 bits								
-0,062500	-0,062500	0,000000	0,00%	0,062500	6,25%	1	1341	32,7%
0,062500	0,062500	0,000000	0,00%	0,062500	6,25%	1	761	18,6%
-0,125000	-0,125000	0,000000	0,00%	0,125000	12,50%	1	147	3,6%
0,125000	0,125000	0,000000	0,00%	0,125000	12,50%	1	61	1,5%
-0,187500	-0,187500	0,000000	0,00%	0,187500	18,75%	1	55	1,3%
0,187500	0,187500	0,000000	0,00%	0,187500	18,75%	1	3	0,1%
-0,250000	-0,250000	0,000000	0,00%	0,250000	25,00%	1	2	0,0%
0,250000	0,250000	0,000000	0,00%	0,250000	25,00%	1	2	0,0%
								57,9%

Tabla 5.8: Resultados de la búsqueda de CLs en la estructura 2D con 6 bits

La estructura 2D es la transpuesta de la 1D con TC2 y 6 bits tiene un comportamiento anómalo. Se obtienen atractores fijos (todos los de periodo 1) y periódicos de amplitud considerable si bien con pequeña posibilidad de aparición. Por tanto, se ha optado por analizar este comportamiento a fondo mediante simulación por ordenador. A partir del vector de prueba con el que el algoritmo ha detectado el ciclo límite se reproduce toda la secuencia de estados a partir de sucesivas iteraciones en las ecuaciones en diferencias que definen la dinámica del sistema.

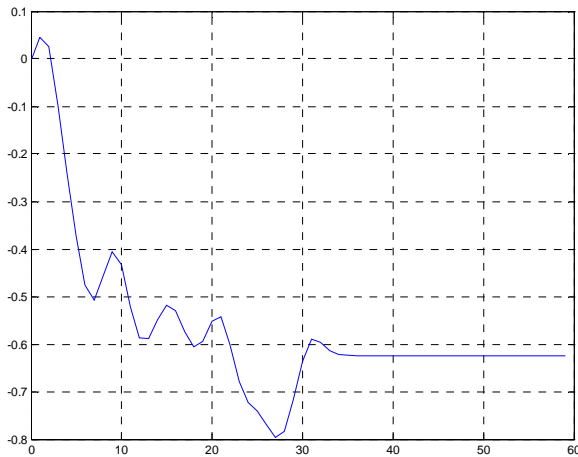


Figura 5.29: Respuesta al pulso de valor 0.1 del sistema cuantificando el regulador con la estructura 1Desc, TC2 y 6 bits

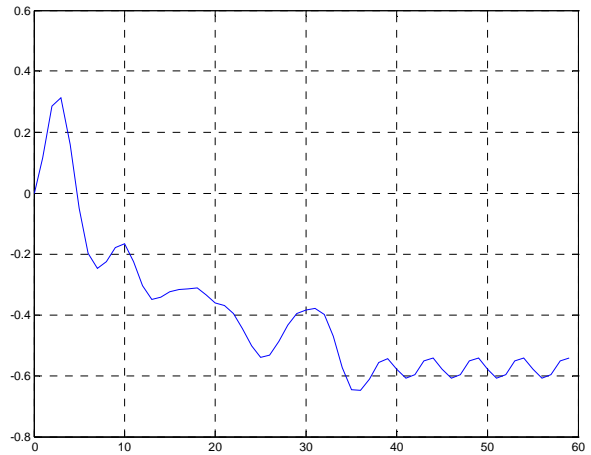


Figura 5.30: Respuesta al escalón de valor 0.625 del sistema cuantificando el regulador con la estructura 1Desc, TC2 y 6 bits

En las figuras 5.29 y 5.30 se presenta la salida del sistema ante una entrada impulso de valor 0.1 y la de la derecha la respuesta ante un escalón 0.28, observándose la existencia en el primer caso de un atractor fijo en el variable de salida de valor 0.625 y en el segundo caso evoluciona con un transitorio extraño hacia un atractor tipo ciclo límite de periodo 5. En ambos casos la respuesta real del sistema se aleja de forma muy notable de la respuesta ideal. Se aprecia además un gran número de ciclos límite en RED con una gran probabilidad conjunta de aparición. Evidentemente esta estructura de implementación no es recomendable.

Estructura 3D								
TC2-SAT-6 bits								
Salida Máxima	Salida Mínima	Amplitud	% A	CotaSal	% C	Periodo	Ocu	Prob. de sal
-0,187500	-0,187500	0,000000	0,00%	0,187500	18,75%	1	5,99E+04	22,8%
-0,250000	-0,250000	0,000000	0,00%	0,250000	25,00%	1	7,99E+04	30,5%
-0,125000	-0,125000	0,000000	0,00%	0,125000	12,50%	1	2,89E+04	11,0%
-0,187500	-0,187500	0,000000	0,00%	0,187498	18,75%	1	2079	0,8%
-0,062500	-0,062500	0,000000	0,00%	0,062500	6,25%	1	14963	5,7%
-0,312500	-0,312500	0,000000	0,00%	0,312500	31,25%	1	1,03E+04	3,9%
-0,187500	-0,187500	0,000000	0,00%	0,187500	18,75%	1	36628	14,0%
-0,250000	-0,250000	0,000000	0,00%	0,250000	25,00%	1	13357	5,1%
-0,375000	-0,375000	0,000000	0,00%	0,375000	37,50%	1	1344	0,5%
-0,312500	-0,312500	0,000000	0,00%	0,312500	31,25%	1	693	0,3%
-0,125000	-0,125000	0,000000	0,00%	0,125000	12,50%	1	693	0,3%
								95%
RED-SAT-6 bits								
-0,012802	-0,049698	0,036896	3,69%	0,049698	4,97%	4	24771	9,4%

0,043562	-0,043562	0,087124	8,71%	0,043562	4,36%	6	198235	75,6%
0,049698	0,012802	0,036896	3,69%	0,049698	4,97%	4	26370	10,1%
								95,1%
<b>TMS-SAT-6 bits</b>								
-0,125000	-0,125000	0,000000	0,00%	0,125000	12,50%	1	33706	12,9%
-0,062500	-0,062500	0,000000	0,00%	0,062500	6,25%	1	37467	14,3%
0,062500	0,062500	0,000000	0,00%	0,062500	6,25%	1	39381	15,0%
0,125000	0,125000	0,000000	0,00%	0,125000	12,50%	1	37347	14,2%
-0,187500	-0,187500	0,000000	0,00%	0,187500	18,75%	1	3,98E+03	1,5%
0,187500	0,187500	0,000000	0,00%	0,187500	18,75%	1	3976	1,5%
0,062500	0,062500	0,000000	0,00%	0,062500	6,25%	1	29509	11,3%
-0,062500	-0,062500	0,000000	0,00%	0,062500	6,25%	1	25291	9,6%
								80,4%

Tabla 5.9: Resultados de la búsqueda de CLs en la estructura 3D con 6 bits

La estructura 3D conduce a que el sistema presenta ciclos límite en todas las formas de cuantificación y además con gran probabilidad de aparición. En TC2 siempre son de periodo uno (atractor fijo) pero con una desviación porcentual muy apreciable. Lo mismo sucede en TMS. Con RED los atractores son del tipo ciclo límite y simétricos respecto la salida cero.

<b>Estructura 4D</b>								
<b>TC2-SAT-6 bits</b>								
Salida Máxima	Salida Mínima	Amplitud	% A	CotaSal	% C	Periodo	Ocu	Prob. de sal
0,095125	-0,095125	0,190250	19,03%	0,045193	4,52%	5	158976	60,6%
0,020486	-0,045193	0,065679	6,57%	0,045193	4,52%	5	7763	3,0%
-0,062500	-0,062500	0,000000	0,00%	0,062500	6,25%	1	3020	1,2%
-0,125000	-0,125000	0,000000	0,00%	0,125000	12,50%	1	2831	1,1%
-0,187500	-0,187500	0,000000	0,00%	0,187500	18,75%	1	2932	1,1%
-0,250000	-0,250000	0,000000	0,00%	0,250000	25,00%	1	2681	1,0%
-0,312500	-0,312500	0,000000	0,00%	0,312500	31,25%	1	2850	1,1%
-0,437500	-0,437500	0,000000	0,00%	0,437500	43,75%	1	2511	1,0%
-0,375000	-0,375000	0,000000	0,00%	0,375000	37,50%	1	2658	1,0%
-0,562500	-0,562500	0,000000	0,00%	0,562500	56,25%	1	2388	0,9%
-0,500000	-0,500000	0,000000	0,00%	0,500000	50,00%	1	2579	1,0%
-0,687500	-0,687500	0,000000	0,00%	0,687500	68,75%	1	2278	0,9%
-0,625000	-0,625000	0,000000	0,00%	0,625000	62,50%	1	2317	0,9%
-0,750000	-0,750000	0,000000	0,00%	0,750000	75,00%	1	2140	0,8%
								75,5%
<b>RED-SAT-6 bits</b>								
0,043562	-0,043562	0,087124	8,71%	0,043562	4,36%	6	1919	0,7%
0,043562	-0,043562	0,087124	8,71%	0,043562	4,36%	6	113530	43,3%
0,043562	-0,043562	0,087124	8,71%	0,043562	4,36%	6	1709	0,7%
0,141710	-0,141710	0,283420	28,34%	0,141707	14,17%	6	386	0,1%
								44,8%
<b>TMS-SAT-6 bits</b>								

Tabla 5.10: Resultados de la búsqueda de CLs en la estructura 4D con 6 bits



La estructura 4D es la transpuesta de la 3D y cuando el regulador se implementa con esta estructura sucede algo semejante a lo que sucede con la 2D. En TC2 aparece un CL de gran amplitud y considerable y mucha probabilidad de aparecer y también atractores fijos que se separan de forma muy importante del valor ideal. No aparecen ciclos límite en TMS.

En la figura 5.31 se representa la respuesta del sistema ante una entrada pulso de valor 0,215 observándose un comportamiento en régimen transitorio un tanto extraño provocado por pequeñas variaciones en los estados de la planta. Pasadas unas 100 iteraciones parece que se establece un ciclo límite. El sistema se ha iterado 1000 veces y evoluciona a un ciclo límite de frecuencia constante que no varía la frecuencia ni la amplitud como se observa en el plano de fases adjunto.

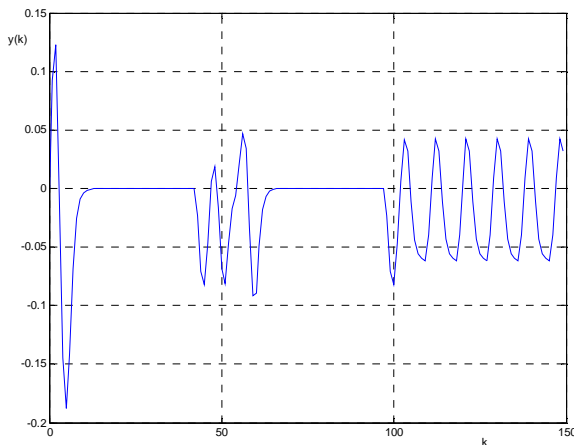


Figura 5.31: Respuesta al pulso de valor 0.215 del sistema cuantificando el regulador con la estructura 4D, TC2 y 6 bits

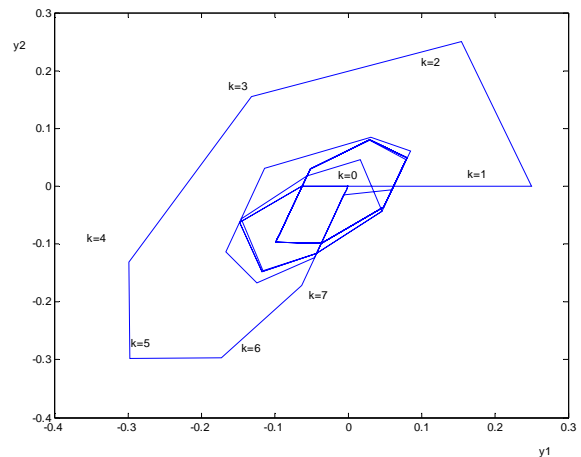


Figura 5.32: Plano de fases de las variables de estado sin cuantificar del sistema cuantificando el regulador con la estructura 1Desc, TC2 y 6 bits

Estructura 4Desc								
TC2-SAT-6 bits								
Salida Máxima	Salida Mínima	Amplitud	% A	CotaSal	% C	Periodo	Ocu	Prob. de sal
0,000000	-0,059957	0,059957	6,00%	0,059957	6,00%	36	1,32E+04	5,1%
0,000000	-0,059957	0,059957	6,00%	0,059957	6,00%	36	39902	15,2%
0,000000	-0,059957	0,059957	6,00%	0,059957	6,00%	36	6907	2,6%
0,000000	-0,059957	0,059957	6,00%	0,059957	6,00%	36	3,28E+03	1,3%
24,2%								
RED-SAT-6 bits								
0,000000	-0,059957	0,059957	6,00%	0,054452	5,45%	6	5,15E+04	19,6%
0,054452	-0,054452	0,108904	10,89%	0,054452	5,45%	6	13213	5,0%
0,095125	-0,095125	0,190250	19,03%	0,095125	9,51%	6	5517	2,1%
0,054452	-0,054452	0,108904	10,89%	0,054452	5,45%	6	81173	31,0%
0,054452	-0,054452	0,108904	10,89%	0,054452	5,45%	6	39536	15,1%
0,095125	-0,095125	0,190250	19,03%	0,095125	9,51%	6	6,76E+03	2,6%
0,054452	-0,054452	0,108904	10,89%	0,054452	5,45%	6	12279	4,7%
0,095125	-0,095125	0,190250	19,03%	0,095125	9,51%	6	2,81E+04	10,7%
90,8%								
TMS-SAT-6 bits								

Tabla 5.11: Resultados de la búsqueda de CLs en la estructura 4Desc con 6 bits

En cuanto al análisis de los resultados de la estructura 4Desc se puede decir lo mismo que lo dicho para la estructura 1Desc. En TC2 aparecen ciclos límite de periodo 36 pero afortunadamente con pequeña posibilidad de aparecer. Tampoco aparecen ciclos límite con TMS.

### 5.4.2.- Resultados comparativos entre estructuras cuantificando con 6 bits

A continuación se muestra en una serie de gráficos un estudio comparativo entre las estructuras estudiadas y tipos de cuantificación, con el objeto de valorar la incidencia de los ciclos límite encontrados sobre la variable a controlar. Este estudio nos ayudará a elegir la estructura de implementación entre las estudiadas que menor impacto tenga sobre las especificaciones de diseño. No solo nos ayudará a elegir la estructura sino también el tipo de cuantificación y el número de bits. Casi con toda seguridad el tipo de cuantificación nos vendrá ya impuesto por el tipo microcontrolador elegido pero si podremos elegir el algoritmo de implementación más adecuado.

En la figura 5.33 se muestra la probabilidad de aparición de ciclos límite en cada una de las estructuras de implementación analizadas y para cada tipo de cuantificación.

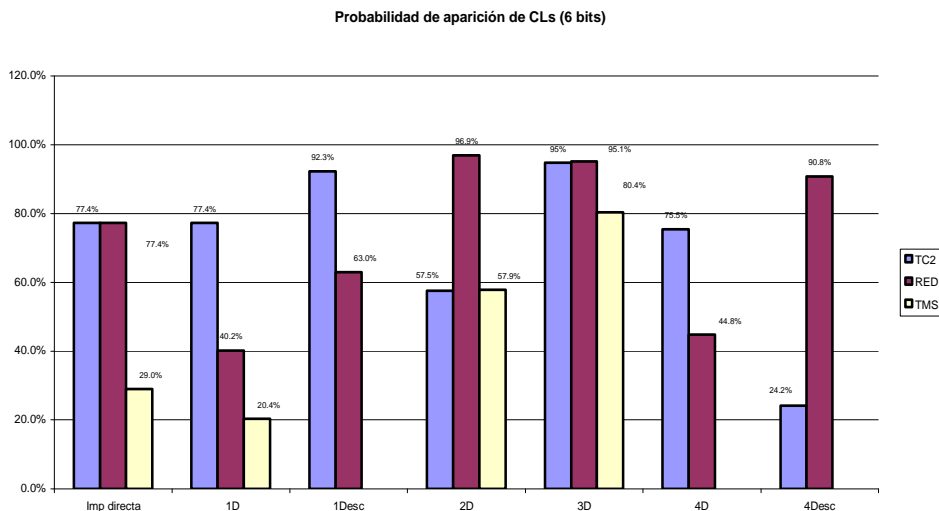


Figura 5.33: Promedio de probabilidad de aparición de CLs

La probabilidad de aparición de CLs cuando se utiliza TC2 es bastante elevada excepto en las estructuras escaladas que es menor. Con RED aparecen porcentajes parecidos excepto en las estructuras 1D y 4D. Por lo que respecta al TMS siempre aparece con menor porcentaje y en tres de ellas ni si siquiera aparecen CLs. Desde el punto de vista del funcionamiento del sistema de control nos interesa que la variable controlada siga la señal de mando según las especificaciones impuestas. Aunque la búsqueda se ha realizado con entrada nula variando las condiciones del sistema y dejándolo evolucionar hasta cero, también aparecen ciclos límite semejantes cuando la entrada es tipo escalón. Para tener una medida del impacto sobre la salida se ha obtenido el gráfico de la figura 5.34 en el que se muestra la media de las amplitudes de los ciclos límite encontrados en cada estructura y cada tipo de cuantificación y entrada de referencia cero. Llama la atención la amplitud considerable que tienen cuantificando con un número de bits tan bajo. En las estructuras en las que aparece un 0% de amplitud significa que no hay un atractor periódico sino un atractor fijo, es decir, un ciclo

límite de periodo uno. En general, las amplitudes que se observan con RED y TMS son mayores que en TC2 en todas las estructuras.

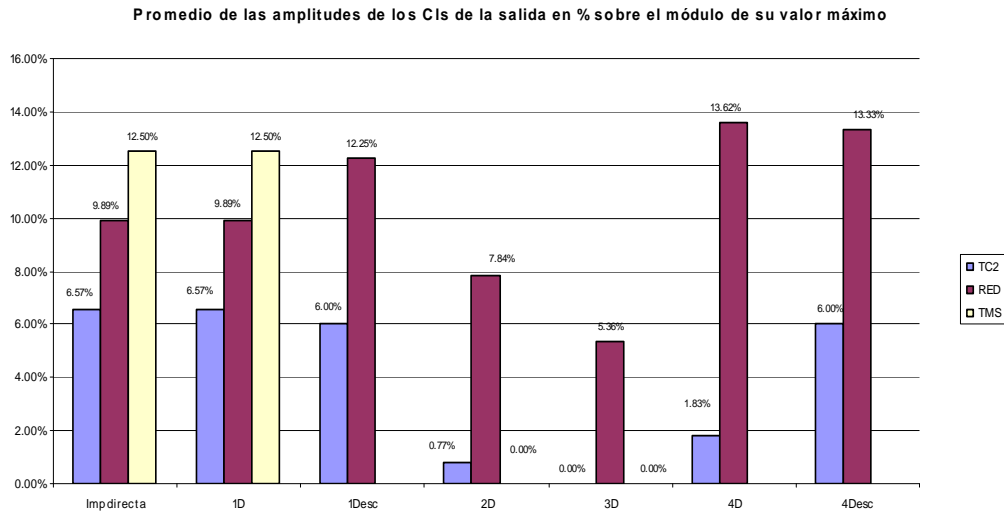


Figura 5.34: Promedio de las amplitudes de los Cls de la salida en % sobre el módulo del valor máximo a la salida

El gráfico anterior puede darnos una idea errónea sobre el impacto de los Cls en la salida del sistema de control si los ciclos no oscilan alrededor del origen o son de periodo uno. Para salvar esta dificultad se ha calculado en % la cota de la salida entendida con el módulo del mayor valor positivo o negativo del CLs sobre el módulo del mayor valor de la salida. En la figura 5.35 se muestran las medias de las cotas de los ciclos límite encontrados a la salida en cada estructura y cada tipo de cuantificación.

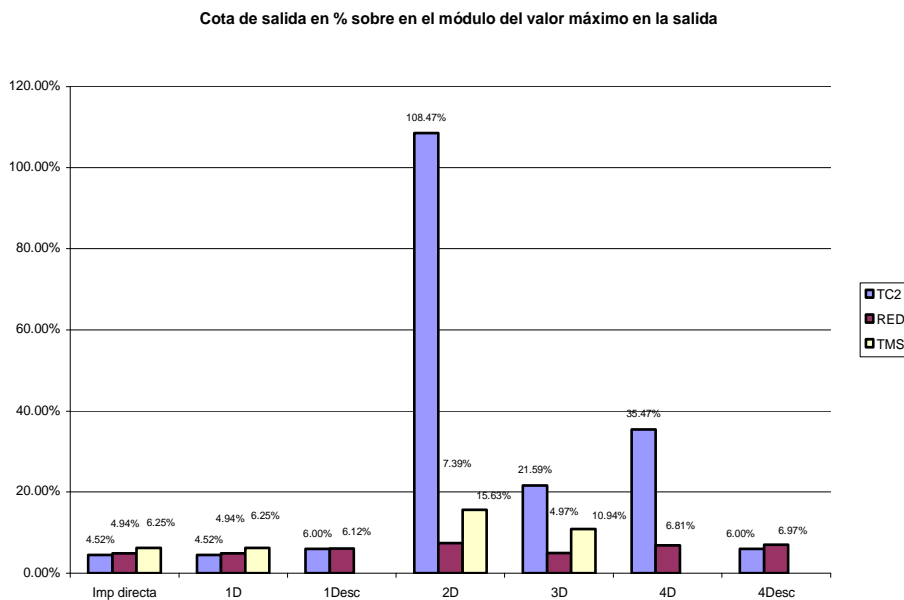


Figura 5.35: Promedio de las cotas de los Cls de la salida en % sobre el módulo del valor máximo a la salida

Llama la atención la gran desviación que se produce en las estructuras 2D, 3D y 4D en TC2 y en menor medida en TMS. En las demás estructuras la desviación es pequeña (en torno al 5%) para el número de bits tan bajo empleado en la cuantificación.

### 5.4.3.- Resultados de búsqueda cuantificando con 8 bits

A continuación se presentan los resultados de la búsqueda de ciclos límite con 8 bits en las mismas condiciones que en el apartado anterior. Es necesario comentar el aumento muy considerable del tiempo de computación para la obtención de resultados por el hecho de pasar de 6 a 8 bits. Con 6 bits el número de estados probados es de 4094 en las estructuras Imp directa, 1D, 1Desc y 2D mientras que en las 3D, 4D y 4Desc son 262143. Con 8 bits el número de estado aumenta considerablemente de forma que en las estructuras Imp directa, 1D, 1Desc y 2D son 65534 estados y 16777215 para las estructuras 3D, 4D y 4Desc. Se necesitan 3 días de computación en un ordenador personal de última generación. La búsqueda de CLs con 16 bits con el algoritmo usado en esta tesis doctoral es imposible. La valoración de estos resultados la hacemos al final de este punto.

Estructura de Imp directa									
TC2-SAT-8 bits									
Salida Máxima	Salida Mínima	Amplitud	% A	CotaSal	% C	Periodo	Ocu	Prob de sal	
0.005122	-0.011298	0.016420	1.64%	0.011298	1.13%	5	49091	74.91%	
0.005122	-0.011298	0.016420	1.64%	0.011298	1.13%	5	6900	10.53%	
85.44%									
RED-SAT-8 bits									
0.010890	-0.010890	0.021780	2.18%	0.010890	1.09%	6	3052	4.66%	
0.010890	-0.010890	0.021780	2.18%	0.010890	1.09%	6	3208	4.90%	
0.010890	-0.010890	0.021780	2.18%	0.010890	1.09%	6	3229	4.93%	
14.48%									
TMS-SAT-8 bits									
0.015625	-0.015625	0.031250	3.13%	0.015625	1.56%	30	14356	21.91%	
21.91%									

Tabla 5.12: Resultados de la búsqueda de CLs en la estructura Imp directa con 8 bits

Estructura 1D									
TC2-SAT-8 bits									
Salida Máxima	Salida Mínima	Amplitud	% A	CotaSal	% A	Periodo	Ocu	Prob de Ap.	
0.005122	-0.011298	0.016420	1.64%	0.011298	1.13%	5	44677	68.17%	
0.005122	-0.011298	0.016420	1.64%	0.011298	1.13%	5	4564	6.96%	
75.14%									
RED-SAT-8 bits									
0.005122	-0.011298	0.016420	1.64%	0.010890	1.09%	6	3987	6.08%	
0.010890	-0.010890	0.021780	2.18%	0.010890	1.09%	6	2694	4.11%	
0.010890	-0.010890	0.021780	2.18%	0.010890	1.09%	6	4075	6.22%	
16.41%									
TMS-SAT-8 bits									
0.015620	-0.015620	0.031240	3.12%	0.015625	1.56%	20	14863	22.68%	
22.68%									

Tabla 5.13: Resultados de la búsqueda de CLs en la estructura 1D con 8 bits

Estructura 1Desc								
TC2-SAT-8 bits								
Salida Máxima	Salida Mínima	Amplitud	% A	CotaSal	% C	Periodo	Ocu	Prob de sal
0.000000	-0.014989	0.014989	1.50%	0.014989	1.50%	37	8855	13.51%
0.000000	-0.014989	0.014989	1.50%	0.014989	1.50%	37	13975	21.32%
0.000000	-0.014989	0.014989	1.50%	0.014989	1.50%	37	10540	16.08%
0.000000	-0.014989	0.014989	1.50%	0.014989	1.50%	38	5355	8.17%
0.000000	-0.014989	0.014989	1.50%	0.014989	1.50%	38	18865	28.79%
0.000000	-0.014989	0.014989	1.50%	0.014989	1.50%	38	3012	4.60%
								92.47%
RED-SAT-8 bits								
0.013613	-0.013613	0.027226	2.72%	0.013613	1.36%	6	9830	15.00%
0.013613	-0.013613	0.027226	2.72%	0.013613	1.36%	6	4611	7.04%
0.013613	-0.013613	0.027226	2.72%	0.013613	1.36%	6	14434	22.02%
0.013613	-0.013613	0.027226	2.72%	0.013613	1.36%	6	9774	14.91%
0.013613	-0.013613	0.027226	2.72%	0.013613	1.36%	6	4691	7.16%
0.023781	-0.023781	0.047562	4.76%	0.023781	2.38%	6	112	0.17%
								66.30%
TMS-SAT-8 bits								

Tabla 5.14: Resultados de la búsqueda de CLs en la estructura 1Desc con 6 bits

Estructura 2D								
TC2-SAT-8 bits								
Salida Máxima	Salida Mínima	Amplitud	% A	CotaSal	% C	Periodo	Ocu	Prob de Ap.
-0.098485	-0.120270	0.021785	2.18%	0.120265	12.03%	6	4136	6.31%
-0.088628	-0.105050	0.016422	1.64%	0.105048	10.50%	5	1340	2.04%
-0.113700	-0.130120	0.016420	1.64%	0.130122	13.01%	5	16755	25.57%
-0.115380	-0.150240	0.034860	3.49%	0.150242	15.02%	6	11972	18.27%
-0.087594	-0.131160	0.043566	4.36%	0.131156	13.12%	6	1199	1.83%
-0.109370	-0.109370	0.000000	0.00%	0.109375	10.94%	1	3326	5.08%
-0.125000	-0.125000	0.000000	0.00%	0.125000	12.50%	1	2237	3.41%
-0.140620	-0.140620	0.000000	0.00%	0.140625	14.06%	1	6799	10.37%
-0.135500	-0.151920	0.016420	1.64%	0.151923	15.19%	5	9048	13.81%
-0.144950	-0.161370	0.016420	1.64%	0.161372	16.14%	5	583	0.89%
-0.156250	-0.156250	0.000000	0.00%	0.156250	15.63%	1	10	0.02%
-0.171870	-0.171870	0.000000	0.00%	0.171875	17.19%	1	116	0.18%
-0.171870	-0.171870	0.000000	0.00%	0.171875	17.19%	1	2	0.00%
-0.125000	-0.125000	0.000000	0.00%	0.125000	12.50%	1	7398	11.29%
-0.093750	-0.093750	0.000000	0.00%	0.093750	9.38%	1	103	0.16%
								99.22%
RED-SAT-8 bits								
-0.015625	-0.015625	0.000000	0.00%	0.015625	1.56%	1	10003	15.26%
0.010890	-0.010890	0.021780	2.18%	0.010890	1.09%	6	20273	30.93%
0.015625	0.015625	0.000000	0.00%	0.015625	1.56%	1	9639	14.71%
0.015625	0.015625	0.000000	0.00%	0.010890	1.09%	6	20522	31.31%

-0.018825	-0.028050	0.009225	0.92%	0.028050	2.80%	4	284	0.43%
0.028050	0.018825	0.009225	0.92%	0.028050	2.80%	4	282	0.43%
0.010890	-0.010890	0.021780	2.18%	0.010890	1.09%	6	2890	4.41%
0.010890	-0.010890	0.021780	2.18%	0.010890	1.09%	6	1046	1.60%
-0.015625	-0.015625	0.000000	0.00%	0.015625	1.56%	1	54	0.08%
0.015625	0.015625	0.000000	0.00%	0.015625	1.56%	1	31	0.05%
99.22%								
<b>TMS-SAT-8 bits</b>								
-0.015625	-0.015625	0.000000	0.00%	0.015625	1.56%	1	15842	24.17%
-0.015625	-0.015625	0.000000	0.00%	0.015625	1.56%	1	17982	27.44%
-0.031250	-0.031250	0.000000	0.00%	0.031250	3.13%	1	1400	2.14%
0.031250	0.031250	0.000000	0.00%	0.031250	3.13%	1	1328	2.03%
-0.046875	-0.046875	0.000000	0.00%	0.046875	4.69%	1	525	0.80%
0.046875	0.046875	0.000000	0.00%	0.046875	4.69%	1	432	0.66%
-0.062500	-0.062500	0.000000	0.00%	0.062500	6.25%	1	169	0.26%
0.062500	0.062500	0.000000	0.00%	0.062500	6.25%	1	144	0.22%
-0.015625	-0.015625	0.000000	0.00%	0.015625	1.56%	1	1049	1.60%
0.015625	0.015625	0.000000	0.00%	0.015625	1.56%	1	689	1.05%
-0.046875	-0.046875	0.000000	0.00%	0.046875	4.69%	1	8	0.01%
60.38%								

Tabla 5.15: Resultados de la búsqueda de CLs en la estructura 2D con 8 bits

<b>Estructura 3D</b>								
TC2-SAT-8 bits								
Salida Máxima	Salida Mínima	Amplitud	% A	CotaSal	% C	Periodo	Ocu	Prob de Ap.
-0.046875	-0.046875	0.000000	0.00%	0.046875	4.69%	1	3.35E+06	19.96%
-0.035985	-0.057765	0.021780	2.18%	0.057765	5.78%	6	6.64E+06	39.55%
-0.031250	-0.031250	0.000000	0.00%	0.031250	3.13%	1	1.27E+06	7.59%
-0.046875	-0.046875	0.000000	0.00%	0.046875	4.69%	1	8415	0.05%
-0.062500	-0.062500	0.000000	0.00%	0.062500	6.25%	1	1.04E+06	6.23%
-0.015625	-0.015625	0.000000	0.00%	0.015625	1.56%	1	7.14E+05	4.26%
-0.031250	-0.031250	0.000000	0.00%	0.031250	3.13%	1	690978	4.12%
-0.078125	-0.078125	0.000000	0.00%	0.078125	7.81%	1	258356	1.54%
-0.046875	-0.046875	0.000000	0.00%	0.046875	4.69%	1	2.01E+06	11.98%
-0.062500	-0.062500	0.000000	0.00%	0.062500	6.25%	1	585071	3.49%
98.77%								
<b>RED-SAT-8 bits</b>								
-0.003200	-0.012425	0.009225	0.92%	0.046875	4.69%	1	3.35E+06	19.96%
0.012425	0.003200	0.009225	0.92%	0.057765	5.78%	6	6.64E+06	39.55%
0.010890	-0.010890	0.021780	2.18%	0.031250	3.13%	1	1.27E+06	7.59%
-0.015625	-0.015625	0.000000	0.00%	0.046875	4.69%	1	8415	0.05%
0.015625	0.015625	0.000000	0.00%	0.062500	6.25%	1	1.04E+06	6.23%
73.39%								
<b>TMS-SAT-8 bits</b>								
-0.031250	-0.031250	0.000000	0.00%	0.031250	3.13%	1	2.57E+06	15.32%
-0.015625	-0.015625	0.000000	0.00%	0.015625	1.56%	6	2.47E+06	14.73%
0.015625	0.015625	0.000000	0.00%	0.015625	1.56%	1	2.60E+06	15.48%
0.031250	0.031250	0.000000	0.00%	0.031250	3.13%	1	2.86E+06	17.02%
-0.046875	-0.046875	0.000000	0.00%	0.046875	4.69%	1	6.58E+05	3.92%

0.046875	0.046875	0.000000	0.00%	0.046875	4.69%	1	617423	3.68%
-0.062500	-0.062500	0.000000	0.00%	0.062500	6.25%	1	15314	0.09%
0.062500	0.062500	0.000000	0.00%	0.062500	6.25%	1	15134	0.09%
-0.031250	-0.031250	0.000000	0.00%	0.031250	3.13%	1	71532	0.43%
0.031250	0.031250	0.000000	0.00%	0.031250	3.13%	1	1.29E+05	0.77%
-0.015625	-0.015625	0.000000	0.00%	0.015625	1.56%	1	933749	5.57%
0.015625	0.015625	0.000000	0.00%	0.015625	1.56%	1	8.34E+05	4.97%
								82.06%

Tabla 5.16: Resultados de la búsqueda de CLs en la estructura 3D con 6 bits

<b>Estructura 4D</b>									
TC2-SAT-8 bits									
Salida Máxima	Salida Mínima	Amplitud	% A	CotaSal	% C	Periodo	Ocu	Prob de Ap.	
0.005122	-0.011298	0.016420	1.64%	0.011298	1.13%	5	2.80E+06	16.70%	
0.000000	-0.011991	0.011991	1.20%	0.011991	1.20%	38	3.09E+06	18.45%	
0.005121	-0.011298	0.016419	1.64%	0.011298	1.13%	5	157407	0.94%	
0.005122	-0.011298	0.016420	1.64%	0.011298	1.13%	5	5.40E+06	32.17%	
0.005122	-0.011298	0.016420	1.64%	0.011298	1.13%	5	924173	5.51%	
0.007822	-0.019583	0.027405	2.74%	0.019583	1.96%	5	177292	1.06%	
								74.81%	
RED-SAT-8 bits									
0.010890	-0.010890	0.021780	2.18%	0.010890	1.09%	6	674093	4.02%	
0.010890	-0.010890	0.021780	2.18%	0.010890	1.09%	6	5.15E+06	30.69%	
0.010890	-0.010890	0.021780	2.18%	0.010890	1.09%	6	1.02E+06	6.09%	
								40.80%	
TMS-SAT-8 bits									

Tabla 5.17: Resultados de la búsqueda de CLs en la estructura 4D con 6 bits

<b>Estructura 4Desc</b>									
TC2-SAT-8 bits									
Salida Máxima	Salida Mínima	Amplitud	% A	CotaSal	% C	Periodo	Ocu	Prob de sal	
0.000000	-0.014989	0.014989	1.50%	0.014989	1.50%	37	3.57E+06	21.3%	
0.000000	-0.014989	0.014989	1.50%	0.014989	1.50%	37	1.62E+06	9.7%	
0.000000	-0.014989	0.014989	1.50%	0.014989	1.50%	37	2.68E+06	16.0%	
								46.94%	
RED-SAT-8 bits									
0.013613	-0.013613	0.027226	2.72%	0.013613	1.36%	6	1.85E+06	11.0%	
0.013613	-0.013613	0.027226	2.72%	0.013613	1.36%	6	251128	1.5%	
0.023781	-0.023781	0.047562	4.76%	0.023781	2.38%	6	952156	5.7%	
0.013613	-0.013613	0.027226	2.72%	0.013613	1.36%	6	9.08E+06	54.1%	
0.013613	-0.013613	0.027226	2.72%	0.013613	1.36%	6	2.04E+06	12.2%	
0.023781	-0.023781	0.047562	4.76%	0.023781	2.38%	6	8.46E+05	5.0%	
0.013613	-0.013613	0.027226	2.72%	0.013613	1.36%	6	232688	1.4%	
0.023781	-0.023781	0.047562	4.76%	0.023781	2.38%	6	1.05E+06	6.3%	
								97.12%	

TMS-SAT-8 bits

Tabla 5.18: Resultados de la búsqueda de CLs en la estructura 4Desc con 8 bits

Cuando se examinan estas tablas llama la atención la casi repetición de todas y cada una de las estructuras del número de ciclos límite, periodos de cada uno y en probabilidad de aparición cuantificando con 6 u 8 bits. La amplitud y las cotas de salida de cada uno de ellos son en torno a 4 veces menores, como era de esperar.

**5.4.2.- Resultados comparativos entre estructuras cuantificando con 8 bits**

Si se observa el gráfico de la figura 5.36 y se compara con el gráfico de la figura 5.33 las medias de las probabilidades de aparición de ciclos límite se repiten en algunas estructuras y cada tipo de cuantificación. Las estructuras 2D y 3D tienen los mayores porcentajes. También llama la atención los bajos porcentajes que se aprecian en las estructuras Imp directa y la 1D cuando se cuantifica con RED y TMS.

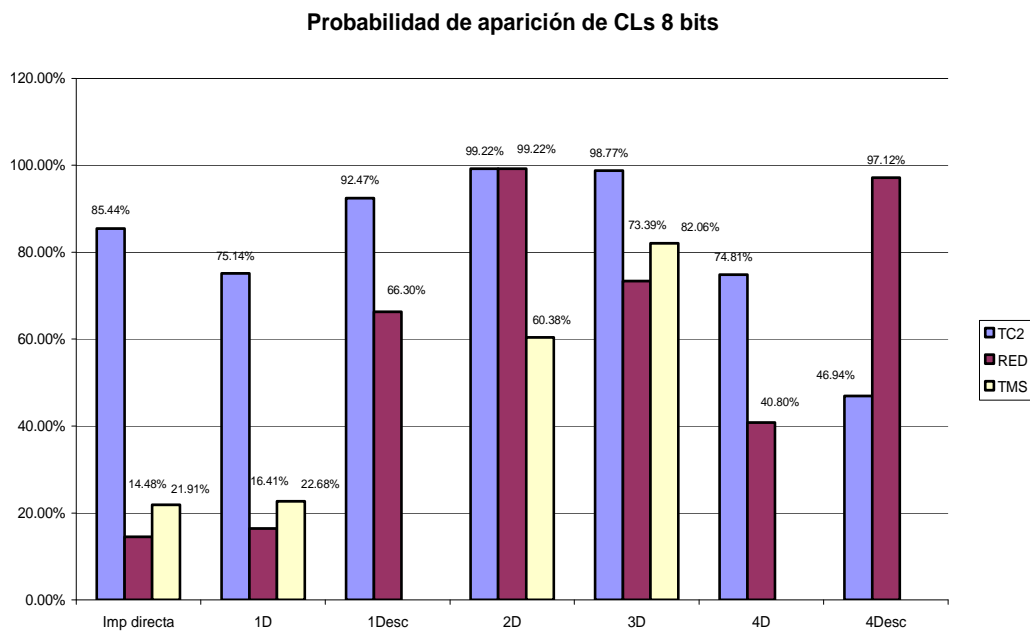


Figura 5.36: Promedio de probabilidad de aparición de CLs

En la figura 5.37 se vuelve a representar en un gráfico el promedio de las amplitudes de los CLs encontrados a la salida. Llama la atención la mayor amplitud que presentan los CLs que aparecen con Red y TMS.



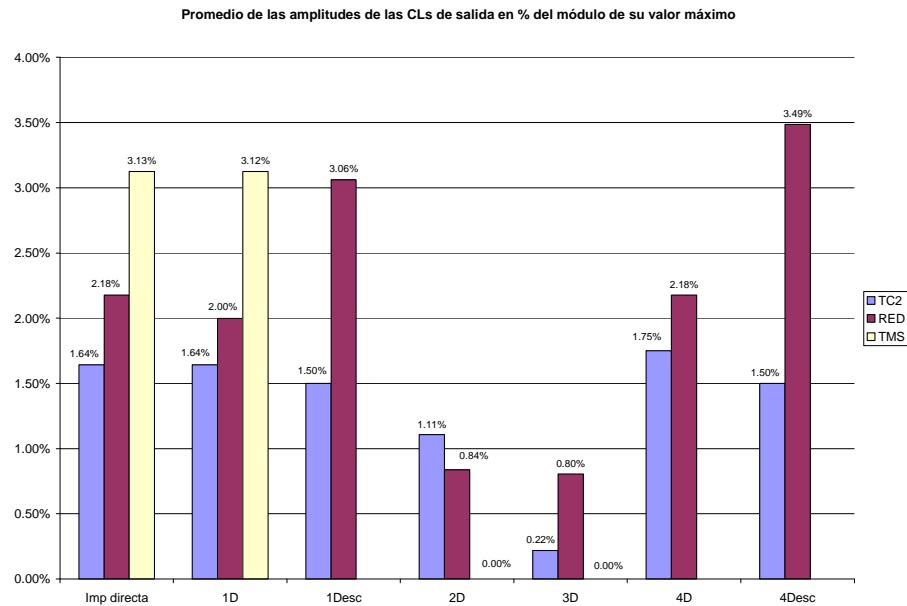


Figura 5.37: Promedio de las amplitudes de los CLs de la salida en % sobre el módulo del valor máximo a la salida

En la figura 5.38 se representan en un gráfico el promedio de las cotas de los CLs obtenidos a la salida. Nos volvemos a encontrar un mal comportamiento de las estructuras 2D, 3D y 4D. La estructura 2D presenta una desviación muy grande respecto del comportamiento ideal.

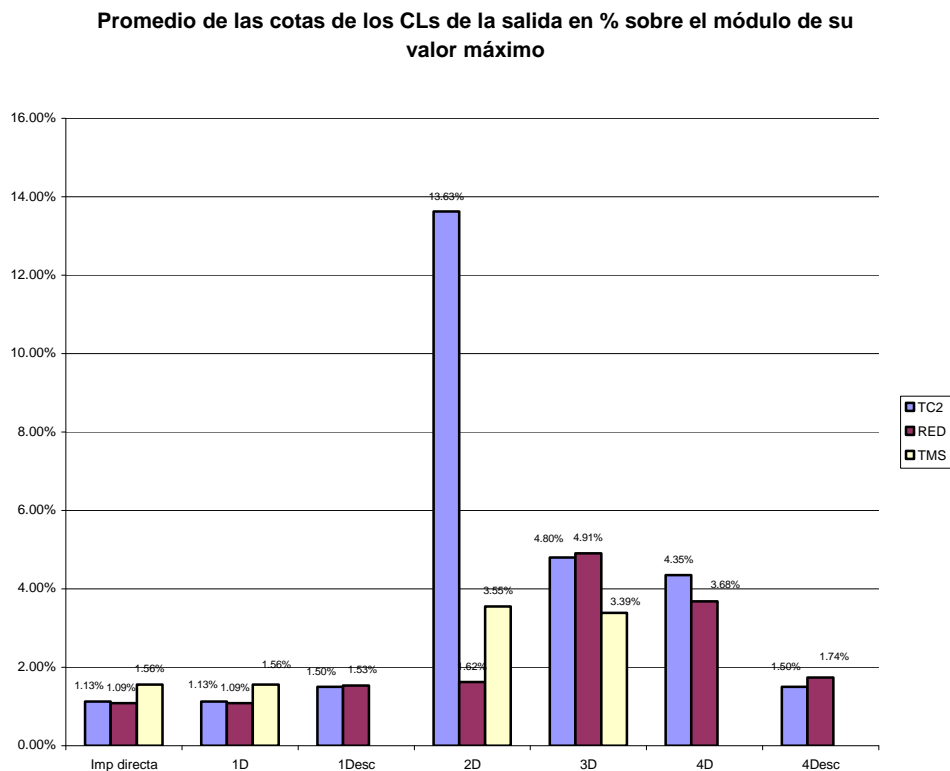


Figura 5.38: Promedio de las cotas de los CLs de la salida en % sobre el módulo del valor máximo a la salida

Se ha realizado el estudio del efecto de la cuantificación de los coeficientes y los ciclos límite en un sistema de control. El procedimiento seguido proporciona unos resultados que nos permiten decidir la estructura (algoritmo) con la que debemos de implementar el regulador, de forma que estos efectos tengan el menor impacto sobre el comportamiento dinámico del sistema de control en lazo cerrado. No se ha realizado el análisis del ruido de cuantificación que también en el caso de los sistemas digitales de control es difícil su estudio como ya se ha comentado, puesto que no se dispone de modelos matemáticos adecuados para su estudio. Sin embargo, es relativamente fácil realizar un análisis lineal del efecto del ruido de cuantificación a la salida de la planta con el programa de análisis desarrollado en esta tesis doctoral pero lo dejamos abierto a una futura línea de investigación.

# Capítulo 6

## Conclusiones

### 6.1.- Introducción

El trabajo de investigación desarrollado en esta tesis doctoral, en el que nos hemos introducido en el difícil campo del estudio de los efectos de la cuantificación de los sistemas muestreados de control, nos conduce a una serie de conclusiones que se van a presentar en este último capítulo.

Estas conclusiones se han dividido en dos grandes apartados, en el primero de los cuales se refieren al efecto de la cuantificación de los coeficientes del regulador y ciclos límite en la respuesta del sistema de control en el que se analizan los efectos FWL y en el segundo al programa de simulación, algoritmo de búsqueda y caracterización de ciclos límite. Dentro del primer apartado se presentarán conclusiones referidas a la cuantificación de coeficientes del regulador. Respecto al segundo apartado se presentan las conclusiones sobre el efecto de los ciclos límite en función del tipo de cuantificación, de la estructura y de la longitud de palabra en sistemas discretos de control.

Para finalizar, se hará una exposición de las aportaciones originales de este trabajo de investigación y se plantearán un conjunto de futuras líneas de investigación abiertas sobre el tema, algunas de las cuales se encuentran en fase de desarrollo.

### 6.2.- Conclusiones generales

Desafortunadamente las conclusiones que se muestran a continuación no pueden tener carácter general puesto que se limitan al estudio de los efectos FWL en el caso particular del sistema de control estudiado. Obtener conclusiones de carácter general es prácticamente imposible, aunque alguna de las que se obtienen en este estudio si que podemos aplicarla a la mayoría de sistemas de control.

### **6.2.1.- Conclusiones sobre el efecto de la cuantificación de los coeficientes del regulador del sistema de control digital**

El análisis del efecto de la cuantificación de los coeficientes del regulador sobre la respuesta de un sistema de control en lazo cerrado es de naturaleza determinista. En un filtro digital es relativamente sencillo de determinar de forma analítica. En un sistema de control realimentado no lo es como se ha expuesto en el capítulo dos. Sin embargo, el entorno de simulación desarrollado en esta tesis doctoral permite estimar este efecto de manera sencilla para cualquier sistema en lazo abierto o cerrado y decidir el tipo de estructura de implementación a utilizar, el tipo de cuantificación que minimiza el efecto para un mismo número de bits. Para el ejemplo analizado se obtienen las siguientes conclusiones:

#### **Según el tipo de cuantificación.**

- El sistema de control analizado es inestable si se utilizan 4 bits para cuantificar los coeficientes del regulador diseñado.
- Para una misma estructura la respuesta al escalón unitario cuando se cuantifican los coeficientes del regulador con TC2 la estructura de implementación directa es la que más se aparta de la ideal. Esto es más patente cuanto menor es el número de bits empleado.
- La cuantificación de los coeficientes por redondeo proporciona una respuesta del sistema que se aproxima a la ideal incluso con un número de bits bajo.

#### **Según el tipo de estructura de implementación**

- De las estructuras de implementación utilizadas con todos los tipos de cuantificación y 5 bits analizados, la que más se aparta del comportamiento ideal es la implementación directa del regulador.
- Todas las estructuras de implementación mejoran su comportamiento si la cuantificación se hace por redondeo.
- Con 8 bits y con todos los tipos de cuantificación la respuesta de todas las estructuras es muy similar a la ideal.
- Las estructuras de implementación directas presentan en general un comportamiento en la respuesta temporal que no se aparta de manera importante del ideal. La decisión de utilizar una u otra estructura vendrá determinada por el número de unidades de retardo y operaciones a realizar.

#### **Según el número de bits**

Es el parámetro determinante a la hora de decidimos sobre un determinado tipo de implementación de regulador digital. En este ejemplo basta con utilizar 5 bits para almacenar

los coeficientes del regulador. Evidentemente si se utilizan 8 o 16 el comportamiento del sistema será muy semejante al ideal.

A la vista de los resultados se puede concluir que la cuantificación de los coeficientes no es un problema en la mayor parte de las aplicaciones de control, ahora bien, puede afectar de forma dramática al comportamiento del sistema en aquellas aplicaciones en las que la situación de ceros y polos sea crítica (muy cerca de la circunferencia de radio unidad o muy próximos entre si). En este caso el problema se puede resolver utilizando un número de bits suficientemente elevado para la cuantificación y elegir una estructura adecuada de implementación. Con el procedimiento de trabajo aportado en esta tesis es fácil decantarse por la mejor estructura a emplear.

### **6.2.2.- Efecto de los ciclos límite en función del tipo de cuantificación**

El análisis de otro de los efectos de la aritmética de precisión finita en un sistema de control digital en lazo cerrado son los atractores en general y es el objetivo central de esta tesis doctoral. Como ya se ha comentado su posible existencia es debida a los efectos de la cuantificación de las operaciones en el algoritmo utilizado en la implementación del regulador digital. El comportamiento temporal del sistema se vuelve no lineal de forma que el estudio analítico de este efecto es muy difícil abordar. En la bibliografía consultada no hemos encontrado un modelo matemático adecuado para describir el comportamiento de este tipo de sistemas con estas no linealidades.

Del estudio de la dinámica del sistema de control propuesto como ejemplo y del resultado de la búsqueda de atractores (CLs) se han obtenido las siguientes conclusiones:

#### **Según el tipo de cuantificación.**

- La posibilidad de que aparezcan ciclos límite utilizando TC2 es mayor que en los otros dos tipos de cuantificación tanto si las operaciones se cuantifican con 6 bits o con 8.
- Si se utiliza TMS la probabilidad de que aparezcan CLs es la menor, incluso ciertas estructuras de implementación no presentan atractores. Estas son la 1Desc, la 4D y la 4Desc.
- Las amplitudes relativas de los CLs periódicos encontrados es menor cuando se cuantifica en TC2 que cuando se cuantifica con RED y TMS.

#### **Según el tipo de estructura de implementación**

- Las estructuras 2D y 4D que son las transpuestas de la 1D y 2D tienen un comportamiento desastroso cuando se utiliza TC2 con 6 bits mejorando con 8 bits, aún así, se debe descartar su utilización en este caso.
- En relación con la desviación real de la variable controlada respecto a su valor ideal en las estructuras de Imp directa, 1D, 1Desc y 4 Desc es inapreciable. La desviación es apreciable en las otras tres estructuras.

- El TC2 presenta ciclos límite de menor amplitud en todas las estructuras analizadas.

#### **Según el número de bits**

- La amplitud de los ciclos límite y la cota disminuye con el número de bits.
- El número de ciclos límite permanece prácticamente invariable así como su probabilidad de aparición.
- Es posible que el número de atractores y sus características dependan solo de la forma de cuantificación y del tipo de algoritmo de implementación y no del número de bits.

### **6.3.- Aportaciones originales de la tesis doctoral**

Dos son las aportaciones más importantes de esta tesis doctoral:

- Desarrollo de un procedimiento rápido de análisis y evaluación de los efectos de la precisión finita en sistemas discretos de control que ayuda al diseñador en la elección del mejor algoritmo de implementación que haga que se cumplan las especificaciones de diseño.
- Creación del algoritmo de búsqueda exhaustiva de ciclos límite en sistemas discretos de control que permite en la detección y la caracterización de los mismos sin necesidad de introducirles ningún tipo de información.

### **6.4.- Futuras líneas de investigación**

Los efectos de la cuantificación de los coeficientes del regulador se han estudiado con bastante profundidad en los últimos años. Las investigaciones se han centrado en la búsqueda de estructuras de implementación que minimicen el efecto de la cuantificación de los coeficientes. Sin embargo, los resultados de la investigación sobre el impacto de los ciclos límite debidos a la aritmética de precisión finita en sistemas de control son mucho más reducidos y no se encuentran apenas trabajos sobre el tema en la bibliografía consultada. Del trabajo realizado y de los resultados obtenidos en esta tesis nos permiten abrir las siguientes líneas de de investigación:

- Mejora del algoritmo de búsqueda exhaustiva y caracterización propuesto.
- Análisis del ruido de cuantificación producido por la cuantificación de las operaciones en el regulador y su efecto en la respuesta del sistema en lazo cerrado, efecto que no se ha analizado en esta tesis.
- Establecimiento de cotas teóricas de amplitud de ciclos límite en sistemas discretos de control con el objeto de reducir el tiempo de computación en la búsqueda exhaustiva, de forma parecida a lo que ya se ha hecho en filtrado digital.

- Búsqueda y estudio del impacto de ciclos límite en sistemas críticos de control, por ejemplo, sistemas con planta inestable, sistemas con polos en lazo cerrado muy próximos entre sí y cercanos a la circunferencia de radio unidad, en sistemas de control óptimo y sistemas LQG.
- Creación de algoritmos de búsqueda y análisis de atractores con señales de mando tipo pulso o escalón.
- Establecimiento de algoritmos rápidos de búsqueda, puesto que, al igual que sucede en filtros digitales, los ciclos límite que han aparecido en el sistema de control analizado se concentran en una zona pequeña en el espacio de estados.
- Establecimiento de cotas teóricas de periodo de ciclos límite y relaciones entre la precisión de comparación, periodos, iteraciones iniciales y los polos y ceros del sistema de control en lazo cerrado.





## Glosario de abreviaturas y símbolos

$\alpha$ :	Precisión en la comparación de vectores de estado.
<b>Amax:</b>	Amplitud máxima del ciclo límite.
<b>Amin:</b>	Amplitud mínima del ciclo límite.
<b>A/D:</b>	Conversión analógico digital.
b:	Número de bits.
<b>CLs:</b>	Ciclos límite.
<b>DSP:</b>	Procesador Digital de Señal.
<b>D/A</b>	Conversión digital-analógica.
<b>EFG:</b>	Representación de sistemas mediante matrices EFG.
<b>Ex:</b>	Algoritmo de búsqueda exhaustiva.
<b>FWL:</b>	Efectos de la longitud de palabra finita.
<b>FIR:</b>	Respuesta al impulso finita.
$I_i$ :	Número de iteraciones iniciales realizadas sobre el filtro sin llevar a cabo ningún tipo de comparación.
<b>IIR:</b>	Respuesta al impulso infinita.
$N_a$ :	Número de actualizaciones del vector $V_{test}$ permitidas para la detección del ciclo límite.
q:	Escalón de cuantificación.
<b>PID:</b>	Regulador proporcional integral y derivativo
<b>RED:</b>	Redondeo.
<b>SalMax:</b>	Salida máxima.
<b>SalMin :</b>	Salida mínima.
<b>SAT:</b>	Saturación.

- t:** Tiempo aproximado empleado en la realización de la búsqueda.
- T:** Valor del periodo de un ciclo límite.
- TC2:** Truncado en complemento a dos.
- TMS:** Truncado en módulo y signo.
- T<sub>max</sub>:** Periodo máximo.
- Ts:** Valor supuesto para el periodo máximo de los ciclos límite que se van a detectar.
- T<sub>es</sub>:** Tiempo de establecimiento.
- T<sub>wd</sub>:** Periodo correspondiente a la pulsación amortiguada.
- V<sub>p</sub>:** Número de vectores de estado inicial probados.
- V<sub>test</sub>:** Vector de estado inicial bajo prueba.
- ZOH:** Circuito retenedor de orden cero.
- 1D:** Estructura en forma directa II.
- 1Desc:** Estructura en forma directa II escalada.
- 2D:** Estructura en forma directa II transpuesta.
- 3D:** Estructura en forma directa I.
- 4D:** Estructura en forma directa I transpuesta.
- 4Desc:** Estructura en forma directa I transpuesta escalada.
- λ<sub>i</sub>:** Autovalores.
- Vectores:** Negrita minúscula. Ej. **x**.
- Matrices:** Negrita mayúsculas. Ej. **X**.

**I:** Matriz identidad  $\Rightarrow$

$$\begin{bmatrix} 1 & 0 & \dots & 0 \\ 0 & 1 & \dots & 0 \\ \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & \dots & 1 \end{bmatrix}$$

$\bar{\mathbf{I}}$ : Vector columna unidad  $\Rightarrow \begin{bmatrix} 1 \\ 1 \\ \vdots \\ 1 \end{bmatrix}$

$\mathbf{0}$ : Matriz de ceros.

$\mathbf{Q}(\mathbf{x})$ : Cuantificación del valor de  $\mathbf{x}$ .

$\mathbf{Q}(\mathbf{x})$ : Valor cuantificado de  $\mathbf{x}$ .

$\|\mathbf{x}\|_p$ : Norma  $p$  de  $\mathbf{x}$ .

$\mathbf{S}$ : Conjunto de vectores de estado inicial.

$\mathbf{O}$ : Órbita o conjunto de vectores de estado obtenidos en iteraciones sucesivas en el proceso de filtrado.

$\mathbf{Q}_l^b(x)$ : Cuantificación del valor de  $x$  por LSB-1 y  $b$  bits.

$\mathbf{Q}_r^b(x)$ : Cuantificación del valor de  $x$  por redondeo en módulo y  $b$  bits.

$\mathbf{Q}_t^b(x)$ : Cuantificación del valor de  $x$  por truncado en módulo y  $b$  bits.



## Referencias Bibliográficas

### Libros:

- [AST88] K. J. Aström and B. Wittenmark: *Sistemas controlados por computador*. Paraninfo. Madrid (1988).
- [FRA97] G. F. Franklin and J. D. Powell.: *Digital control of dynamics systems*. Addison Wesley (1997).
- [GRE93] M. Grevers and G. Li: *Parametrizations in Control, Estimación and Filtering Problems: Accuracy Aspects*. London U. K. Springer-Verlag, Communicatios and Control Engineering Series (1993).
- [HOU92] C. H. Houpis and G. B. Lamont: *Digital control systems. Theory, Hardware and Software*. Mc Graw - Hill (1992).
- [IST01] R. S. H. Istephanian and J. F. Whidborne Eds.: *Digital Controller Implementantion and Fragility: A Modern Perspective*. New York. Springer-Verlag (2001).
- [MIT07] S. K. Mitra: *Procesamiento de señales digitales, una visión por computadora*. Mc Graw -Hill (2007)
- [MOR83] P. Moroney: *Issues in the implementation of digital Feedback Compensator*. Cambridge, Mass.: MIT Press (1983).
- [MUL87] C. T. Mullis and R. A. Roberts: *Digital Signal Processing*. Reading, M. A. Addison-Wesley (1987).
- [OGA87] K. Ogata: *Sistemas de Control en Tiempo Discreto*. Pearson Educación. Prentice Hall (1996).
- [OLL91] B. A. Ollero: *Control por computador. Descripción interna y diseño óptimo*. Marcombo (1991).
- [PHI90] CH. L. Phillips and H. T. Nagle: *Digital control systems analysis and design*. Prentice Hall (1990).
- [PRO98] J. G. Proakis and D. G. Manolakis: *Tratamiento digital de señales*. 3ª Edición. Prentice Hall Internacional (1998).
- [WIL91] D. Williamson: *Digital Control and implementation: Finite word length considerations, in Sistems and Control Engineering*. Englewood Cliffs, N. J. Prentice-Hall (1991).

## Artículos en revistas y congresos

- [ABU78] A. I. Abu-El-Haija, K. Shenoi, and A. N. Peterson: *Digital Filter Structures Having Low Errors and Simple Hardware Implementation*. IEEE Trans. Circuits Syst., Vol. CAS-25, PP. 593-599, Aug. (1978).
- [AHM84] M. E. Ahmed and P. R. Bealeger: *Scaling and rounding in fixed-point implementation on control algorithms*. IEEE Trans. Industrial Electron. Vol IE-31, pp. 228-234 (1984).
- [ALI78] A. M. Ali and A. G. Constantinides: *Design of Low Sensitivity and Complexity Digital Filter Structures*. 1978 Eur. Conf. Circuit Theory Des., Lausanne, Switzerland, Sept. 1978, pp. 335-339.
- [ALV98a] A. Alvarez and D. Osés: *A general method for the exhaustive search of limit cycles in fixed-point digital filters*. Proc. of 14<sup>th</sup> Biennial international conference Biosignal'98, Brno (Czech Republic), pp. 218-220, June 1998.
- [ALV98b] A. Alvarez and D. Osés: *Exhaustive search of limit cycles in fixed-point digital filters*. Proc. of Image and multidimensional digital signal processing. IMDSP'98, Alpbach (Austria), pp. 243-246. July 1998.
- [BAM03] B. Bamiet: *Intersample and finite wordlength effects in sample-data problems*. IEEE Trans. on Autom. Control. Vol 48, n° 4, pp. 639-643 (2003).
- [BAU91] P. Bauer and L. J. Leclerc: *A computer-aided test for absence of limit cycles in fixed-point digital filters*. IEEE Trans. Signal Process.. Vol 39, n° 11, 2400-2409 (1991).
- [BER58] J. E.: Bertram: *The effect of quantization in sampled-feedback systems*. Trans. Amer. Inst. Elect. Engr. 77, 177-82 (1958).
- [BLA65] R. B. Blackman: *Linear data-smoothing and prediction in theory and practice*. Addison Wesley (1965).
- [BOM85] B. W. Bomar: *New second-order state-space structures for realizing low roundoff noise digital filters*. IEEE Transactions on Acoustics, Speech, Signal Processing, Vol. ASSP-33, N° 1, pp. 106-110, February 1985.
- [BOM87] B. W. Bomar and R. D. Joseph: *Calculation of  $L_\infty$  norms for scaling second-order state-space digital filters sections*. IEEE Transactions on Circuits and Systems. Vol. CAS-34, N° 8, pp. 983-984, August 1987.

- [BOS90] T. Bose and F. B. David: *Limit Cycles Due to Roundoff in State-Space Digital Filters*. IEEE Trans on acoustics, speech, and signals processing. Vol. 38. 1460-1462 (1990).
- [BRU72] T. A. Brubaker and J. N. Gowdy: *Limit Cycles In Digital Filters*. IEEE Trans. on Autom. Control. pp. 675-677 (1972).
- [BRU75] L. T. Bruton: *Low-Sensitivity Digital Ladder Filters*. IEEE Trans. Circuits Syst., Vol. CAS-22, pp. 168-176, Mar. (1975).
- [CHA78] T. L. Chang: *A Low Roundoff Noise Digital Filter Structure*. ISCAS-78, pp. 1004-1008.
- [CHA78] D. S. K. Chan: *Theory and Implementation of Multidimensional Discrete Systems for Signal Processing*. Ph. D. Dissertation, MIT, Department of Electrical Engineering and Computer Science, May (1978).
- [CHE99] S. Chen, J. Wu, R. S. H. Istepanian and J.F Whidborne: *Optimising stability bounds of finite-precisions controller structures for sampled-data systems in delta operator domain*. IEE Proc. Control Theory App., Vol. 146, n° 6, pp. 517-526 (1999).
- [CHE99b] S. Chen, J. Wu, R. S. H. Istepanian and J.Chu: *Optimizing Stability Bounds of Finite-Precision PID Controller Structures*. IEEE Trans. on Autom. Control. Vol 44, n° 11, pp. 2149-2152 (1999).
- [CLA75] T. A. C. Classen and L. O. G. Kristiansson: *Necessary and sufficient condition for absence of overflow phenomenon in a second-order recursive digital filter*. IEEE Trans. on acoustics, speech, and signals processing. Vol . ASSP-23. (1975).
- [CRO75] R. E. Crochiere and A.V. Oppenheim: *Análisis of Linear Digital Networks*. Proc. IEEE, Vol 63, pp. 581 – 595, Apr. 1975.
- [CUR67] E. E. Curry: *The Analysis of Round-Off and Truncation Error in a Hybrid Control System*. IEEE Trans. Autom. Control. 601-603. (1967).
- [DEL90] D. F. Delchamps: *Stabilizing a Linear Systems with Quantized State Feedback*. IEEE Trans. on Autom. Control. Vol 35, n° 8, p.p. 916-905 (1990).
- [DJE98] A. Djebbari, M. F. Belbachir and J. M. Rouvaen: *A fast exhaustive search algorithm for checking limit cycles in fixed-point digital filters*. Signal Processing 69 199-205 (1998).
- [FAM79] A. T. Fam and C. W. Barnes: *Nonminimal Realizations of Fixed-Point Digital Filters That Are Free of All Finite Work-Length Limit Cycles*. IEEE Trans. Acoust. Speech Signal Process., Vol. ASSP-27, pp. 149-153, Apr. 1979.

- [FER97] J. S. Fernando and M. D. Ercegovic: *A method of eliminating oscillations in high-speed recursive digital filters*. IEEE Transactions on Circuits and Systems-II: Analog and Digital Signal Processing, Vol. 44, N<sup>o</sup>. 10, pp. 861-864, October 1997.
- [FET71] A. Fettweis: *Some Principles of Designing Digital Filters Imitating Classical Filter Structure*. IEEE Trans. Circuits Theory, pp. 314-316, Mar. 1971.
- [FET77] A. Fettweis and K. Meerköter: *On parasitic Oscillation in Digital Filters Under Looped Conditions*. IEEE Transactions on Circuits and Systems, Vol. CAS-24, N<sup>o</sup> 9, pp. 475-481 (1977).
- [FET86] A. Fetweis: *Wave digital filters: theory and practice*. Proc. IEEE, vol 74, pp 270-327, (1982).
- [FIA94] I. J. Fialho and T. T. Georgiou: *On stability and performance of sampled-data system subject to wordlength constraint*. IEEE Trans. on Autom. Control. Vol 39, n<sup>o</sup> 12, pp.2476-2481 (1994).
- [GRE88] B. D. Green and L. E. Turner: *New limit cycle bounds for digital filters*. IEEE Transactions Circuits Systems. Vol. CAS-35, pp.365-374, April 1988.
- [HAO06] Jinxin Hao, Gang Li and Chunru Wan : *Two Classes of Efficient Digital Controller Structures With Stability consideration*. IEEE Trans. on Autom. Control. Vol 51, n<sup>o</sup> 7, 1164-1170 (2006).
- [HWA74] S. Y. Hwang: *An Optimization of Cascade Fixed-Point Digital Filters*. IEEE Trans. Circuits Syst (Letters). Vol. CAS-21, pp. 163-166, Jan. 1974.
- [IST01] R. S. H. Istepanian, J. Wu and J. F. Whidborne: *Controller Realizations of a Teleoperated Dual-Wrist Assembly System with Finite Word Length Considerations*. IEEE Trans. on Control Systems Technology vol 9, n<sup>o</sup> 4, pp. 624-628 (2001).
- [IST98] R. S. H. Istepanian, G. Li, J. Wu and J. Chu: *Analysis of sensitivity measures of finite-precision digital controller structures with closed-loop stability bounds*. IEE Proc. Control Theory App., Vol 145, n<sup>o</sup> 5 pp. 472-478 (1998).
- [JAC70] L. B. Jackson: *Roundoff Noise Analysis for Fixed-Point Digital Filters Realized in Cascade or Parallel Form*. IEEE Trans. Audio & Electroacoustis. AU-18, 107-22 (1970).
- [JAC79] L. B. Jackson: *Limit Cycles in State-Space Structures for Digital Filters*. IEEE Trans. Circuits & Systems CAS-26, 67-68 (1979).



- [JAC79] L. B. Jackson, A. G. Lindgren, and Y. Kim: *Optimal Synthesis for Second-Order State-Space Structures for Digital Filters*. IEEE Trans. Circuits Syst., Vol CAS-26, pp., 149-152 Mar. 1979.
- [JIM00] R. Jiménez, F. López, D. Osés, M. Utrilla, and M. Rosa: *Analysis of limit cycles in lattice digital filters using fixed point arithmetic*. Problems in modern applied Mathematics, World scientific and engineering society press, pp. 175-180, 2000.
- [JON65] G. W. Johnson: *Upper bound on dynamic quantization error in digital control system via the direct method of Lyapunov*. IEEE Trans. Autom. Control. AC-10. 439-448. (1965).
- [KNO65] J. B. Knowles and R. Edwards: *Effects of a Finite-Word-Length Computer in a Sampled-Data Feedback System*. Proc. IEE 112, 1197-1207 (1965)
- [LAA94] T. Laakso, B. Zeng and Y. Neuvo: *Elimination of limit cycles in floating-point implementations of direct-form recursive digital filters*. IEEE Transactions on Circuits and Systems-II: Analog and Digital Signal Processing, Vol.41, No. 4, pp. 308-312, April 1994.
- [LAW81] S. S. Lawson: *Implementation of Wave Digital Filters Structures*, Proc. IEE, vol 128, pp 224-226, (1981).
- [LEE74] W. S. Lee: *Optimization of Digital Filters for Low Roundoff Noise*. IEEE Trans. Circuits Syst. Vol. CAS-21, pp. 424-431, May 1974.
- [LEP88] A. Lepshy, G. A. Mian and U. Viaro: *Effects of quantification in second order fixed-point digital filters with two's complement truncation quantizers*. IEEE Trans. Circuits & Systems CAS-35, 461-466 (1988).
- [LI 98] Gang Li: *On the Structure of Digital Controllers with Finite Word Length Consideration*. IEEE Trans. on Autom. Control. Vol 43, n° 5, pp. 689-693 (1998).
- [LIU75] B. Liu and A. Peled: *Heuristic Optimization of the Cascade Realization of Fixed-Point Digital Filters*. IEEE. Trans. Acoust, Speech Signal Process., Vol. ASSP-23, pp. 464-473, Oct. 1975.
- [LIU92] K. Liu, R. E. Skelton and K. Grigoriadis: *Optimal Controllers for Finite Wordlength Implementation*. IEEE Trans. on Autom. Control. Vol. 37, n° 9 (1992).
- [LON73] J. L. Long and T. N. Trick: *A note on absolute bounds on quantization errors in fixed-point implementations of digital filters*. IEEE Trans. Circuits Systems CAS-22 567-570 (1975).

- [LON75] J. L. Long and T. N. Trick: *An absolute bound on limit cycles due to round-off errors in fixed-point implementations of digital filters*. IEEE Trans. Audio Electroacoust. AU-21 27-30 (1973).
- [MAA94] Maarten Steinbuch, Gerrit Schostsra and Hoh Gog: *Closed Loop Scaling in Fixed-Point Digital Control*. IEEE Trans. on Control Systems Technology Control. Vol 2, n° 4, pp. 312-317 (1994).
- [MIL88] R. K. Miller, M. S. Mousa and A. N. Michel: *Quantization and overflow effects in digital implementations of linear dynamic controllers*. IEEE Trans. Autom. Control. Vol 33, n° 7, 698-704 (1988).
- [MIL89] R. K. Miller, A. N. Michel and J. A. Farrell: *Quantization effects on steady-state error specifications of digital feedback control systems*. IEEE Trans. on Autom. Control. Vol 34, n°7, 651-654. (1989).
- [MIT72] S. K. Mitra and R. J. Sherwood: *Canonic Realizations of Digital Filters Using the Continued Fraction Expansion*. IEEE Trans. Audio Electroacoust., Vol. AU-20, No, 3, pp. 185-194, Auto (1972)
- [MIT73] S. K. Mitra and R. J. Sherwood: *Digital Ladder Networks*. IEEE Trans. Audio Electroacoust., Vol. AU-21, pp. 30-36, Feb. 1973.
- [MIT81] D. Mitra and V. B. Lawrence: *Controlled rounding arithmetics for second order direct for that eliminate all self-sustained oscillations*. IEEE Trans. Circuits & Systems CAS-28, 894-905 (1981).
- [MOR80] P. Moroney, A. S. Willsky and P. K. Houpt: *The digital Implementation of Control Compensators: The coefficient Wordlength Issue*. IEEE Trans. on Autom. Control. Vol 25, n° 4, pp. 621-630 (1980).
- [MUL76] C. T. Mullis and R. A. Roberts: *Synthesis of minimum roundoff Noise fixed point digital filters*. IEEE Transactions on Circuits and Systems. Vol. CAS-23, No. 9, pp. 551-562, September 1976.
- [MUN81] D. C. Munson Jr.: *Accessibility of zero-input limit cycles*. IEEE. Trans on acoustics, speech, and signals processing. Vol. ASSP-29. 1027-1032 (1981).
- [MUN84] D.C Munson, J. H. Stickland and T. P. Walker: *Maximum amplitude zero-input limit cycles in digital filters*. IEEE Trans. Circuits & Systems CAS-31, 266-275 (1984).
- [NIS78] S. Nishimura and K. Hirano: *Realizations of Digital Filters Using Generalized Multiple-Feedback Structure*. ISCAS 78, pp. 284-288

- [OSE00] D. Osés, F. López, M. Utrilla and F. Cruz Roldán: *Fast algorithms for the analysis and characterization of limit cycles in fixed-point digital filters*. Problems in modern applied Mathematics, World scientific and engineering society press, pp. 187-192, (2000).
- [PAR79] S. R. Parker and S. F. Hess: *Limit Cycle Oscillations in Digital Filters*. *IEEE Transactions Circuit Theory*. Vol. CT-18, pp. 687-696, November 1971.
- [PRE95] K. Premaratne, E. C. Kulasekere, P. H. Bauer, and L. J. Leclerc: *An Exhaustive Search Algorithm for Checking Limit Cycle Behaviour of Digital Filters*. Proc. IEEE ISCAS, Seattle, pp. 2035-2038, (1995).
- [PRE96] K. Premaratne, E. C. Kulasekere, P. H. Bauer and L. J. Leclerc: *An exhaustive search algorithm for checking limit cycle behavior of digital filters*. IEEE. Trans. on signal processing. Vol 44, n° 10 (1996).
- [PRE96] K. Premaratne, E. C. Kulasekere, P. H. Bauer, and L. J. Leclerc: *An Exhaustive Search Algorithm for Checking Limit Cycle Behaviour of Digital Filters*. IEEE Transactions on Signal Processing, Vol. 44, n°. 10, pp. 2405-2412 (1996).
- [RIN79] R. E. Rink and H. Y. Chong. *Performance of State Regulator Systems with Floating-Point Computation*. IEEE Trans. on Autom. Control. Vol. ac-42, n°3 (1979).
- [ROT95] Mario Rotea and D. Williamson: *Optimal Realizations of Finite Wordlength Digital Filters and Controllers*. IEEE Transactions on Circuits and Systems – I: Fundamental Theory and applications. Vol 42, n° 2 (1995).
- [SHA95] E. N. Shafik and I. W. Sandberg: *A study of bounds on limit cycles in digital filters*. *Circuits Systems Signal Process*. Vol. 14, No. 6, pp. 725-734 (1995).
- [SLA64] J. B. Slaughter: *Quantization Error Digital Control Systems*. IEEE Trans. Autom. Control. AC-9. 70-74. (1964).
- [SRI77] A. B. Sripad and D. L. Synder: *Necessary and Sufficient Conditions for Quantizations Errors to be Uniform & White*. IEEE Transactions on Acoustics, Speech, Signal Processing, Vol. ASSP-25, No. 5, pp.442-448, October 1977.
- [TUR83] L. E. Turner: *Elimination of Constant Input Limit Cycles in Recursive Digital Filters Using a Generalized Minimum Norm*. IEE Proc., Vol. 130, pt. G, pp. 69-77, June 1983.

- [USH87] Toshimitsu Ushio and C.S. Hsu: *Chaotic Rounding Errors in Digital Control Systems*. IEEE Transactions on Circuits and System, Vol. CAS-34, pp. 133-139, (1987).
- [UTR00] M. Utrilla, F. López, D. Osés and R. Jiménez and P. López-Espí: *A new fast algorithm for detecting and characterising limit cycles in digital filters*. Proc. of TELEC'2000, Santiago de Cuba, July 2000.
- [UTR03] M. Utrilla, J. Sánchez, R. Jiménez, F. López: *Algoritmo rápido para el estudio de ciclos límite en sistemas de control discretos*. En Seminario Anual de Automática, Electrónica e Instrumentación, SAAIEE, Vigo 2003.
- [UTR05] M. Utrilla, R. Jiménez, R. Mallol, J. Sánchez, F. López: *A Computer-Aided algorithm for analyzing limit cycles in discrete control systems* En International conference of infromatics in control automatics and robotics (ICINCO), Barcelona, 2005.
- [UTR06a] M. Utrilla, F. López, R. Mallol, R. López Sastre, R. Jiménez, J. Sánchez, R. Jimenez: *A Computer-Aided to obtain the actual maximum amplitude for limit cycles in recursive digital filters*. En 5<sup>th</sup> WSEAS Int. Confernce on signal processing, robotics and automation. ISpra'06 Madrid, 2006.
- [UTR06b] M. Utrilla, F. López, R. Mallol, R. López Sastre, R. Jiménez, J. Sánchez, R. Jimenez: *A guided method to analyze the limit cycles behaviour in digital filters*. WSEAS Transactions on Circuits and Systems, 5, n° 2, 227-233, 2006.
- [VAI87] P. P. Vaidyanathan and V. Liu: *An Improved Sufficient Condition for Absence of Limit Cycles in Digital Filters*. IEEE Transactions on Circuits and System II, Vol. CAS-34, n° 3, pp. 319-322, March 1987.
- [VER68] A. E. Vereshkin et al.: *Two New Structures for the Implementation of a Discrete Transfer Function with Complex Poles*. Autom. Remote control, pp. 1416-1422, Sept. 1968.
- [WHI00] J. F. Whidborne, J. Wu, R. S. H. Istepanian, and J. Chu: *Comments on "On the Structure of Digital Controllers with Finite Word Length Consideration*. IEEE Trans. on Autom. Control. Vol 45, n°2 (2000).
- [WHI01] J. F. Whidborne, R. S. H. Istepanian and J. Wu: *Reduction of Controller Fragility by Pole Sensivity Minimization*. IEEE Trans. on Autom. Control. Vol 46, n° 2, pp. 320-325 (2001).
- [WIL72] Darrel Williamson and Kusmayanto Kadimiam: *Óptimal Finete Wordlength Lineal Quadratic Regulation*. IEEE Trans. on Autom. Control. Vol 34, n° 12, pp. 1218-1228 (1989).

- [WIL85] Darrel Williamson: *Finite Wordlength Design of Digital Kalman Filters for State Estimation*. IEEE Trans. on Autom. Control. Vol 30, n° 10 pp. 930-939 (1989).
- [WUJ00] J. Wu, S. Chen, R. S. H. Istepanian and J. Chu: *Shift and delta operator realisations digital controllers with finite word length considerations*. IEE Proc. Control Theory App. Vol 147, n° 6, pp. 1162-1166 (2000).
- [WUJ01] J. Wu, R. S. H. Istepanian, S. Chen and J. Chu: *An improved Closed-Loop Stability Related Measure for Finite-Precision Digital Controller Realizations*. IEEE Trans. on Autom. Control. Vol 46, n° 7, pp. 1162-1166 (2001).
- [WUJ03] J. Wu, S. Chen, J. F. Whidborne and J. Chu: *A Unified Closed-Loop Stability Measure for Finite-Precision Digital Controller Realizations Implemented in Different Prepresentation Schemes*. IEEE Trans. on Autom. Control. Vol 48, n° 5, pp. 816-822 (2003).
- [XU97] G. F. Xu and T. Bose: *Elimination of limit cycles due to two's complement quantization in normal form digital filters*. IEEE Transactions on Signal Processing, Vol. 45, n° 12, pp. 2891-2895. December 1997.
- [YAR73] S. Yarkowitz, S. R. Parker: *Computation of bounds for digital quantization errors*. IEEE Trans. Circuit Theory CT-20 391-396 (1973).
- [YU 03] W. S. Yu and H. J. Ko: *Improved eigenvalue sensitivity for finite-precision digital controllers realisations via orthogonal Hermitian transform*. IEE Proc. Control Theory App., Vol 150, n° 4, pp. 365-375 (2003).

