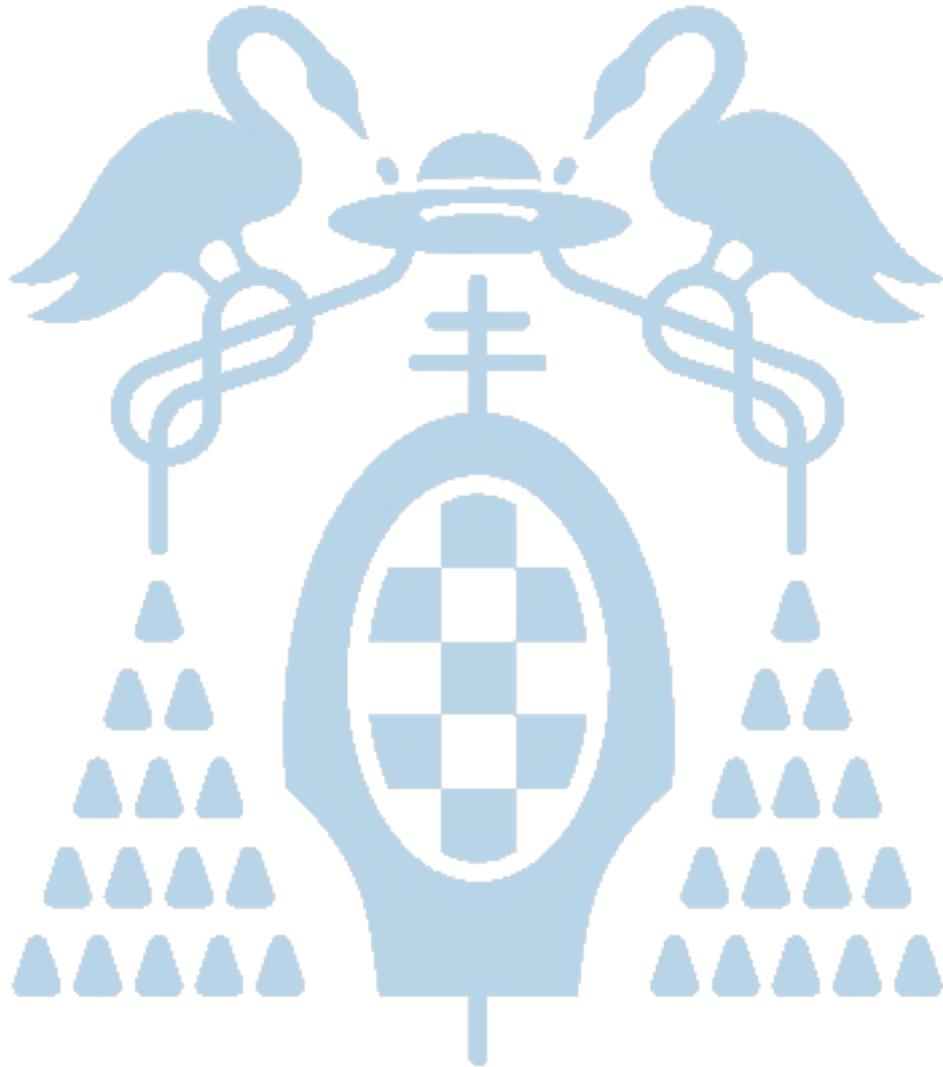


Universidad de Alcalá
Escuela Politécnica Superior
Departamento de Electrónica



Trabajo Fin de Grado

Configuración y prueba de convertidores DC/DC para prácticas de laboratorio

Cristina de Evan de Marcos

UNIVERSIDAD DE ALCALÁ

Escuela Politécnica Superior

Grado en Ingeniería de Electrónica y Automática Industrial

Trabajo Fin de Grado

Configuración y prueba de convertidores DC/DC para prácticas de laboratorio

Autor: Cristina de Evan de Marcos

Directores: M^a Carmen Pérez Rubio, Jesús Ureña Ureña

TRIBUNAL:

Presidente: Raúl Mateos Gil

Vocal 1º: Óscar Esteban Martínez

Vocal 2º: M^a Carmen Pérez Rubio

CALIFICACIÓN:

FECHA:

*Soy cada uno de los lugares en los que he estado,
soy los caminos que me queda por recorrer.*

*Soy los puentes que dinamito cuando me marchó,
que si tengo que volver, ya volveré por otro lado.*

Soy un sueño en el que tengo una pesadilla por no poder soñar.

*Soy lo que me hace llorar y, cuando lloro
soy yo cada una de mis lágrimas. [...]*

Soy la necesidad de que algún día, el amor mueva el mundo.

Hovik Keuchkerian, *Soy*

ÍNDICE

1. RESUMEN	16
2. Abstract	17
3. RESUMEN EXTENDIDO	18
4. MEMORIA	20
4.1 INTRODUCCIÓN	21
4.1.1 Antecedentes y estado actual del tema	21
4.1.2 Visión general y recopilación de objetivos del trabajo	21
4.1.3 Estructura del documento	22
4.2 FUNCIONAMIENTO DEL EQUIPO DE POTENCIA SEMITEACH-IGBT	23
4.2.1 Introducción	23
4.2.2 Estructura del módulo, <i>interface</i> con el exterior	24
4.2.2.1. Interfaces y conectores	24
a. Observación preliminar	24
b. Cómo integrar el banco de condensadores en la aplicación	25
4.2.2.2 Componentes del Semiteach-IGBT	25
a. Sensor de temperatura y ventilador	25
b. Driver SKHI 22 A-R	26
c. Rectificador SKD 51/14	28
d. Módulos IGBT SKM 50 GB 123 D	28
e. Condensadores de filtrado	29
f. Células de conmutación	31
g. Dispositivos de protección térmica	33
h. Módulo IGBT (Insulated Gate Bipolar Transistor)	34
4.2.3 Drivers IGBT	42
4.2.4 Módulos IGBT	42
4.3 CIRCUITO DE ADAPTACIÓN DESARROLLADO	44
4.3.1 Introducción: visión general	44
4.3.2 Tarjeta de desarrollo basado en Spartan-3E	44
4.3.3 Configuración de la FPGA	45
4.3.4 Circuito de adaptación	46
4.3.4.1 Diseño Orcad	46
4.4 CONFIGURACIÓN EQUIPO SEMITEACH/IGBT PARA MONTAJE DE CONVERTISORES DC/DC	48

4.4.1 Revisión de convertidores DC/DC	48
4.4.1.1 Convertidor reductor	48
a. MCC	51
b. Límite entre MCC y MCD	52
c. MCD	53
d. Rizado de la tensión de salida	56
4.4.1.2 Convertidor elevador	57
a. MCC	58
b. Límite entre MCC y MCD	59
c. MCD	60
d. Rizado de la tensión de salida	62
4.4.1.3 Convertidor reductor-elevador	63
a. MCC	64
b. Límite entre MCC y MCD	64
c. MCD	66
d. Rizado de la tensión de salida	67
4.4.1.4 Puente en H	68
a. PWM bipolar	70
b. PWM unipolar	73
4.4.2 Elección de los componentes pasivos para montaje de los distintos circuitos que se van a probar	75
4.4.3 Adaptación a convertidor reductor	86
4.4.3.1 Adaptación a la FPGA	86
4.4.4 Adaptación a convertidor elevador	87
4.4.5 Adaptación a convertidor reductor-elevado	87
4.4.6 Adaptación a puente en H	88
4.5 RESULTADOS PRÁCTICOS	89
4.5.1 Convertidor simple.	89
4.5.1.1 Generación de las señales PWM en la FPGA.	89
4.5.1.2 Señales de salida del circuito de adaptación	91
4.5.1.3 Medida de señales en la carga y la bobina para el convertidor reductor	93
a. MCC	93
b. MCD	97
4.5.1.4 Medida de señales en la carga y bobina para el convertidor elevador	101
a. MCC	101
b. MCD	107

4.5.1.5 Medida de señales en la carga y bobina para el convertidor reductor – elevador	109
a. MCC	109
b. MCD	119
4.5.2 Convertidor puente en H	121
4.5.2.1 Señales salida FPGA.	121
a. Unipolar	121
b. Bipolar	123
4.5.2.2 Señales salida circuito adaptación	125
a. Unipolar	125
b. Bipolar	128
4.5.2.3 Señales salida	130
a. Unipolar	130
b. Bipolar	132
4.6 EJEMPLO DE PROPUESTA DE PRÁCTICAS DE LABORATORIO PARA CONVERTIDORES DC/DC BASADOS EN EQUIPO SEMITEACH/IGBT	136
4.6.1 Práctica convertidor reductor	137
4.6.2 Práctica convertidor elevador	141
4.6.3 Práctica convertidor reductor-elevador	145
4.6.4 Práctica puente en H	150
4.7 CONCLUSIONES Y TRABAJOS FUTUROS	157
5. DIAGRAMAS	158
6. PLIEGO DE CONDICIONES	160
7. PRESUPUESTO	163
7.1 EQUIPOS	164
7.2 COMPONENTES	164
7.3 MANO DE OBRA	164
8. MANUAL DE USUARIO	165
8.1 CONFIGURACIÓN FPGA: ESPECIFICACIONES PARA CADA CONVERTIDOR	166
8.2 CONFIGURACIÓN DEL CIRCUITO DE ADAPTACIÓN	170
8.3 CONFIGURACIÓN DEL CIRCUITO DE POTENCIA	172
8.3.1 Conexiones del convertidor reductor	172
8.3.2 Conexiones del convertidor elevador	174
8.3.3 Conexiones del convertidor reductor-elevador	176
8.3.4 Conexiones del puente en H	178
9. Bibliografía	180

ÍNDICE DE FIGURAS

Figura 1 Esquema completo del sistema DC/DC.	23
Figura 2 Elementos del Semiteach- IGBT. [Semiteach-IGBT, 2015]	23
Figura 3 Curva característica del ventilador, presión frente al flujo. [Semiteach-IGBT, 2015]	26
Figura 4 Esquema del IGBT. [Semiteach-IGBT, 2015]	27
Figura 5 Esquema del driver. [Semiteach-IGBT, 2015]	27
Figura 6 (a) Rectificador trifásico. (b)Circuito del rectificador trifásico. [Semiteach-IGBT, 2015]	28
Figura 7 (a) Módulo IGBT. (b)Esquema del módulo IGBT. (c) Circuito del módulo IGBT. [Semiteach-IGBT, 2015]	29
Figura 8 Circuito equivalente de un condensador. [Semiteach-IGBT, 2015]	30
Figura 9 (a)Circuito de condensadores en serie con resistencia parásita. (b) Gráfica de la tensión en las resistencias parásitas. [Semiteach-IGBT, 2015]	31
Figura 10 (a)Circuito de condensadores en serie con resistencias de equilibrio. (b) Gráfica de la tensión en las resistencias parásitas. [Semiteach-IGBT, 2015]	31
Figura 11 IGBT en estado de conducción. [Semiteach-IGBT, 2015]	32
Figura 12 IGBT en estado de corte.	32
Figura 13 Tensión a través del IGBT en el paso de ON a OFF con y sin condensadores Snubber. [Semiteach-IGBT, 2015]	32
Figura 14 Esquema de la conexión entre los condensadores de filtrado y los IGBT. [Semiteach-IGBT, 2015]	33
Figura 15 Tensión frente a la temperatura. [Semiteach-IGBT, 2015]	34
Figura 16 Construcción del módulo IGBT. [Semiteach-IGBT, 2015]	34
Figura 17 Carga y descarga de la puerta $V_{GE}(t)$, paso de ON a OFF. [Semiteach-IGBT, 2015]	35
Figura 18 (a) Tensión puerta-emisor. (b) Corriente por el colector. (c) Tensión colector-emisor. [Semiteach-IGBT, 2015]	36
Figura 19 Equivalente de la célula de conmutación. [Semiteach-IGBT, 2015]	37
Figura 20 Modelo de conmutación de un IGBT. [Semiteach-IGBT, 2015]	37
Figura 21 Área de funcionamiento seguro del IGBT. [Semiteach-IGBT, 2015]	38
Figura 22 Área de operación segura del IGBT. [Semiteach-IGBT, 2015]	38
Figura 23 Diagrama de pérdidas del equipo Semiteach-IGBT.	39
Figura 24 Las pérdidas de encendido son la energía disipada en cada conmutación de paso a On. [Semiteach-IGBT, 2015]	39
Figura 25 Las pérdidas de apagado son la energía disipada en cada conmutación de paso a Off. [Semiteach-IGBT, 2015]	39
Figura 26 Características estáticas. [Semiteach-IGBT, 2015]	40
Figura 27 Energía disipada durante las conmutaciones ON (E_{ON}) y OFF (E_{Off}) en el semiconductor IGBT en función de la corriente. [Semiteach-IGBT, 2015]	41
Figura 28 Tarjeta Nexys 2 de Digilent. [Digilent, 2015]	45
Figura 29 Circuito del conector PMOD. [Digilent, 2015]	45
Figura 30 Esquema de la estructura interna del HPLC 2231. [Digilent, 2015]	46
Figura 31 Esquema de conexión del circuito de adaptación.	47
Figura 32 Conversión conmutada DC/DC. [J. Ureña, 1999]	49
Figura 33 Generación de la señal PWM. [J. Ureña, 1999]	50
Figura 34 Convertidor reductor: (a) Circuito convertidor reductor; (b) forma de onda de entrada al filtro. [J. Ureña, 1999]	50
Figura 35 Estados del convertidor reductor en MCC: (a) interruptor cerrado; (b) interruptor abierto. [J. Ureña, 1999]	51
Figura 36 Corriente y tensión por la bobina en el límite de MCC-MCD. [J. Ureña, 1999]	53
Figura 37 Corrientes límite en función del ciclo de trabajo para V_d constante. [J. Ureña, 1999]	53

Figura 38 Formas de onda de un convertidor reductor en MCD. [J. Ureña, 1999]	54
Figura 39 Curva característica del convertidor reductor para V_d constante. [J. Ureña, 1999]	55
Figura 40 Curva característica del convertidor reductor para V_o constante. [J. Ureña, 1999]	56
Figura 41 Rizado de la tensión de salida en un convertidor reductor en MCC. [J. Ureña, 1999]	56
Figura 42 Rizado de la tensión de salida en un convertidor reductor en MCD.	57
Figura 43 Convertidor elevador. [J. Ureña, 1999]	58
Figura 44 Estados del convertidor elevador en MCC: (a) interruptor cerrado; (b) interruptor abierto. [J. Ureña, 1999]	58
Figura 45 Corriente y tensión por la bobina en el límite de MCC-MCD. [J. Ureña, 1999]	59
Figura 46 Corrientes límite en función del ciclo de trabajo para V_o constante. [J. Ureña, 1999]	59
Figura 47 Formas de onda de un convertidor elevador en MCD.	60
Figura 48 Curvas características del convertidor elevador para V_o constante.	61
Figura 49 Rizado de la tensión de salida en un convertidor elevador en MCC.	62
Figura 50 Rizado de la tensión de salida en un convertidor elevador en MCD.	63
Figura 51 Convertidor reductor-elevador.	63
Figura 52 Estados del convertidor reductor-elevador en MCC: (a) interruptor cerrado; (b) interruptor abierto.	64
Figura 53 Corriente y tensión por la bobina en el límite de MCC-MCD.	65
Figura 54 Corrientes límite en función del ciclo de trabajo para V_o constante.	66
Figura 55 Formas de onda de un convertidor reductor-elevador en MCD.	66
Figura 56 Curvas características del convertidor reductor-elevador para V_o constante.	67
Figura 57 Rizado de la tensión de salida en un convertidor reductor-elevador.	67
Figura 58 Convertidor puente en H	68
Figura 59 PWM con tensión bipolar. (a) Tensiones v_{tri} y V_{CONT} para la generación de las señales PWM. (b) Señal TA+. (c) Señal TA-. (d) Tensión de salida. (e) Corriente a la salida para $I_o > 0$. (f) Corriente a la salida para $I_o < 0$. [J. Ureña, 1999]	72
Figura 60 PWM con tensión unipolar. [a) Tensiones v_{tri} , V_{CONT} y $-V_{CONT}$ para la generación de las señales PWM. (b) Señal TA+. (c) Señal TB+. (d) Tensión de salida. (e) Corriente a la salida para $I_o > 0$. (f) Corriente a la salida para $I_o < 0$. J. Ureña, 1999]	74
Figura 61 Esquema en Matlab del convertidor reductor para su simulación.	76
Figura 62 Montaje de los componentes pasivos.	76
Figura 63 Tensión $v_L(t)$ y corriente $i_L(t)$ por la bobina.	77
Figura 64 Tensión en la carga $v_o(t)$.	78
Figura 65 Ampliación del rizado de la tensión en la carga.	78
Figura 66 Tensión $v_L(t)$ y corriente $i_L(t)$ por la bobina.	80
Figura 67 Tensión en la carga $v_o(t)$.	81
Figura 68 Ampliación del rizado de la tensión en la carga	81
Figura 69 Tensión $v_L(t)$ y corriente $i_L(t)$ por la bobina.	82
Figura 70 Tensión en la carga $v_o(t)$.	83
Figura 71 Ampliación del rizado de la tensión en la carga.	83
Figura 72 Tensión $v_L(t)$ y corriente $i_L(t)$ por la bobina.	84
Figura 73 Tensión en la carga $v_o(t)$.	85
Figura 74 Ampliación del rizado de la tensión en la carga	85
Figura 75 Conexión del convertidor reductor para trabajar en MCD.	86
Figura 76 Conexión del convertidor elevador para trabajar en MCD.	87
Figura 77 Señales de salida de la FPGA con un ciclo de trabajo de 0,25.	89
Figura 78 Señales de salida de la FPGA con un ciclo de trabajo de 0,5.	90
Figura 79 Señales de salida de la FPGA con un ciclo de trabajo de 0,75.	90
Figura 80 Señales de salida del circuito de adaptación con un ciclo de trabajo $D=0,25$.	91
Figura 81 Señal de salida del circuito de adaptación con un ciclo de trabajo de $D=0,75$.	91

Figura 82 Señal de salida del circuito de adaptación sin tiempo muertos.	92
Figura 83 Señal de salida del circuito de adaptación con tiempo muerto de 3 μ s.	92
Figura 84 Señales simulación reductor en MCC para un ciclo de trabajo D=0,25.	93
Figura 85 Señales reales reductor en MCC para un ciclo de trabajo D=0,25.	94
Figura 86 Señales simulación reductor en MCC para un ciclo de trabajo D=0,8.	95
Figura 87 Señales real reductor en MCC para un ciclo de trabajo D=0,8.	95
Figura 88 Señales simulación reductor en MCC para un ciclo de trabajo D=0,8	96
Figura 89 Señales real reductor en MCC para un ciclo de trabajo D=0,25	96
Figura 90 Señales simulación reductor en MCD para un ciclo de trabajo D=0,8.	97
Figura 91 Ampliación corriente en la bobina.	98
Figura 92 Señales simulación reductor en MCD para un ciclo de trabajo D=0,8.	98
Figura 93 Señales simulación reductor en MCD para un ciclo de trabajo D=0,6.	99
Figura 94 Ampliación de la corriente por la bobina.	100
Figura 95 Señales reales reductor en MCD para un ciclo de trabajo D=0,6.	100
Figura 96 Señales simulación elevador en MCC para un ciclo de trabajo D=0,2.	101
Figura 97 Ampliación de la corriente por la bobina.	102
Figura 98 Señales reales elevador en MCC para un ciclo de trabajo D=0,2.	102
Figura 99 Señales simulación elevador en MCC para un ciclo de trabajo D=0,8.	103
Figura 100 Ampliación de la corriente por la bobina.	104
Figura 101 Señales reales elevador en MCC para un ciclo de trabajo D=0,8.	104
Figura 102 Señales simulación elevador en MCC para un ciclo de trabajo D=0,8.	105
Figura 103 Ampliación de la corriente por la bobina.	106
Figura 104 Señales reales elevador en MCC para un ciclo de trabajo D=0,8.	106
Figura 105 Señales simulación elevador en MCD para un ciclo de trabajo D=0,6.	107
Figura 106 Ampliación de la corriente por la bobina.	108
Figura 107 Señales reales elevador en MCD para un ciclo de trabajo D=0,6.	108
Figura 108 Señales simulación reductor-elevador en MCC para un ciclo de trabajo D=0,4.	109
Figura 109 Señales reales reductor-elevador en MCC para un ciclo de trabajo D=0,4.	110
Figura 110 Señales simulación reductor-elevador en MCC para un ciclo de trabajo D=0,8.	111
Figura 111 Ampliación de la corriente por la bobina.	112
Figura 112 Señales reales reductor-elevador en MCC para un ciclo de trabajo D=0,8.	112
Figura 113 Señales simulación reductor-elevador en MCC para un ciclo de trabajo D=0,8.	113
Figura 114 Ampliación de la corriente por la bobina.	114
Figura 115 Señales reales reductor-elevador en MCC para un ciclo de trabajo D=0,8.	114
Figura 116 Señales simulación reductor-elevador en MCC para un ciclo de trabajo D=0,5.	115
Figura 117 Señales reales reductor-elevador en MCC para un ciclo de trabajo D=0,5	116
Figura 118 Señales simulación reductor-elevador en MCC para un ciclo de trabajo D=0,7.	117
Figura 119 Señales reales reductor-elevador en MCC para un ciclo de trabajo D=0,7	118
Figura 120 Señales simulación reductor-elevador en MCD para un ciclo de trabajo D=0,7.	119
Figura 121 Zoom de la corriente por la bobina.	120
Figura 122 Señales reales reductor-elevador en MCD para un ciclo de trabajo D=0,7	120
Figura 123 Señal de salida de la FPGA para un ciclo de trabajo de D=0,2	121
Figura 124 Señal de salida de la FPGA para un ciclo de trabajo de D=0,5	122
Figura 125 Señal de salida de la FPGA para un ciclo de trabajo de D=0,8	122
Figura 126 Señal de salida de la FPGA para un ciclo de trabajo de D=0,2	123
Figura 127 Señal de salida de la FPGA para un ciclo de trabajo de D=0,5	124
Figura 128 Señal de salida de la FPGA para un ciclo de trabajo de D=0,8	124
Figura 129 Señal de salida del circuito de adaptación con un ciclo de trabajo D=0,75	125
Figura 130 Señal de salida del circuito de adaptación con un ciclo de trabajo D=0,25	126
Figura 131 Señal de salida del circuito de adaptación con tiempo muerto de 3 μ s.	126

Figura 132 Señal de salida del circuito de adaptación sin tiempos muertos	127
Figura 133 Señal de salida del circuito de adaptación con un ciclo de trabajo $D=0,75$.	128
Figura 134 Señal de salida del circuito de adaptación con tiempos muertos de $3\mu s$.	129
Figura 135 Señal de salida del circuito de adaptación sin tiempos muertos.	129
Figura 136 Señales reales del puente en H para un ciclo de trabajo $D=0,8$.	130
Figura 137 Señales simulación puente en H para un ciclo de trabajo $D=0,5$.	131
Figura 138 Señales simulación puente en H para un ciclo de trabajo $D=0,2$.	132
Figura 139 Señales reales del puente en H para un ciclo de trabajo $D=0,2$.	133
Figura 140 Señales simulación puente en H para un ciclo de trabajo $D=0,5$.	134
Figura 141 Señales reales del puente en H para un ciclo de trabajo $D=0,5$.	134
Figura 142 Señales simulación puente en H para un ciclo de trabajo $D=0,2$.	135
Figura 143 Señales simulación puente en H para un ciclo de trabajo $D=0,8$.	135
Figura 144 Diagrama completo del sistema de pruebas.	159
Figura 145 Alimentación e interruptor de encendido/apagado de la FPGA.	166
Figura 146 Pantalla principal de Adept para buscar archivos.	167
Figura 147 Pantalla principal de Adept para programar la FPGA	167
Figura 148 Mensaje de Adept para confirmar programación correcta.	168
Figura 149 Identificación de interruptores y pulsadores en la FPGA.	168
Figura 150 Funciones del interruptor SW0.	169
Figura 151 Funciones del interruptor SW1.	169
Figura 152 Funciones del interruptor SW2.	169
Figura 153 Funciones del interruptor SW3.	169
Figura 154 Conexión entre la FPGA y el circuito de adaptación.	170
Figura 155 Conexión del circuito de adaptación para convertidores simples.	170
Figura 156 Conexión del circuito de adaptación para el convertidor puente en H.	171
Figura 157 Esquema conexiones para el convertidor reductor.	172
Figura 158 Frontal del equipo Semiteach-IGBT. Conexiones para el convertidor reductor.	172
Figura 159 Parte superior del equipo Semiteach-IGBT. Conexiones para el convertidor reductor.	173
Figura 160 Carga. Conexiones para el convertidor reductor.	173
Figura 161 Esquema conexiones para el convertidor elevador.	174
Figura 162 Frontal del equipo Semiteach-IGBT. Conexiones para el convertidor elevador.	174
Figura 163 Parte superior del equipo Semiteach-IGBT. Conexiones para el convertidor elevador.	175
Figura 164 Carga. Conexiones para el convertidor reductor.	175
Figura 165 Esquema conexiones para el convertidor reductor-elevador.	176
Figura 166 Frontal del equipo Semiteach-IGBT. Conexiones para el convertidor reductor-elevador.	176
Figura 167 Parte superior del equipo Semiteach-IGBT. Conexiones para el convertidor reductor-elevador.	177
Figura 168 Carga. Conexiones para el convertidor reductor.	177
Figura 169 Esquema conexiones para el puente en H.	178
Figura 170 Frontal del equipo Semiteach-IGBT. Conexiones para el convertidor puente en H.	178
Figura 171 Parte superior del equipo Semiteach-IGBT. Conexiones para el convertidor puente en H.	178

ÍNDICE DE TABLAS

Tabla 1 Asignación de los pines del conector Pmod.	46
Tabla 2 Tabla de conexiones del circuito de adaptación.	47
Tabla 3 Valores de los parámetros de simulación 1.	77
Tabla 4 Valores de los parámetros de simulación 2.	80
Tabla 5 Valores de los parámetros de simulación 3.	82
Tabla 6 Valores de los parámetros de simulación 4.	84
Tabla 7 Convertidor reductor. Valores de la prueba 1.	93
Tabla 8 Convertidor reductor. Valores de la prueba 2.	95
Tabla 9 Convertidor reductor. Valores de la prueba 3.	96
Tabla 10 Convertidor reductor. Valores de la prueba 4.	97
Tabla 11 Convertidor reductor. Valores de la prueba 5.	99
Tabla 12 Convertidor elevador. Valores de la prueba 1.	101
Tabla 13 Convertidor elevador. Valores de la prueba 2.	103
Tabla 14 Convertidor elevador. Valores de la prueba 3.	105
Tabla 15 Convertidor elevador. Valores de la prueba 4.	107
Tabla 16 Convertidor reductor-elevador. Valores de la prueba 1.	109
Tabla 17 Convertidor reductor-elevador. Valores de la prueba 2.	111
Tabla 18 Convertidor reductor-elevador. Valores de la prueba 3.	113
Tabla 19 Convertidor reductor-elevador. Valores de la prueba 4.	115
Tabla 20 Convertidor reductor-elevador. Valores de la prueba 5.	117
Tabla 21 Convertidor reductor-elevador. Valores de la prueba 6.	119
Tabla 22 Convertidor puente en H. Valores de la prueba 1.	130
Tabla 23 Convertidor puente en H. Valores de la prueba 2.	131
Tabla 24 Convertidor puente en H. Valores de la prueba 3.	132
Tabla 25 Convertidor puente en H. Valores de la prueba 4.	134
Tabla 26 Convertidor puente en H. Valores de la prueba 5.	135
Tabla 27 Convertidor reductor. Valores iniciales.	137
Tabla 28 Convertidor elevador. Valores iniciales.	141
Tabla 29 Convertidor reductor-elevador. Valores iniciales.	145
Tabla 30 Convertidor puente en H. Valores iniciales.	150
Tabla 31 Coste de equipos.	164
Tabla 32 Coste de componentes.	164
Tabla 33 Coste de personal.	164
Tabla 34 Coste total.	164

1. RESUMEN

Este proyecto consiste en el diseño e implementación de convertidores DC/DC a partir del dispositivo *Semiteach-IGBT* para docencia en Electrónica de Potencia. De este modo, los alumnos pueden realizar pruebas experimentales en una plataforma real de los contenidos teóricos vistos en clase o simulados.

Mediante técnicas de Modulación por Ancho de Pulsos (PWM) se gestiona la apertura y cierre de los interruptores del dispositivo *Semiteach-IGBT*. Para la generación de estas señales de control se ha utilizado un dispositivo *Field Programmable Gate Array* (FPGA) de Xilinx. En concreto, en este Trabajo Fin de Grado (TFG) se ha diseñado un circuito de aislamiento y acondicionamiento de las señales PWM de salida de la FPGA y el circuito de potencia. Por otro lado, se ha realizado un estudio del conexionado del dispositivo *Semiteach-IGBT* y diseñado una carga RLC variable que se conectará a la salida del equipo. Asimismo, se ha propuesto un conjunto de prácticas orientadas a la experimentación de los alumnos en el laboratorio de la asignatura de Electrónica de Potencia.

Palabras clave: Convertidores DC/DC, *Semiteach-IGBT*, acondicionamiento, PWM, conexionado.

2. Abstract

This project consists in the design and implementation of DC / DC converters with a Semiteach-IGBT device for teaching in Power Electronics. In this way, students can make experimental tests on a real platform of the theoretical contents studied in class.

Using techniques of pulse-width modulation (PWM) it allows the control of the Semiteach-IGBT's switches. To generate these control signals it uses a device Field Programmable Gate Array (FPGA) from Xilinx. Specifically, in this Final Project (TFG) an isolation and conditioning circuit between the PWM output signals of the FPGA and the power circuit has been designed. Additionally, the study of the connection of Semiteach-IGBT device is presented and a variable load RLC to be connected to the output of the device has been designed. Furthermore, a set of experiments to guide the students in the laboratory of a Power Electronics course has been proposed.

3. RESUMEN EXTENDIDO

Este proyecto permite la realización de pruebas, en una plataforma real, de distintas configuraciones de convertidores DC/DC gracias al dispositivo comercial Semiteach-IGBT [Semiteach-IGBT, 2015]. Este trabajo está orientado a la docencia, su objetivo es la comprensión, por parte de los alumnos, de los circuitos de conversión eléctrica a través de la experimentación.

La metodología que se propone seguir se refleja en el artículo [Santos, 2011], en él se pueden distinguir los tres pilares sobre los que se desarrolla la enseñanza y la investigación:

- Estructura teórica: formada tanto por los conceptos teóricos específicos de la materia de Electrónica de Potencia como por todas aquellas disciplinas que la sustentan (por ejemplo, Electrónica Analógica y Digital) y complementan (por ejemplo, Control Electrónico).
- Estructura computacional: se refiere a las herramientas de simulación, MATLAB en este trabajo, en un TFG previo [Galindo, 2014] se ha diseñado una aplicación específica para el estudio de los convertidores DC/DC que permite variar parámetros característicos (valor de los componentes electrónicos, frecuencia, ciclo de trabajo) de las distintas topologías de convertidores y comprobar su funcionamiento a través de las señales que se obtienen de la simulación. La interfaz que se ha creado acerca al alumno al diseño de circuitos de una forma más simple e intuitiva.
- Estructura experimental: se implementan los convertidores de potencia a partir de la conexión de un conjunto de circuitos comunes (circuito de generación de señales, Semiteach-IGBT, carga RLC, sistema de medida).

Este proyecto parte de uno anterior [Galindo, 2014] que permite al alumno configurar algunos parámetros y visualizar la respuesta del convertidor a través de una interfaz gráfica diseñada en Matlab (GUI). Una vez definidos los parámetros del convertidor y especificada la estrategia de control PWM, la herramienta gráfica permite obtener un archivo .bit de configuración en FPGA para generar físicamente dichas señales PWM que controlarán el equipo de potencia Semiteach-IGBT.

A través de la FPGA se podrán modificar el ciclo de trabajo y la frecuencia en tiempo real con los interruptores definidos, el alumno podrá variar esos parámetros sin necesidad de modificar el programa. Estos nuevos valores son visualizados en un display.

Este TFG está constituido por cuatro fases:

1. Diseño del circuito de adaptación de señales entre la FPGA y el dispositivo *Semiteach-IGBT*.
2. Diseño y montaje de la carga RLC.
3. Estudio de las conexiones entre el Semiteach-IGBT y la carga RLC para realizar las configuraciones de convertidor DC/DC.
4. Propuesta de prácticas de laboratorio.

La necesidad del circuito de adaptación es requerida por el equipo Semiteach-IGBT ya que demanda unos niveles de tensión superiores a los que proporciona la FPGA. Además se consigue un aislamiento eléctrico entre la FPGA y el circuito de potencia protegiendo de sobretensiones a ésta primera. También permite la conexión entre la FPGA y el equipo Semiteach-IGBT mediante conectores BNC (*Bayonet Neil-Concelman*).

Éste circuito está formado por un optoacoplador (HPLC 2231, véase [Avagotech, 2015]) que proporciona tensiones de salida de hasta 20 Voltios y con un tiempo de respuesta de 0,3 μ s. En esta aplicación se necesitan tensiones de salida de 15 Voltios y se trabaja con frecuencias del orden de decenas de kHz por lo que el optoacoplador elegido cumple con las condiciones necesarias.

Se propone una carga, formada por elementos discretos y configurables. El conexionado se realiza externamente para poder probar distintas topologías de convertidores DC/DC. La elección de los componentes se realiza en base a las tensiones y corrientes que deben ser soportadas y al funcionamiento en modo de conducción continua o discontinua.

La carga está formada por circuito RLC, dos resistencias, dos condensadores y dos bobinas que mediante su correcta conexión permiten obtener las configuraciones requeridas.

Por último, se realiza un estudio del conexionado del Semiteach-IGBT y las necesidades eléctricas del mismo. Se llevan a cabo una serie de pruebas que verifiquen el correcto funcionamiento del convertidor a partir de la variación de la frecuencia, ciclo de trabajo y la carga. Se comprueba que el circuito completo pueda trabajar en Modo de Conducción Continua (MCC) y Modo de Conducción Discontinua (MCD) para el puente simple y modo unipolar y bipolar para el puente en H.

Además, el proyecto incluye un conjunto de prácticas orientadas a la experimentación en el laboratorio de Electrónica de Potencia donde los alumnos deberán tomar los datos necesarios para realizar una comparativa de las señales obtenidas por simulación y las experimentales.

Así se refuerza el aprendizaje y la motivación de los alumnos mediante la aplicación práctica de los conceptos teóricos vistos.

La dinámica de trabajo por parte del alumno será por tanto:

1. Comprensión y estudio de los convertidores.
2. Simulación de los convertidores como refuerzo del primer punto.
3. Programación de la FPGA con los archivos proporcionados para la generación de las señales PWM.
4. Estudio y conexión del equipo Semiteach-IGBT.
5. Conexión del equipo Semiteach-IGBT, la carga y el circuito de adaptación.
6. Alimentación del sistema.
7. Toma de medidas.
8. Redacción de la memoria del laboratorio.

4. MEMORIA



4.1 INTRODUCCIÓN

4.1.1 Antecedentes y estado actual del tema

La importancia de la Electrónica de Potencia dentro de la rama eléctrica de la ingeniería reside, según [Jacinto M. Jiménez-Martínez, 2015], en sus múltiples aplicaciones, avances en la tecnología de semiconductores, nuevas aplicaciones en microelectrónica y equipos electrónicos industriales de potencia, como controladores de velocidad variable para motores, sistemas de alimentación ininterrumpida, robótica, coches eléctricos.

Centrándose en las aplicaciones de los convertidores DC/DC estudiados en este TFG, son utilizados como fuentes de alimentación reguladas o *drivers* de motores de continua. Normalmente, la entrada a los convertidores es una tensión continua no regulada obtenida de la rectificación de la tensión alterna de la red. Esta tensión fluctúa como consecuencia de los cambios existentes en la misma. Los convertidores DC/DC conmutados sirven para convertir una entrada continua no regulada en una salida continua controlada del nivel de tensión requerido.

Cada topología está enfocada a una aplicación. Así, el convertidor reductor se emplea en fuentes de alimentación reguladas y en el control de velocidad de motores de continua. El convertidor elevador, tiene aplicaciones en fuentes de alimentación de continua reguladas y en el frenado regenerativo de motores de continua. El convertidor reductor-elevador se emplea en la regulación de fuentes de alimentación, en las que se desea una tensión de salida con polarización negativa con respecto al terminal común a la tensión de entrada. El puente en H tiene tres aplicaciones fundamentales: *drivers* de motores de continua, conversión CC/AC (sinusoidal) monofásica en fuentes de alimentación ininterrumpidas y conversión CC/AC (frecuencia intermedia elevada) en fuentes de alimentación conmutadas de continua aisladas por transformador.

4.1.2 Visión general y recopilación de objetivos del trabajo

Este TFG se desarrolla en el seno del proyecto de innovación docente “Diseño e implementación de nuevas tecnologías aplicadas a la docencia en titulaciones de Ingeniería Electrónica” ref. UAH/EV712.

El grado de complejidad de la asignatura de Electrónica de Potencia es elevado como consecuencia de la cantidad de áreas que la sustentan. El laboratorio puede ayudar a los alumnos a asimilar los conceptos teóricos a partir de la realización de pruebas experimentales.

La simulación de circuitos permite al alumno iniciarse en Electrónica de Potencia y empezar a trabajar con los circuitos que más adelante probarán, sin riesgo de dañar los equipos. El anterior proyecto [Galindo, 2014] recoge la parte *Software* de simulación y la generación de señales PWM. Este TFG continúa con la parte *Hardware*, con el diseño e implementación de un circuito de adaptación, y el estudio del conexionado del sistema de generación de señales (FPGA y circuito de adaptación) con el equipo Semiteach-IGBT y la carga.

4.1.3 Estructura del documento

Este TFG se compone de nueve apartados. A continuación, se dan unas pinceladas sobre qué compone cada uno de ellos.

El primer apartado es un breve resumen a nivel introductorio. El segundo, es la traducción al inglés del primer apartado.

En el tercer apartado se realiza un resumen más detallado sobre el tema y las fases de las que se compone el trabajo.

El cuarto, cuerpo del TFG, está compuesto por varios subapartados donde se explican detalladamente las bases teóricas y el desarrollo de los montajes. Una introducción, apartado 4.1, justifica la importancia del estudio de los convertidores y sitúa el estado actual del campo de Electrónica de Potencia en la docencia. Se explica el funcionamiento del equipo Semiteach-IGBT, desglosando cada parte que lo conforma, en el apartado 4.2. Se expone el diseño y montaje del circuito de adaptación en la sección 4.3. Las bases teóricas sobre convertidores DC/DC, apartado 4.4.1, introducen la elección de los componentes pasivos, apartado 4.4.2, y la adaptación para cada topología, sección 4.4.3-6. Se recogen los resultados prácticos obtenidos para la realización de este TFG en la sección 4.5. Finalmente, se proponen un conjunto de prácticas para que los alumnos realicen en el laboratorio en el apartado 4.6.

Los diagramas aparecen en el quinto apartado. Donde se esquematiza el nexo entre cada equipo que conforma el sistema completo.

En el sexto apartado se recoge el pliego de condiciones. Las características que deben cumplir los equipos de forma individual para que funcione el conjunto correctamente.

El resumen económico o presupuesto se encuentra en el séptimo apartado.

Se ha realizado un manual de usuario que explica cómo realizar todas las conexiones a bajo nivel de cada topología en el octavo apartado.

El noveno, y último apartado, se recoge la bibliografía utilizada a lo largo de todo el TFG.

4.2 FUNCIONAMIENTO DEL EQUIPO DE POTENCIA SEMITEACH-IGBT

4.2.1 Introducción

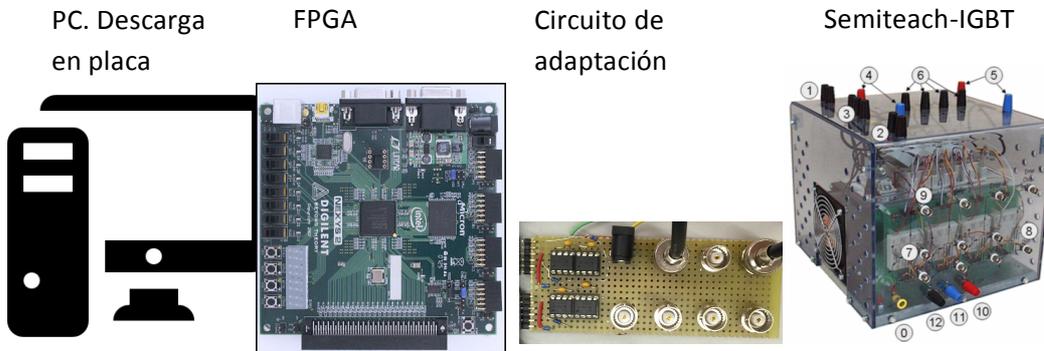


Figura 1 Esquema completo del sistema DC/DC.

Según refleja el esquema de la Figura 1, más detallado en el apartado en el apartado 5. Diagramas, primero se generan el código de descarga en la FPGA a través del PC. Las señales PWM de salida de la FPGA se amplifican con el optoacoplador para elevarlas a los 15V necesarios para excitar los *drivers* del Semiteach-IGBT y se realizan las conexiones entre el Semiteach-IGBT y la carga según la topología deseada.

El sistema de potencia Semiteach- IGBT [Semiteach-IGBT, 2015] está formado por:

1. *Interfaces* y conectores
2. Componentes del Semiteach-IGBT:
 - a. Sensor de temperatura y ventilador
 - b. *Drivers*
 - c. Rectificador SKD 51/14
 - d. Módulos IGBT SKM 50 GB 123 D
 - e. Condensadores de filtrado

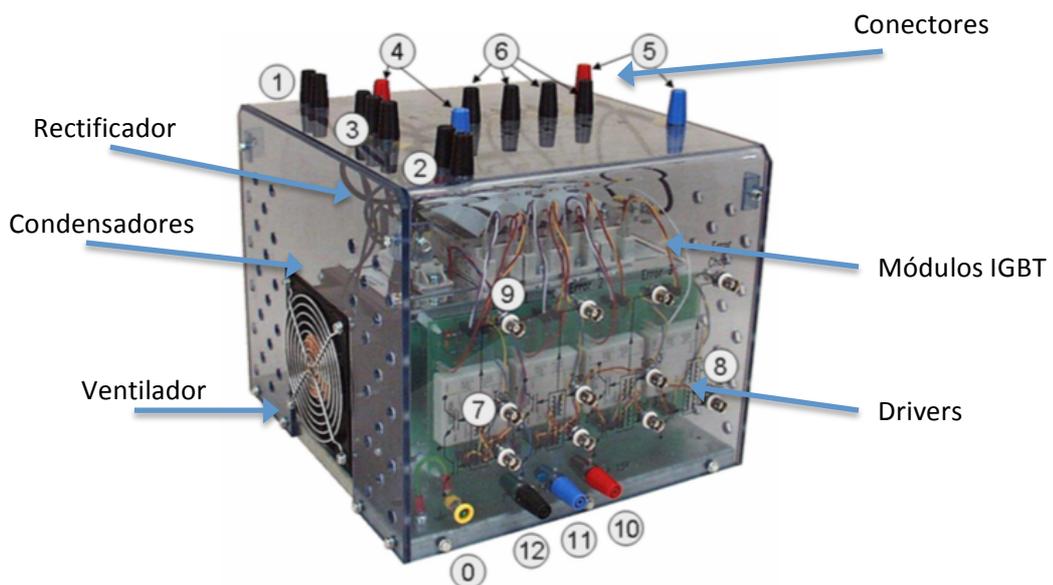


Figura 2 Elementos del Semiteach- IGBT. [Semiteach-IGBT, 2015]

A continuación, se explican en detalle las distintas partes que configuran el equipo Semiteach-IGBT.

4.2.2 Estructura del módulo, *interface* con el exterior

Para evitar daños en el convertidor y por seguridad del operador, se recomienda seguir las siguientes instrucciones:

- Se debe controlar siempre la tensión en la batería de condensadores. No deberá superar nunca el valor máximo de 750Vdc, ya que no hay ninguna protección contra sobretensiones de Corriente Continua (CC) integrada en el Semiteach-IGBT. Después de las pruebas, los condensadores pueden permanecer cargados durante un par de minutos. Hay que considerar que el límite de tensión CC nunca deberá ser superado cuando se diseña la unidad de control.
- Al encender el equipo, debe insertarse un dispositivo de precarga (una bobina de choque o una resistencia) para evitar que circulen corrientes elevadas.
- No se recomienda transportar o mover el equipo mientras está conectado eléctricamente.
- La señal de error de los *driver* debe tenerse en cuenta en el control del proceso. Al conectar las señales de mando, es preferible usar una pulsera de protección anti-estático.
- La corriente máxima permitida (30 A) no debe ser superada.
- Se recomienda conectar un sistema que abra el circuito entre la tensión de alimentación y la del convertidor.
- Hay un contacto térmico conectado al disipador, próximo al punto más caliente, para desconectar el circuito en caso de un calentamiento anormal del disipador. Debe ser conectado en serie con la alimentación de los IGBTs para que funcione como un circuito de protección.

4.2.2.1. Interfaces y conectores

a. Observación preliminar

A pesar de que el equipo Semiteach-IGBT ha sido diseñado con el fin de evitar todo riesgo eléctrico por contacto, la alta tensión de los conectores puede ser letal. Las conexiones deben realizarse con la precaución de haber considerado todas las medidas de seguridad. En particular, se debe revisar la integridad de todos los cables antes de realizar las pruebas.

Por razones de seguridad, no hay acceso directo a las conexiones de puerta-emisor en niveles de alta potencia, tensión de las señales de activación de los IGBT.

Si se desea controlar la carga-descarga de la puerta del IGBT, retirar las tapas laterales con la fuente de alimentación desconectada. Tener en cuenta que sin las cubiertas, existe el riesgo de descarga eléctrica. Solo personas cualificadas podrán trabajar en el equipo con las cubiertas retiradas.

b. Cómo integrar el banco de condensadores en la aplicación

Las salidas del rectificador no están conectadas directamente a la batería de condensadores, y no se recomienda hacerlo. Para evitar la circulación de alta corriente, que puede destruir los condensadores, es necesario colocar una resistencia de precarga (que podría ser obviada después de la carga de los condensadores), o una bobina de choque entre el rectificador y los condensadores.

En primer lugar se debe conectar el *driver* de suministro.

Cada *driver* genera una señal de error que conviene monitorizar. La señal de error debe indicar la ausencia de error (debe estar a 15V). Si no es el caso, hay algún defecto. Puede ser que la tensión del *driver* sea inferior a 13 V. Sobre este punto, se profundiza en el apartado 4.2.3 Drivers IGBT.

A continuación, se debe encender la alimentación. Es conveniente, aumentar gradualmente la tensión empleando un auto-transformador. De lo contrario, utilizar un elemento pasivo de carga entre el rectificador y el banco de condensadores.

4.2.2.2 Componentes del Semiteach-IGBT

a. Sensor de temperatura y ventilador

Como se explicará más adelante en detalle, es fundamental disipar las pérdidas generadas por la transferencia de energía en los semiconductores. Para ello, éstos se colocan sobre un disipador de calor de aluminio (el aluminio es eficiente en la compensación térmica de un conductor metálico, tiene un precio razonable, es fácil de industrializar), el calor se disipa desde el semiconductor de potencia al aluminio por conducción. En la mayoría de casos, debido al costo, los disipadores de calor utilizados en electrónica de potencia son de tipo extruido. El disipador integrado en este dispositivo es un P3/ 250, lo que significa que tiene un perfil P3 extruido de 250 mm de largo. La característica térmica principal del disipador es: su resistencia térmica, que se define como el incremento de temperatura para una disipación de potencia de 1W.

Para reducir la transferencia de energía del disipador de calor de aluminio al aire, el sistema integra un ventilador que hace circular una corriente entre las aletas del disipador forzando la convección. El disipador de calor genera una caída de presión en el flujo de aire función de su geometría y longitud. El ventilador se define por la curva característica de la presión frente al flujo, véase la Figura 3.

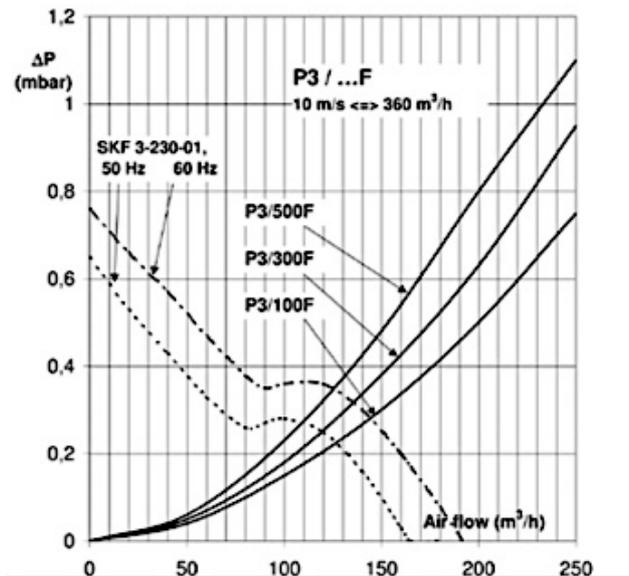


Figura 3 Curva característica del ventilador, presión frente al flujo. [Semiteach-IGBT, 2015]

El ventilador puede trabajar a 50 o a 60 Hz, pero su rendimiento se ve modificado ligeramente como puede observarse en las curvas de la Figura 3. Se puede determinar, aproximadamente, el punto de trabajo (flujo de aire, presión de trabajo) a partir de la intersección entre la curva de caída de presión del disipador de calor con la curva que relaciona la presión y el flujo del ventilador. Este punto proporciona la estimación del flujo de aire dentro de las aletas del disipador de calor. Se debe tener en cuenta un margen de seguridad, por si acaso se obstruyera el canal de aire por otros elementos, esto puede producir una caída de presión y reducir la potencia de salida del ventilador.

b. Driver SKHI 22 A-R

Sus funciones son:

- Amplificar la señal lógica de ON/OFF y permitir la circulación de picos elevados de corriente (algunos amperios) al conmutar la puerta del IGBT. Aumentar el rendimiento eliminando el ruido de la señal de entrada, si es necesario. Esta corriente se inyecta en la puerta del IGBT a través de las resistencias R_{GON} y R_{GOFF} de la Figura 4, fijadas por el usuario y que determinan la respuesta dinámica del IGBT.
- Monitorizar errores como pueden ser una fuente de alimentación de bajo voltaje o un cortocircuito. Los cortocircuitos se detectan gracias a la monitorización de V_{CE} (Figura 5), la caída de tensión entre el colector y el emisor del IGBT. Si la corriente aumenta en exceso, la tensión $V_{CE SAT}$ se hace mayor. Los valores de los parámetros R_{CE} y C_{CE} definen los tiempos de retardo para la comparación con la referencia interna V_{CESAT} real. Después de la detección del error, el *driver* debe tener una respuesta adecuada, el IGBT debe abrirse.
- Aislar el circuito primario del secundario. Esto evita que el lado de alta potencia afecte al de baja, lo que podría ser peligroso. Sin embargo, permite que la señal de control se transmita entre ambas partes. Es una cuestión de seguridad y fiabilidad.

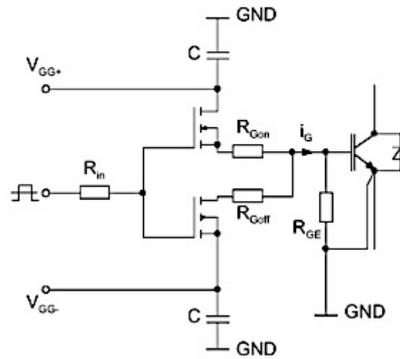


Figura 4 Esquema del IGBT. [Semiteach-IGBT, 2015]

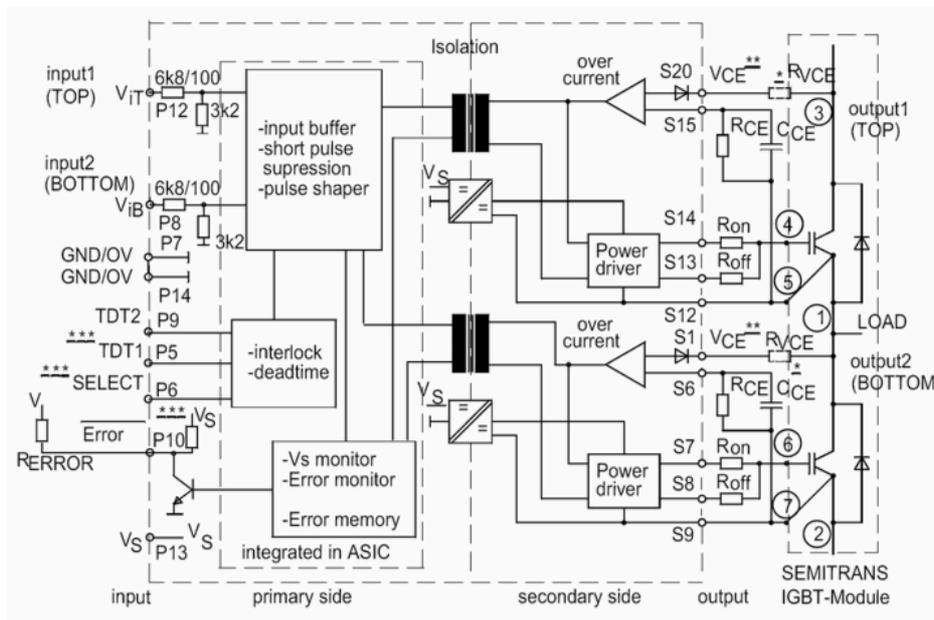


Figura 5 Esquema del driver. [Semiteach-IGBT, 2015]

Los *drivers* se basan en tres módulos SKHI 22 A-R, cada uno controla una rama del inversor (tanto la rama superior, “Top”, como la rama inferior, “Bottom” de cada módulo del IGBT).

El SKHI 22 A-R se debe alimentar entre 0V y 15V y la fuente debe ser capaz de entregar una corriente superior al consumo de los *drivers* (160mA).

La señal de error es de lógica negativa, es decir, que la señal toma el valor 15V cuando no se ha producido ningún error. Se debe monitorizar esta señal. Si se detecta alguna condición de fallo, el *driver* se detiene y los pulsos de la señal de entrada se ignoran. El reinicio del *latch* de error se restablece forzando ambas entradas a 0, y eliminando la causa de error. Después de 9µs, la señal de error vuelve a 15V.

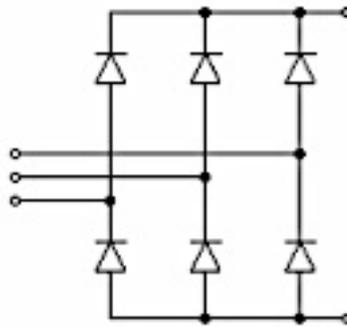
Se debe tener en cuenta que los *driver* son independientes entre ellos. Resulta necesario tomar todas las precauciones para apagar el sistema cuando se detecta una condición de error. El SKHI 22 A-R está equipado con una resistencia interna pull-up de 10KW. Las señales de entrada al *driver*: entre 0V y 15V estabilizan la fuente de alimentación (conectores tipo banana) y la señal C-MOS (entre 0V y 15V) de control de los IGBTs (conectores BCN).

c. Rectificador SKD 51/14

Es un rectificador trifásico basado en diodos, Figura 6, módulo de potencia aislado. No se debe utilizar para una red mayor de 440Vac. Se puede conectar en configuración monofásico, dejando una rama del rectificador desconectada.



(a)



(b)

Figura 6 (a) Rectificador trifásico. (b) Circuito del rectificador trifásico. [Semiteach-IGBT, 2015]

d. Módulos IGBT SKM 50 GB 123 D

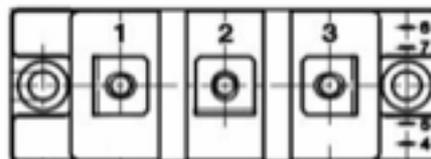
Cada uno de los módulos forman una rama del inversor. Están formados por 2 IGBTs con un diodo en antiparalelo, conectados en serie, el punto medio de dicha conexión es el terminal 1 del *driver* de la Figura 7. El colector del IGBT superior es el terminal 3 y el emisor del IGBT inferior es el terminal 2.

Ante una señal de +15V, se fuerza el cierre (estado de conducción) entre la puerta (terminal 4 - terminal 6) y el emisor asociado (terminal 5 - terminal 7, respectivamente) y se fuerza su apertura (estado de corte) frente una señal de -15V en los mismos terminales. Estas tensiones de la señal de control son proporcionadas por el SKHI 22 AR, a través de una resistencia adicional en la puerta cuyo valor es de 30 ohmios. Estas resistencias están soldadas a la placa del circuito impreso que contiene los *drivers*. El propósito de esta resistencia es limitar la velocidad de establecimiento de la corriente por la puerta, y, por consiguiente, evitar sobretensiones entre emisor-colector debidas a la inductancia parásita. Por otra parte, una resistencia elevada en la puerta aumenta las pérdidas de conmutación. El valor elegido es siempre un equilibrio entre la protección del IGBT y las pérdidas admisibles. La elección del

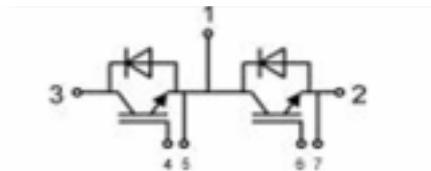
este valor tendrá una influencia significativa en el espectro dV/dt , que tiene una influencia real sobre las características de la compatibilidad electromagnética (EMC) del convertidor. La elección de la resistencia de puerta es de vital importancia.



(a)



(b)



(c)

Figura 7 (a) Módulo IGBT. (b) Esquema del módulo IGBT. (c) Circuito del módulo IGBT. [Semiteach-IGBT, 2015]

e. Condensadores de filtrado

Los condensadores de filtrado son condensadores electrolíticos, su valor individual es 2200mF/400V, dos van conectados en serie y dos en paralelo. El condensador equivalente del bus DC completo es 1100 μ F/800V.

Teóricamente, este valor está determinado por la calidad de filtrado deseada (capacidad/tensión). En la práctica, para la tecnología electrolítica, la corriente RMS (*Real Mean Square*) admisible en los condensadores es el principal parámetro que determina el tamaño, los fabricantes suelen colocar más condensadores de los que requiere la limitación de corriente. El valor de la corriente depende de la aplicación, y del valor máximo permitido por los condensadores es: 19,1A a 40°C o 8,2A a 85°C. La experiencia demuestra que este dimensionamiento es válido para casi todas las aplicaciones en el rango de potencia en el que opera el Semiteach-IGBT.

¿Por qué se limita la corriente en los condensadores?

El modelo equivalente de un condensador es el siguiente:

Para una corriente dada, las pérdidas son aproximadamente $R_{se}I^2$, Figura 8. El LTE (Tiempo de Esperanza de Vida) es altamente dependiente de la temperatura del punto caliente, de acuerdo a la ecuación: $Kx2^{\frac{T_{max}-T_{hs}}{10}}$, donde T_{max} es la temperatura máxima permitida y T_{hs} la temperatura del punto caliente (temperatura interior). Alcanzar un valor interno de más de 85 a 90°C puede no solamente reducir considerablemente la vida útil del producto, sino que también puede dar lugar a riesgos de explosión.

Existen diferentes tecnologías para la fabricación de condensadores. El equipo Semiteach-IGBT tiene condensadores electrolíticos, se ajustan al rango de potencias y tensiones en aplicaciones de electrónica de potencia (de 1KW a 1MW y de 200 Vdc a 1000Vdc) aunque la tecnología más empleada en la actualidad es el propileno. Los condensadores electrolíticos se caracterizan por su alta capacidad, elevada tensión y corriente media. Sus principales limitaciones provienen de una resistencia interna R_{se} relativamente alta, lo que limita la corriente eficaz, que tiene un efecto directo sobre la vida útil. Algunas tecnologías de montaje proponen, para disipar el calor desde el interior del condensador, un dissipador de calor o la creación de un flujo de aire alrededor de los condensadores.

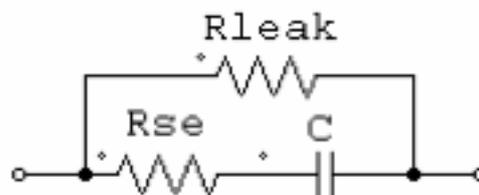


Figura 8 Circuito equivalente de un condensador. [Semiteach-IGBT, 2015]

Cómo conectar los condensadores en serie

Al forzar una tensión constante en los condensadores conectados en serie, el condensador puede considerarse como un circuito abierto, y la tensión está igualmente distribuida entre los condensadores. Sin embargo, una resistencia parásita R_{leak} (Figura 9) produce una corriente de fuga en el interior de los condensadores descargados. En caso de tener dos o más condensadores en serie, el modelo equivalente será un puente divisor cuyo voltaje queda definido por la relación de las resistencias de fuga en serie. Como consecuencia de la variabilidad del valor de R_{leak} , debido a las imperfecciones del condensador y del proceso de fabricación, las tensiones pueden variar ampliamente, lo que lleva a una tensión DC peligrosa en estado estacionario en el condensador.

La aplicación de una tensión continua superior a la tensión nominal del condensador electrolítico puede provocar su destrucción por explosión. Para evitar diferencias de voltaje a través de los condensadores, cada uno de ellos debe estar conectado en paralelo a un resistor de equilibrio (Figura 10), cuyo valor debe ser significativamente menor que R_{leak} (entorno a 1/10). Este valor de resistencia es más preciso y estable, por lo tanto, el equilibrio de tensión es mejor. El principio del proceso de carga se muestra a continuación, con una diferencia de resistencia interna parásita del 50%.

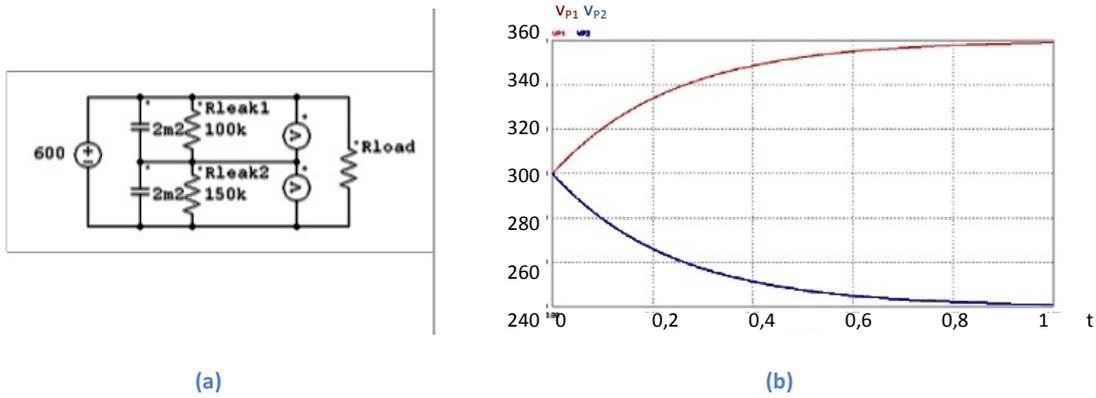


Figura 9 (a)Circuito de condensadores en serie con resistencia parásita. (b) Gráfica de la tensión en las resistencias parásitas. [Semiteach-IGBT, 2015]

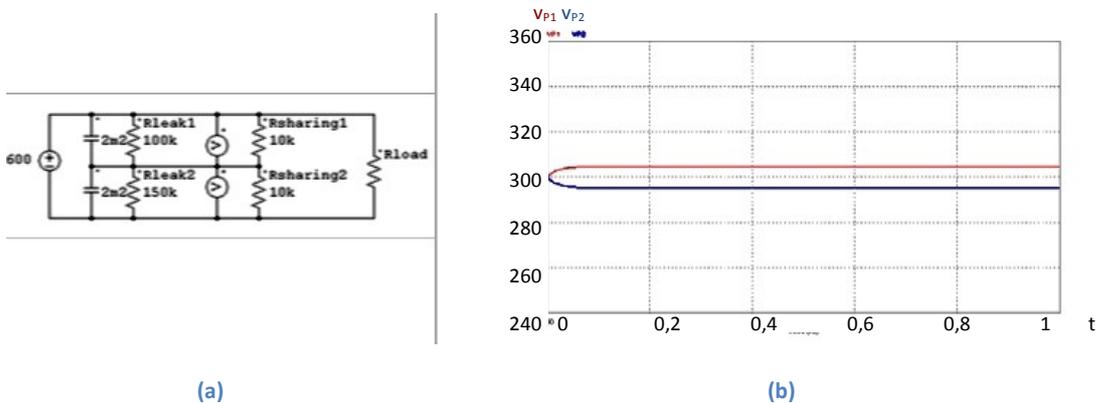


Figura 10 (a)Circuito de condensadores en serie con resistencias de equilibrio. (b) Gráfica de la tensión en las resistencias parásitas. [Semiteach-IGBT, 2015]

Además, por motivos de seguridad, estas resistencias descargan los condensadores cuando no se suministra energía de la red, o a la carga. Sin embargo, es muy recomendable tener un dispositivo de descarga, ya que la constante de tiempo de descarga del condensador es: $22\text{KW} \times 2200\text{mF} = 46,2\text{s}$.

f. Células de conmutación

Si se producen cambios rápidos de corrientes elevadas, aparece una sobretensión que puede destruir el conmutador semiconductor de potencia, cuando supera la tensión máxima nominal (1200V).

El exceso de tensión se produce por la energía almacenada en el campo magnético de la trayectoria de la corriente (por ejemplo, conexiones DC-Link). Está relacionado con el valor de la inductancia parasita total o la inductancia parásita LS ($E=0,5 \cdot LS \cdot i^2$). LS representa la suma de todas las inductancias parásitas, Figura 11 y Figura 12. La tensión ($V=LS \cdot di/dt$) puede exceder la tensión de bloqueo máxima del semiconductor de potencia (V_{CES} , V_{RRM} ...) porque se añade a la tensión del circuito intermedio. La primera medida preventiva que se usa es una inductancia baja.

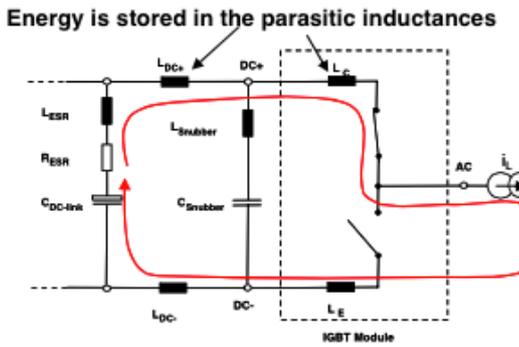


Figura 11 IGBT en estado de conducción. [Semiteach-IGBT, 2015]

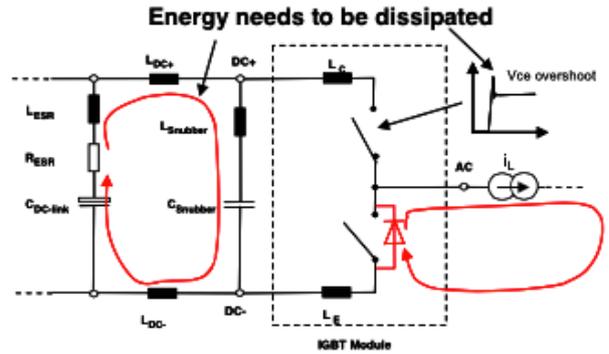


Figura 12 IGBT en estado de corte. [Semiteach-IGBT, 2015]

Condensadores Snubber

Se sitúan lo más próximos posibles al módulo de IGBT's para minimizar la inductancia entre los interruptores y el condensador. La forma de onda de la Figura 13 muestra una comparación de la tensión a través de un IGBT en el paso de ON a OFF, con y sin el condensador snubber.

Se ve claramente el efecto, la reducción del pico de tensión. Las amortiguaciones limitan las sobretensiones durante la conmutación y, como consecuencia, reduce las pérdidas.

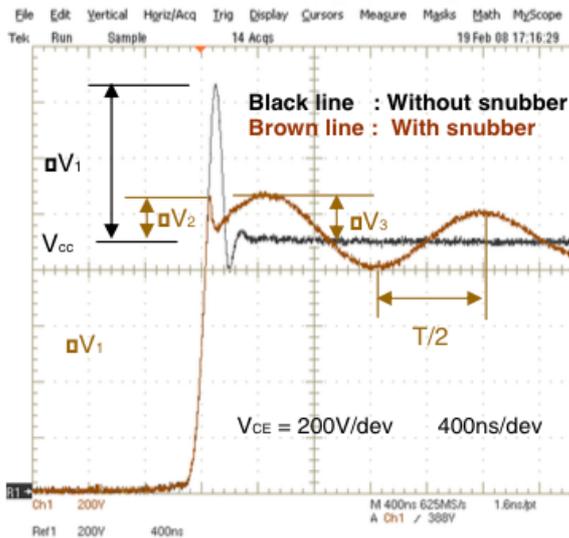


Figura 13 Tensión a través del IGBT en el paso de ON a OFF con y sin condensadores Snubber. [Semiteach-IGBT, 2015]

Barra conectora

Se utiliza una barra conectora de baja inductancia para conectar los condensadores de filtrado del bus DC con el bloque inversor, Figura 14. Los condensadores en DC deben ser considerados como una fuente de tensión ideal. Por lo tanto, la construcción de una barra de bus debe tener el menor valor de inductancia parásita posible.

$$\Delta V_1 = \Sigma L \cdot di_c / dt$$

$$\Delta V_2 = (L_C + L_E + L_{Snubber}) \cdot di_c / dt$$

$$\Delta V_3 \leq \sqrt{\frac{L_{DC-Link} \cdot i_c^2}{C_{Snubber}}}$$

$$f = \frac{1}{T} = \frac{1}{2 \cdot \pi \cdot \sqrt{L_{DC-Link} \cdot C_{Snubber}}}$$

$$\Sigma L = L_C + L_E + L_{DC+} + L_{DC-} + L_{ESR}$$

$$L_{DC-Link} = L_{DC+} + L_{DC-} + L_{ESR}$$

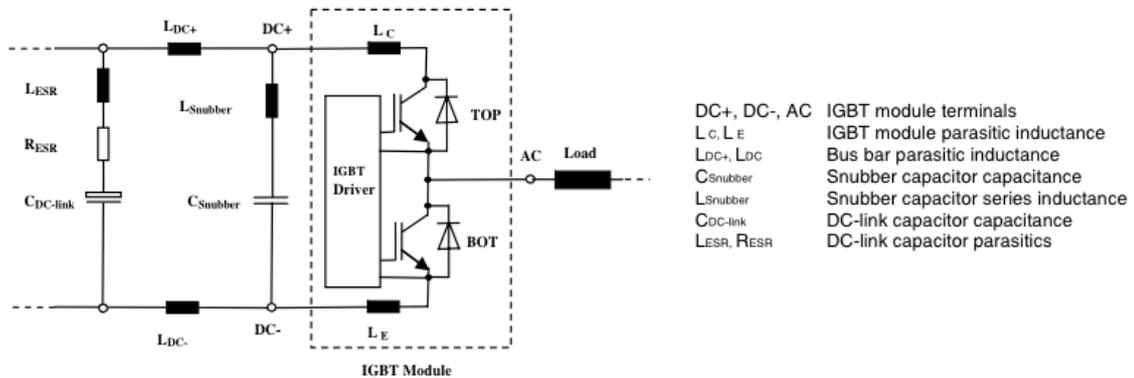


Figura 14 Esquema de la conexión entre los condensadores de filtrado y los IGBT. [Semiteach-IGBT, 2015]

g. Dispositivos de protección térmica

Estado de ON del interruptor de contacto térmico

Haciendo las veces de fusible térmico reutilizable, este es un contacto eléctrico cerrado mecánicamente cuando su temperatura está por debajo del umbral (71°C) y se abre cuando lo supera.

En la práctica, se recomienda conectarlo en serie con la alimentación de potencia para detener la aplicación en caso de sobrecalentamiento. Su propósito es, en general, detectar fallo en el ventilador o una sobrecarga de corriente a largo plazo.

Tras enfriarse, trata de volver a una posición ON, llegando 20°C por debajo del valor umbral.

Sensor de temperatura

El LM335Z de National Semiconductor es un circuito integrado de precisión dedicado a la medición de temperatura. Se coloca en el disipador de calor, tan cerca como sea posible de la fuente de calor (los semiconductores). Este punto de medición sirve como punto de referencia para la temperatura del disipador de calor, T_h . Una posible aplicación es la estimación de las pérdidas de potencia P , gracias a la fórmula: $P = T \cdot R_{th}$, donde T es la diferencia de temperatura entre el disipador de calor y el aire ambiente, y R_{th} es la resistencia térmica del disipador de calor P3/265F (96,2 KΩ/kW).

El aumento del voltaje a través de la sonda es proporcional a la temperatura, en el rango de 10 mV/°C. La curva de la Figura 15 debe ser re-calibrada a 25°C para una mayor precisión. Ésta gráfica da el valor de tensión para una temperatura dada, por lo que la temperatura T_h puede ser identificada en cualquier instante.

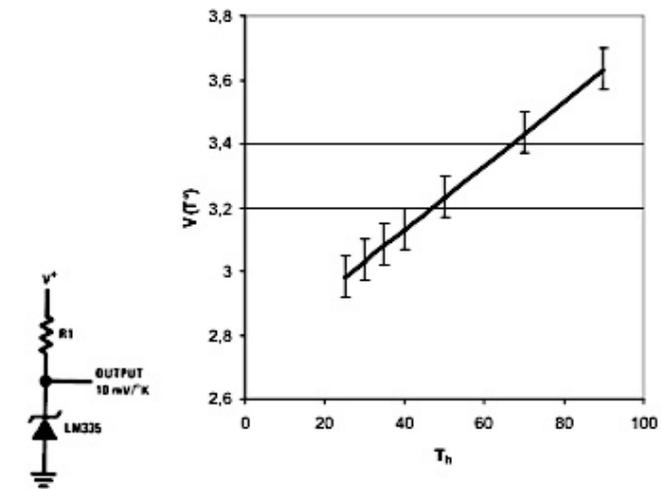


Figura 15 Tensión frente a la temperatura. [Semiteach-IGBT, 2015]

h. Módulo IGBT (Insulated Gate Bipolar Transistor)

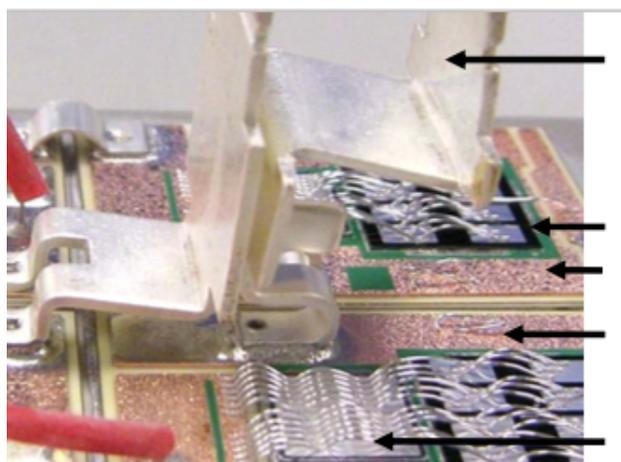


Figura 16 Construcción del módulo IGBT. [Semiteach-IGBT, 2015]

Con el tiempo, el IGBT (Figura 16) se está convirtiendo en un componente muy utilizado. En particular, sus características de tensión, corriente y frecuencia lo hacen idóneo para aplicaciones de accionamiento de motores. El aumento de su rango de tensión hace que sean adecuados para sustituir el *Gate Turn-Off Thyristor* (GTO) en muchas aplicaciones, y los progresos realizados en la reducción de las pérdidas y mejoras del comportamiento de conmutación permite reemplazar el MOS, utilizado a menudo cuando se necesita alta frecuencia, por ejemplo, en inversores resonantes y Sistemas de Alimentación Ininterrumpida (SAI). Incluso tienden a reemplazar los diodos y tiristores en el control y rectificado de señales con bajo contenido armónico y en arranques de motor.

Las razones de su éxito vienen directamente de su estructura.

- Es relativamente fácil de manejar. Al igual que los MOSFET, los IGBT se controlan por tensión, no por corriente. Los controladores se han vuelto mucho más simples y

baratos en comparación, por ejemplo, con los tiristores o *Bipolar Junction Transistor* (BJT).

- Para una tensión determinada (por ejemplo, 600 V) y una corriente dada, el chip de IGBT es más pequeño que los de MOS, como consecuencia de que la capacidad interna de la puerta es más pequeña, por tanto, el poder conductor de la alimentación es más barato. Además, la tensión de saturación (caída de tensión entre el colector y el emisor del transistor) es menor que la del MOS.
- El IGBT se puede encender y apagar.
- Baja corriente de disparo media e instantánea.
- Buenas características (alto voltaje, alta corriente y frecuencia).
- Capacidad de cortocircuito.

Conmutación del IGBT

Es provocada por la carga de la puerta, se realiza mediante la aplicación de un voltaje entre la puerta y el emisor (Figura 17). En una primera estimación, la carga del IGBT se puede aproximar a una red RC donde R es la resistencia de puerta definida por el usuario y C está determinado por la estructura de componentes. En electrónica de potencia, el transistor IGBT se utiliza para la conmutación, no para la amplificación. Por lo tanto, el IGBT sólo funciona en el modo de saturación. Se pone en ON cuando la tensión V_{GE} se hace mayor que un valor umbral (típicamente 5,5 V para el SKM 50 GB 123D). Estos módulos están optimizados para una señal de control de -15V/+15V, que el SKHI 22 A es capaz de entregar, para asegurar la mejor respuesta dinámica del IGBT.

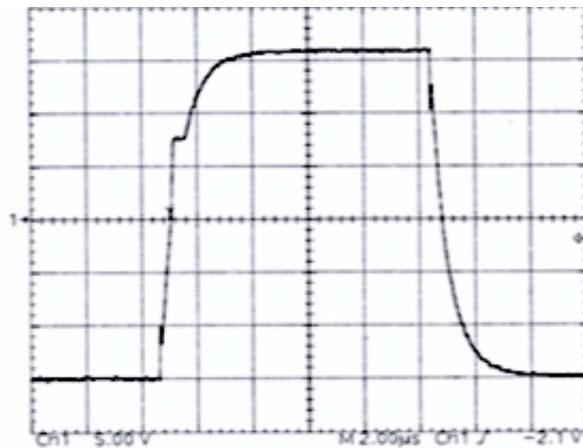


Figura 17 Carga y descarga de la puerta $V_{GE}(t)$, paso de ON a OFF. [Semiteach-IGBT, 2015]

Paso a ON: 0... t_1 (transistor bloqueado)

La corriente por la puerta de la Figura 18(b) aparece mediante la aplicación de la tensión de control. Si la tensión V_{GE} se eleva pero está por debajo de la tensión umbral, no hay corriente por la puerta durante este periodo.

Paso a ON: t_1 ... t_2 (aumento de la corriente por la puerta)

Al alcanzar la tensión umbral V_{GE} en t_1 , Figura 18(a), se enciende el transistor de la Figura 18(c), pasando a estado de ON. La corriente de la puerta se eleva hasta I_L (diodo de libre circulación

ideal) o incluso puede llegar a superar este valor I_L (diodo de libre circulación real) como se observa en la Figura 18(b). Del mismo modo, V_{GE} que está conectada a la corriente de colector en la zona activa por la inductancia g_{fc} donde $I_d = g_{fc} * V_{GE}$, se incrementará hasta el valor $V_{GE1} = I_d / g_{fc}$ en t_2 . Mientras el diodo de libre circulación pueda bloquear la corriente en el instante t_2 , la tensión V_{CE} no descenderá significativamente.

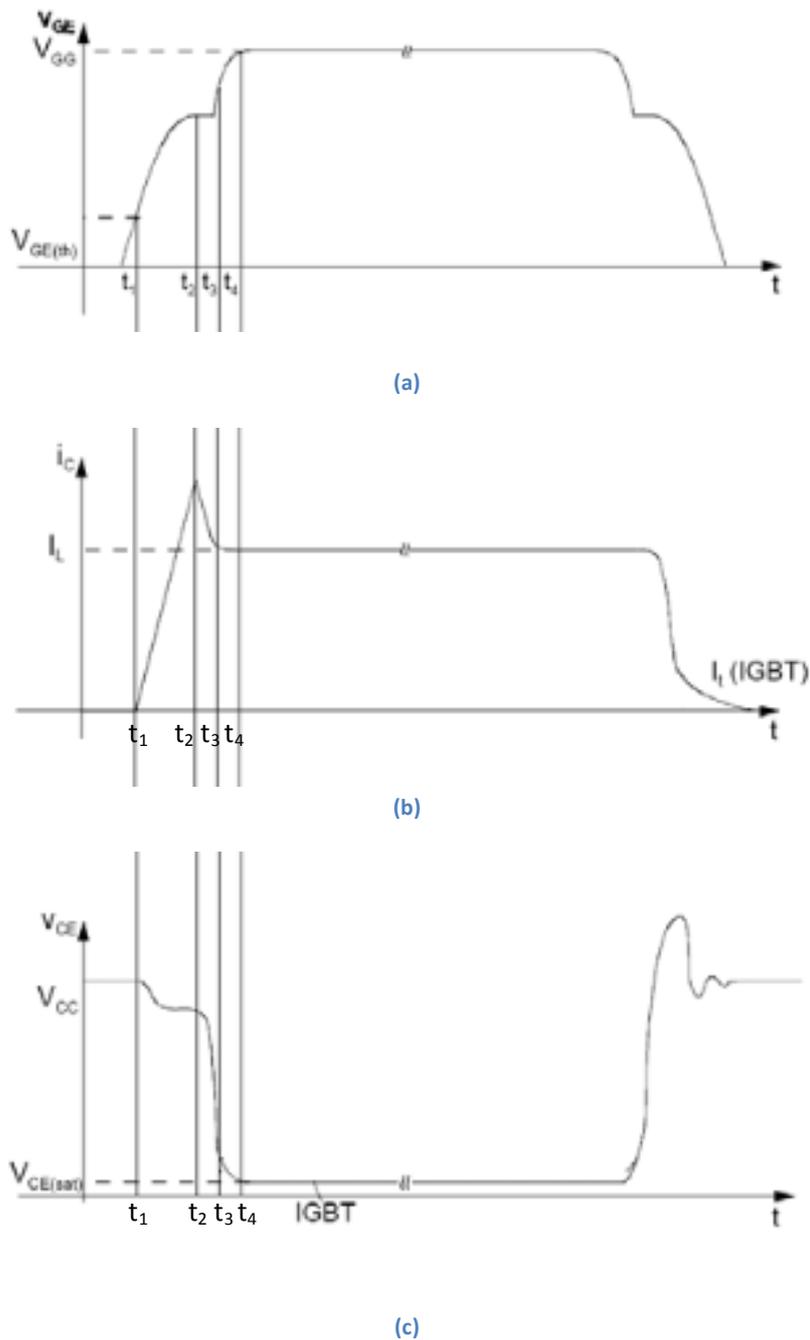


Figura 18 (a) Tensión puerta-emisor. (b) Corriente por el colector. (c) Tensión colector-emisor. [Semiteach-IGBT, 2015]

Paso de $t_2 \dots t_3$ (zona de saturación)

Cuando el diodo de libre circulación está en corte, la tensión V_{CE} se reduce hasta $V_{CE(on)}$ en t_3 . Entre t_2 y t_3 , la corriente de fuga y la tensión de puerta-emisor todavía están acopladas a través

de la transductancia; por lo que, V_{GE} se mantiene constante. Mientras la tensión V_{CE} disminuye, la capacitancia C_{GC} se recarga ($Q_{G3}-Q_{G2}$, carga en el instante t_3 y en el t_2 , respectivamente) gracias a la corriente de puerta i_G .

Paso de $t_3...t_4$ (zona de saturación)

En el instante t_3 , el transistor de la Figura 18(c) está encendido, está en la zona de corte de la curva de la Figura 20, zona ohmica. La tensión V_{GE} y la corriente I_d ya no se acoplan a través de la inductancia g_{fc} . La carga realizada en la puerta ($Q_{Gtot}-Q_{G3}$,) produce un incremento adicional de la tensión V_{GE} hasta V_{GG} (Tensión de control de la puerta). Dado que la resistencia de on R_{CE} (resistencia entre colector y emisor), depende de I_c y V_{GE} , la tensión en estado de on $V_{CE(on)} = I_c * R_{CE(on)}$ puede ser ajustada al mínimo gracias al valor total de la carga Q_{Gtot} de la puerta. Cuanto mayor sea la tensión de colector-emisor V_{CE} (tensión de conmutación), mayor es Q_{Gtot} (carga requerida para alcanzar una cierta tensión de puerta-emisor).

Apagado: $t_4...$

Durante el apagado, los procesos descritos se ejecutan en sentido inverso; la carga de Q_{Gtot} tiene que ser realizada fuera de la puerta, por la corriente de control .

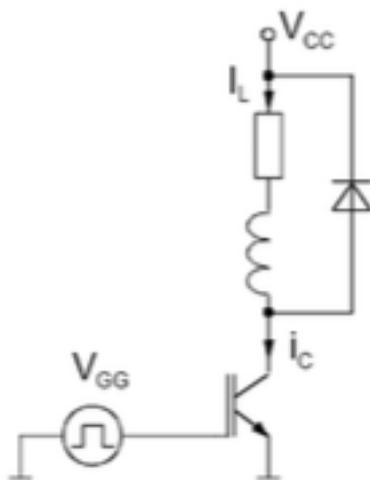


Figura 19 Equivalente de la célula de conmutación. [Semiteach-IGBT, 2015]

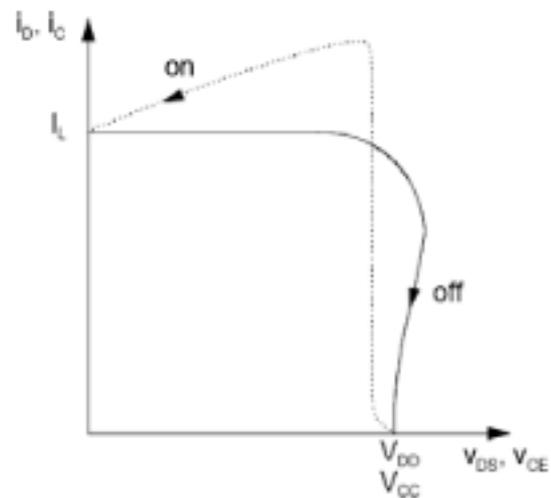


Figura 20 Modelo de conmutación de un IGBT. [Semiteach-IGBT, 2015]

Snubber o snubberless

Como se muestra en la Figura 21, el Área de Funcionamiento Seguro (AFS) de conmutación de un IGBT es cuadrada, lo que significa que no se necesita llevar la tensión a cero antes de volver a aplicar la corriente o tensión inversa. El IGBT se puede conectar a plena corriente y tensión. En cuanto a características de conmutación del IGBT, no se necesita un amortiguador, a menos que haya una necesidad drástica de reducir las pérdidas de conmutación.

Sin embargo, se requiere un amortiguador para hacer frente al cortocircuito y las inductancias parásitas del bucle completo de conmutación. Elementos externos obligan a utilizar un amortiguador que se planteará de acuerdo con el diseño mecánico del convertidor. El condensador amortiguador solo se utiliza para la reducción de las sobretensiones

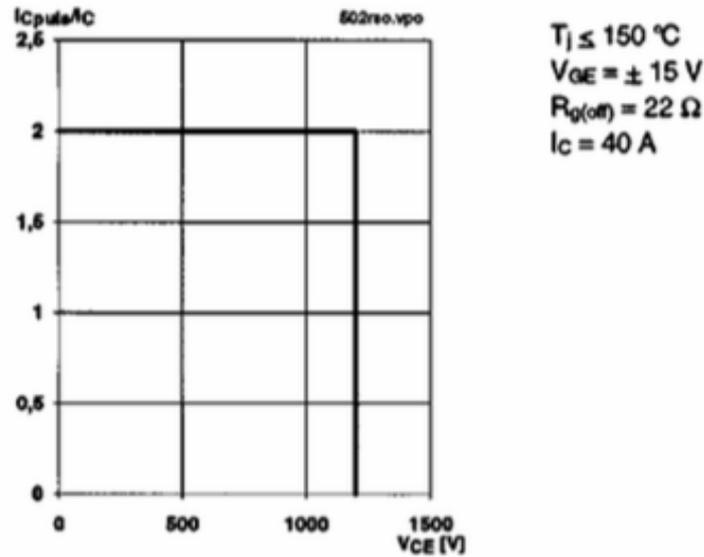


Figura 21 Área de funcionamiento seguro del IGBT. [Semiteach-IGBT, 2015]

La Figura 22 muestra la capacidad del IGBT en cortocircuito. El IGBT es capaz de soportar 10 veces la corriente nominal (10 x 50A para el SKM 50 GB 123 D) a plena tensión DC. Sin embargo, este cortocircuito debe ser detectado por el conductor en menos de 10µs. Durante este periodo, hay riesgo de degradación térmica. El conductor SKHI 22 A tiene como objetivo detectar y abrir el IGBT; el cortocircuito se detecta y se corta en aproximadamente 5µs. En comparación, la reacción de unos fusibles sería cientos de veces más lenta.

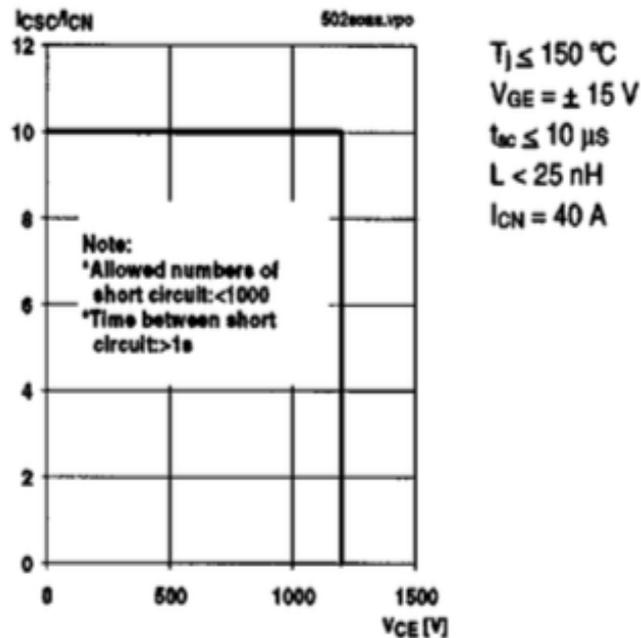


Figura 22 Área de operación segura del IGBT. [Semiteach-IGBT, 2015]

Cálculo de las pérdidas

Origen de las pérdidas:

Las pérdidas son una fuente de energía de calor generado por las imperfecciones dentro de los dispositivos. Podemos identificar diferentes tipos de pérdidas; dinámicas y estáticas, conmutación y las pérdidas de conducción (las pérdidas de bloque siempre se desprecian).

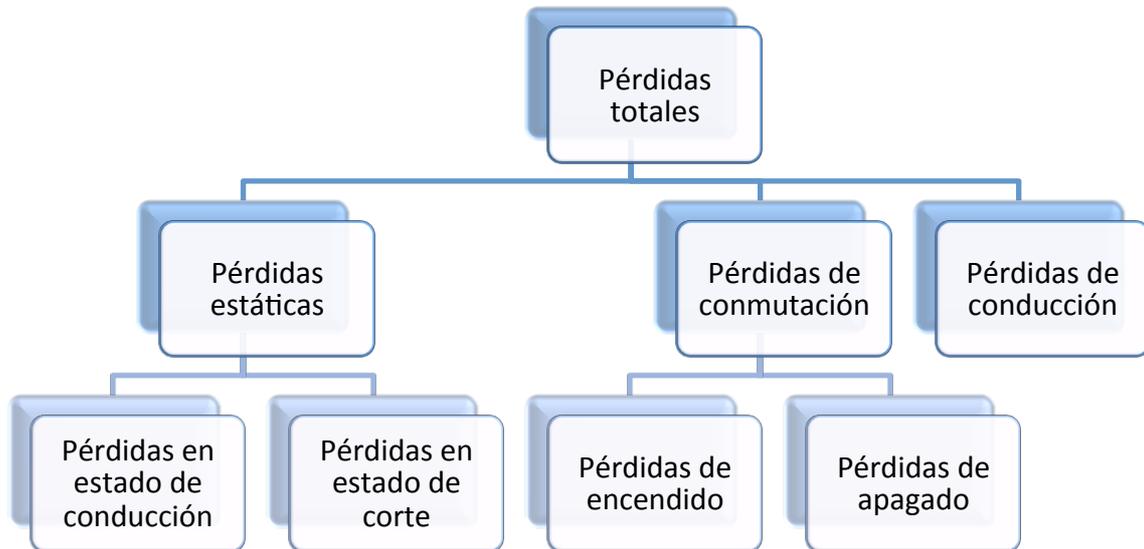


Figura 23 Diagrama de pérdidas del equipo Semiteach-IGBT.

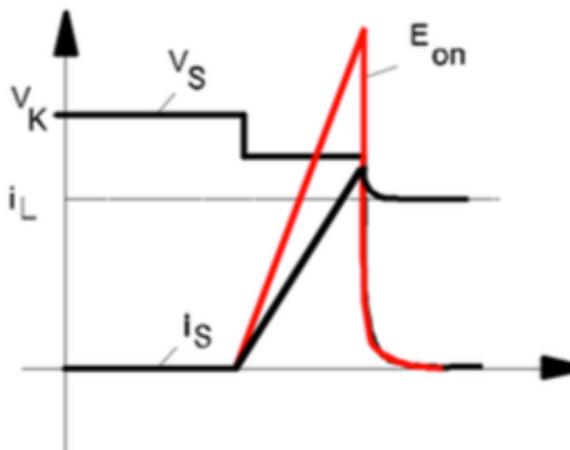


Figura 24 Las pérdidas de encendido son la energía disipada en cada conmutación de paso a On. [Semiteach-IGBT, 2015]

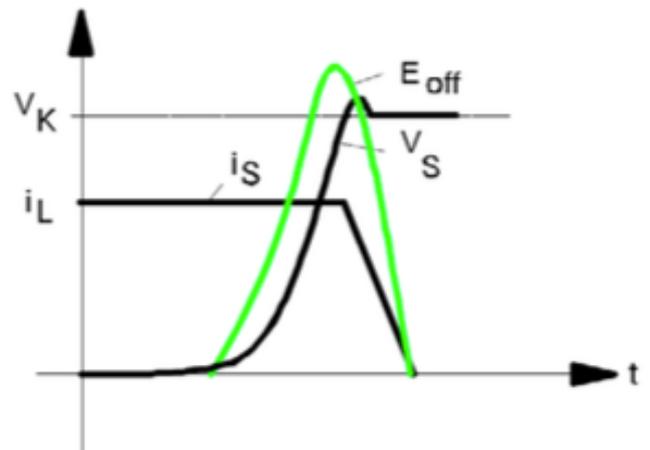


Figura 25 Las pérdidas de apagado son la energía disipada en cada conmutación de paso a Off. [Semiteach-IGBT, 2015]

Uno de los principales aspectos a tener en cuenta en electrónica de potencia es el térmico. Debido a las imperfecciones de los semiconductores, no se producen conmutaciones ideales (Por ejemplo, resistencia infinita en estado de OFF, resistencia nula en estado de ON).

Cuando un dispositivo ve una diferencia de voltaje y una corriente circula a través de él, las pérdidas de potencia que se generan aparecen en forma de calor, se deben anular en la

medida de lo posible. La temperatura de silicio, temperatura de la unión, T_j , nunca debe superar el máximo permitido, T_{jmax} . En caso de superar este límite, hay un gran riesgo de fallo o destrucción de las conexiones, también pueden cambiar las características eléctricas del componente (por ejemplo, aumento de la corriente de fuga en el IGBT abierto).

El valor típico de T_{jmax} es 150°C . Teniendo en cuenta la disparidad de componentes, algunos dispositivo alcanzan temperaturas más elevadas, se debe respetar un margen de seguridad. Por otro lado, la elección de un margen de seguridad demasiado conservador hace que se necesite más silicio y aumente el coste. Para los IGBT es seguro y económicamente viable respetar una temperatura máxima de 125°C en las conexiones. Además las pérdidas reducen la eficiencia. La eficiencia de los convertidores IGBT suele llegar al 95% - 98%.

- Pérdidas de conducción:

Son el resultado del producto de la corriente y la tensión colector-emisor durante el periodo de conducción. Las características estáticas de componentes pueden extrapolarse a partir de la curva Figura 26. En este caso, con $V_{GE} = 15\text{V}$, las curvas se pueden aproximar por dos rectas. La recta media $V_{CE} = V_{CE0} + R_{CE} \cdot I_C$ es equivalente a considerar la disipación de potencia de una fuente de tensión y una resistencia en serie.

La expresión de las pérdidas de energía se convierte en:

$$P = \frac{1}{T} \int_0^{T1} V_{CE0} \cdot i(t) + R_{CE} \cdot i^2(t) dt = \frac{1}{T} \left[V_{CE0} \int_0^T i(t) dt + R_{CE} \int_0^T i^2(t) dt \right]$$

$$= V_{CE0} \cdot I_{av} + R_{CE} \cdot I_{rms}^2$$

Los valores de V_{CE0} y R_{CE} se pueden determinar gráficamente a partir de las curvas y las corrientes dependen de la aplicación.

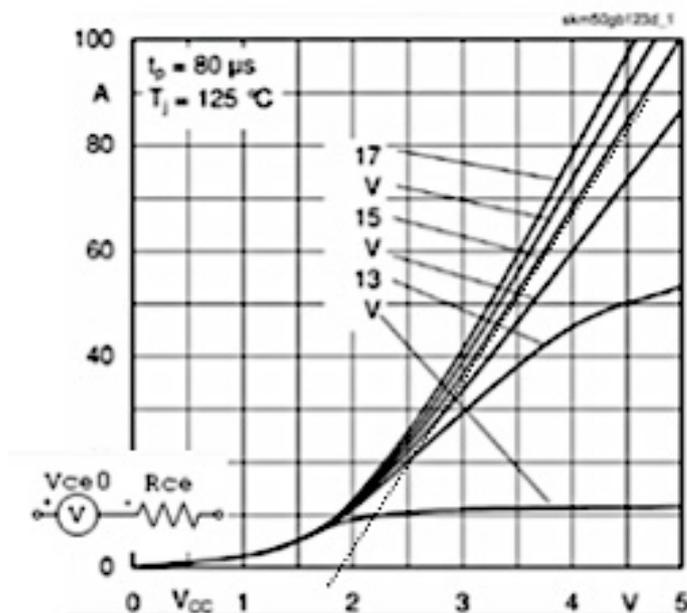


Figura 26 Características estáticas. [Semiteach-IGBT, 2015]

- Pérdidas de conmutación:

Durante las conmutaciones, las pérdidas aparecen debido a el patrón de conmutación, como se explica en la Figura 27. Se debe tener en cuenta la sobre tensión del IGBT en el paso a OFF, se debe mantener por debajo del valor máximo del componente (1200V). La dependencia de la energía disipada frente a la corriente sigue una relación prácticamente lineal, en una primera aproximación se podría decir que son proporcionales.

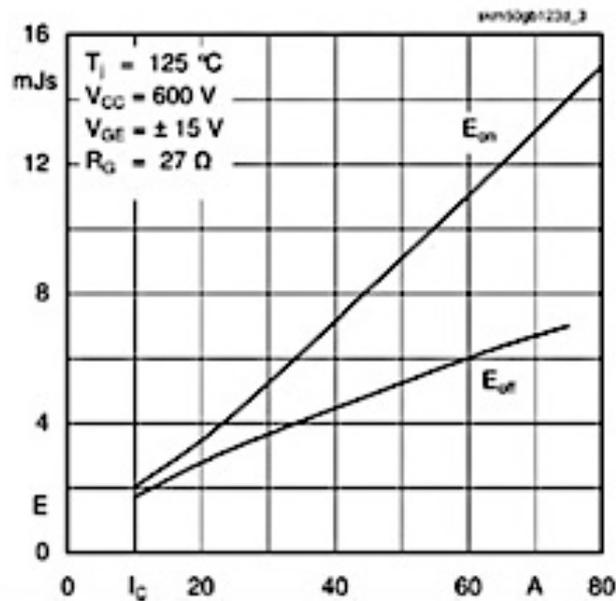


Figura 27 Energía disipada durante las conmutaciones ON (E_{ON}) y OFF (E_{Off}) en el semiconductor IGBT en función de la corriente. [Semiteach-IGBT, 2015]

La energía de conmutación se puede expresar por la ecuación:

$$(E_{ON} + E_{Off})_{(U,Rg)}(I) = K \cdot I$$

Y se puede aproximar por:

$$(E_{ON} + E_{Off})_{(I,Rg)}(U) = K' \cdot U$$

Por lo tanto, para una corriente constante:

$$P = f_{SW} \cdot (E_{ON} + E_{Off}) \text{ donde } k = \frac{(E_{ON} + E_{Off})(50A, 600V)}{50A \cdot 600V} = f_{SW} \cdot I \cdot U \cdot K \text{ para el semiconductor que se emplea.}$$

- Estimación de las pérdidas por temperatura:

Las pérdidas deben ser disipadas para mantener una temperatura segura. Esta es la razón por la que se utiliza un disipador de calor. Cuando un material se somete a una transferencia de calor, podemos definir la resistencia térmica entre dos puntos de ese material como la relación entre el aumento de la temperatura entre esos dos puntos y el poder calorífico. Esta propiedad puede verse como el equivalente eléctrico de la resistencia a la corriente. En la equivalencia térmica / eléctrica:

Temperatura (K) - Tensión (V)

Pérdidas de potencia (W)- Corriente (A)

Resistencia térmica (K/W) – Resistencia (Ω)

Todos los materiales de construcción tienen una resistencia térmica interna, las *interfaces* también añaden una resistencia térmica. Para reducir el efecto de estas resistencias y mejorar la transferencia de calor desde el *chip* al disipador de calor y al ambiente, se aplican las siguientes prácticas:

- Desde el punto de vista térmico, los materiales que forman las interfaces deben ser lo más delgados posibles ya que la resistencia térmica es proporcional al espesor del material.
- Grasa térmica para reducir la resistencia térmica por contacto entre el módulo y el disipador de calor, llenando las irregularidades entre ambas superficies
- El disipador de calor debe ser óptimo: una gran superficie de intercambio con el ambiente mejorará el coeficiente de intercambio con el aire. Una masa más grande tendrá una mayor capacitancia para almacenar el calor, lo que reduce las variaciones de temperatura, pero tendrá un mayor gradiente de temperatura.

4.2.3 Drivers IGBT

Los driver SKHI 22A pueden proporcionar una corriente de salida máxima de 8A y necesitan entre 15V y -15V para conmutar los transistores IGBT. La resistencia de la puerta es de 30 Ω . Los driver necesitan una tensión de alimentación de 15V y consumen 160mA cada uno. La frecuencia máxima de conmutación es 50KHz. Hay un bloqueo interno para evitar que los IGBTs de la misma rama se cierren simultáneamente. Los driver tienen un tiempo muerto por defecto de entre 3,3 μ s y 4,3 μ s.

Los drivers también proporcionan una señal de error para protegerse frente a fallos como cortocircuitar los IGBT; para ello, monitoriza la tensión entre emisor y colector V_{CE} . Se detecta el cortocircuito en 5 μ s. El error tarda 0,6 μ s en visualizarse. En caso de error, los pulsos de entrada son ignorados y se activa el *latch* de error de salida. Para reiniciar el *latch*, ambas señales deben ponerse a cero en menos de 9 μ s. En caso de que no haya ningún error, la señal de error tiene un valor de 15V. Esta señal de error debe ser considerada en el diseño de la aplicación. Los *driver* también incluyen una función que suprime los pulsos de menos de 500ns, causados por las interferencias de alta frecuencia a la entrada del *driver*.

4.2.4 Módulos IGBT

Los módulos IGBT, SKM 50 GB 123 D, tienen unos valores nominales de 1200V y 50A, aunque la corriente máxima recomendada por el fabricante es 30A. La tensión necesaria para encender y apagar los IGBTs es de 15V y -15V, respectivamente. La tensión límite para apagarlo es, típicamente, 5,5V. La tensión máxima de saturación emisor-colector es 3V (3,7V), para una temperatura de 25°C (125°C) y una corriente de 50A.

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

Los tiempos de encendido y apagado son 70ns y 400ns, respectivamente, mientras los tiempos de subida y bajada son 60ns y 45ns, respectivamente, para una resistencia de puerta de 27Ω y una corriente de 40A.

La corriente de pico del colector puede ser de 80A, para una duración máxima de 1ms. Los IGBTs tienen una corriente máxima de cortocircuito de 500A, para una tensión DC de 1200V, pero este cortocircuito debe detentarse antes de $10\mu\text{s}$ o habrá peligro de rotura térmica.

4.3 CIRCUITO DE ADAPTACIÓN DESARROLLADO

4.3.1 Introducción: visión general

Como se ha explicado anteriormente, se necesita un circuito de adaptación entre la FPGA y el equipo Semiteach-IGBT debido a que las tensiones proporcionadas por la FPGA son insuficientes para excitar los driver del Semiteach-IGBT.

El circuito de adaptación se basa en un HPLC 2231 [Avagotech, 2015] que permite trabajar con dos señales de entrada y obtener las correspondientes señales de salida. El diseño tiene en cuenta futuras ampliaciones a un sistema trifásico, por ello tiene hasta siete señales de salida, por lo tanto el número total de dispositivos necesarios son cuatro.

Para este proyecto en concreto solo se necesita un máximo de cuatro señales para el puente completo.

4.3.2 Tarjeta de desarrollo basado en Spartan-3E

Una FPGA es un dispositivo semiconductor compuesto por bloques lógicos programables con una capacidad computacional muy elevada. Concretamente, para este TFG, se emplea la Spartan-3E XC3S1200E que se encuentra integrada en una placa de desarrollo de Digilent (véase la Figura 28).

Los elementos funcionales y programables básicos de esta FPGA son:

- Bloque de lógica configurable (CLBs): llevan a cabo funciones lógicas.
- Bloques de entrada/salida (IOBs): controlan el flujo de información entre los pines de entrada/salida y la lógica interna del dispositivo. Son bidireccionales.
- Bloques de memoria RAM: almacenan datos en forma de bloques de 18Kbit.
- Bloques multiplicadores: admiten números binarios de 18 bits para calcular su producto.
- Gestor Reloj Digital (DCM): proporciona las señales de reloj.

Los elementos destinados para esta aplicación son:

- El chip con la FPGA XC3S1200E compuesta por 1200 puertas equivalentes.
- Puerto USB desde el ordenador. Se utiliza, tanto para la descarga de los programas, como para alimentar la placa.
- Interruptor de encendido/apagado de la placa.
- Puertos Pmod de entrada/salida. Solo se utilizan dos de los cuatro puertos que proporciona la placa.
- Botón de reinicio, elimina el programa en ejecución pero no apaga la FPGA.
- Displays donde se visualizan los valores programados.
- Pulsadores (BTN0, BTN1, BTN2 y BTN3 de derecha a izquierda).
- Interruptores (SW1, SW2, SW3, SW4, SW5, SW6 y SW7 de derecha a izquierda).

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

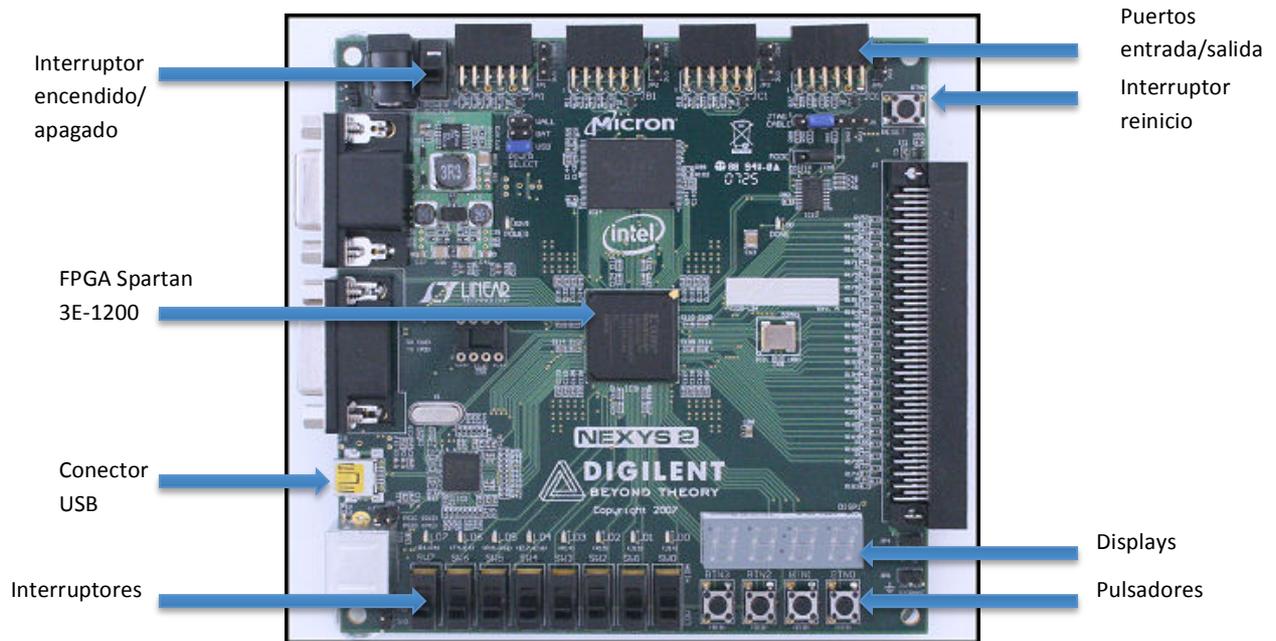


Figura 28 Tarjeta Nexys 2 de Digilent. [Digilent, 2015]

4.3.3 Configuración de la FPGA

La aplicación de Xilinx de Matlab permite programar los puertos Pmod de salida de las señales PWM.

Con el objetivo de optimizar el espacio utilizado en la FPGA, se escogen dos puertos contiguos: JA y JB, del puerto JA se obtienen tres señales mientras que, del puerto JB, cuatro. Los pines destinados son configurables como entrada/salida: JA7, JA9, JA10, JB7, JB8, JB9 y JB10. También se conectan los pines JA11 y JB11 que no son configurables y representan la masa del circuito de la FPGA.

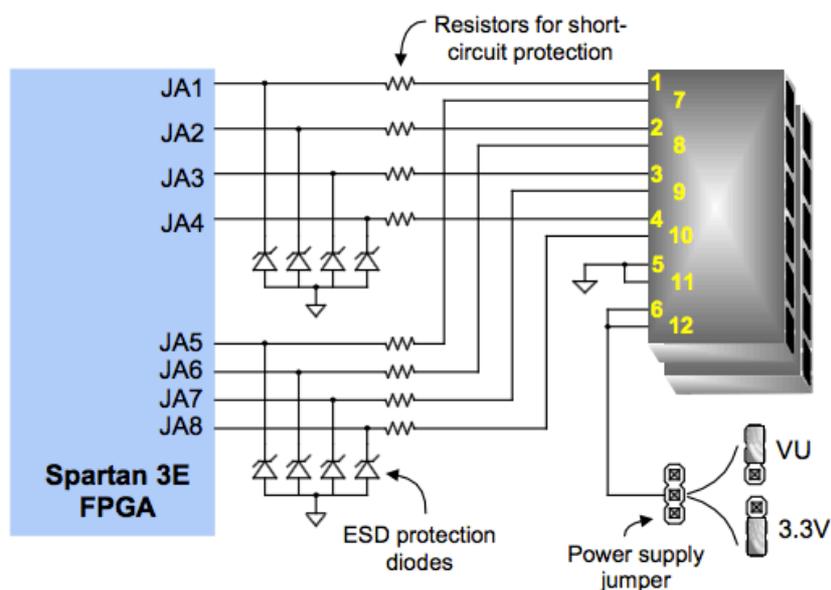


Figura 29 Circuito del conector PMOD. [Digilent, 2015]

La correspondencia entre los pines de conexión de los módulos Pmod y los pines de la FPGA Spartan3-E que aparecen en el esquema de la Figura 29 se recoge en la Tabla 1.

Pmod JA	Pmod JB
JA7:K13	JB7:P17
JA9:L16	JB8:R16
JA10:M16	JB9:T18
-	JB10:U18

Tabla 1 Asignación de los pines del conector Pmod.

Los pines JA11 y JB11 no necesitan ningún tipo de configuración.

4.3.4 Circuito de adaptación

4.3.4.1 Diseño Orcad

El circuito del HPLC 2231, Figura 30, dispone de las siguientes conexiones: dos señales de entrada (pin 1 y 4), el retorno a la masa de la FPGA se realiza por el cátodo (pin 2 y 3), dos señales de salida (pin 6 y 7) y la alimentación (pin 8) y masa (pin 5). La alimentación se debe conectar al nivel de tensión deseado a la salida, para esta aplicación, $V_{cc}=15V$ (tensión de excitación de los *driver* del Semiteach-IGBT).

Cabe destacar que, la alimentación de entrada es totalmente independiente de la de la salida, manteniendo así el aislamiento galvánico buscado.

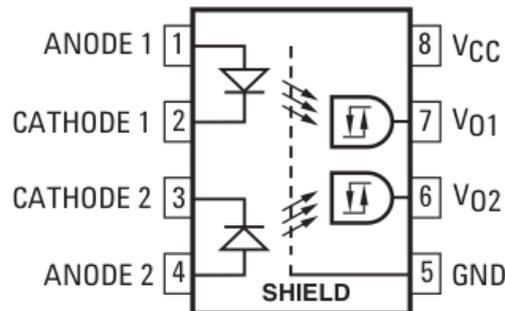


Figura 30 Esquema de la estructura interna del HPLC 2231. [Digilent, 2015]

La conexión entre la FPGA y el HPLC se hace a través de una resistencia cuyo valor se calcula a partir de la tensión de entrada al HPLC 2231 (tensión de salida de la FPGA, 3,3V), la tensión de entrada al ánodo V_F y la corriente I_F que se obtienen de las hojas de características del componente [Avagotech, 2015]:

$$R = \frac{V_{OUT\ FPGA} - V_F}{I_F} = \frac{3,3 - 1,5}{1,8} = 1K\Omega \quad (1)$$

A partir de las hojas de características [Digilent, 2015] de la FPGA Nexys2, se obtienen los niveles de tensión y corriente que la FPGA proporciona. Una corriente de salida (I_o) entre

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

12mA y 16mA para tensiones de salida $V_{OUT\ FPGA}=3,3V$ y entre 6mA y 8mA para $V_{OUT\ FPGA}=1,8 V$ por lo que es capaz de aportar la corriente necesaria a la entrada del HPLC.

Se ha colocado también un condensador de desacoplo en la alimentación, entre V_{cc} y GND para reducir el ruido por acoplo, a pesar de que se trabaja en baja frecuencia.

La carcasa de los conectores se debe conectar a la masa de la salida del HPLC 2231.

A través del programa Orcad Capture, se ha realizado el diseño del circuito de adaptación, véase la Figura 31, de la señal PWM, de las tensiones proporcionadas por la FPGA a las requeridas por el equipo Semitech-IGBT. La Tabla 2 recoge las conexiones del circuito.

El circuito de adaptación se encaja a la FPGA mediante los conectores soldados a uno de sus extremos. Las conexiones entre ambos sistemas, el circuito de adaptación y el equipo Semitech-IGBT, se realizan mediante cables con conectores BNC.

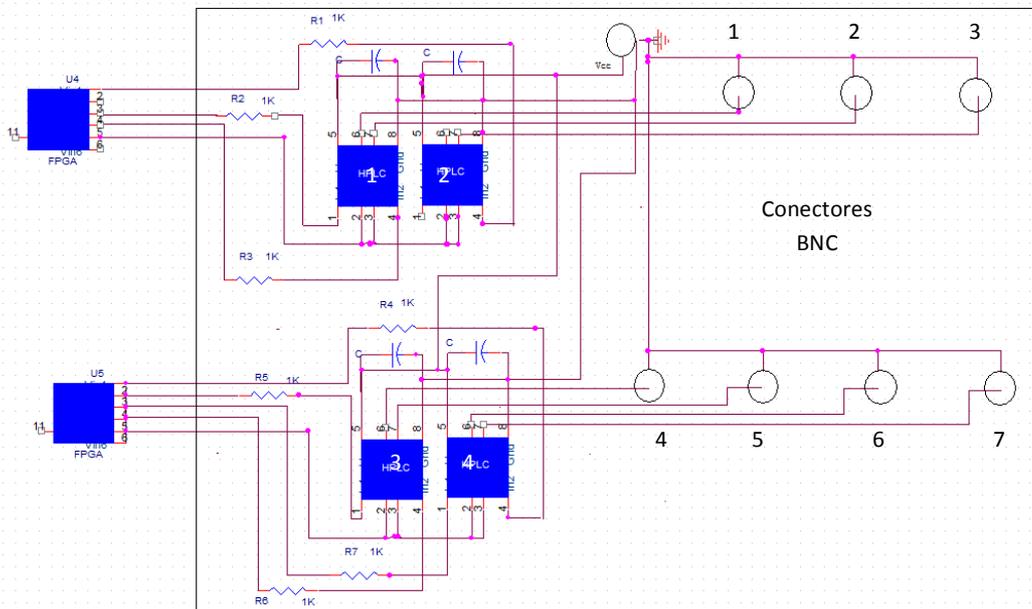


Figura 31 Esquema de conexión del circuito de adaptación.

Conectores Pmod de la FPGA		Pines de del optoacoplador (HPLC)		Conector BNC
		Entrada	Salida	
JA	9	1(HPLC1)	7(HPLC1)	1
	10	4(HPLC1)	6(HPLC1)	2
	7	4 (HPLC2)	6(HPLC2)	3
	11	2 y 3 (HPLC1 y 2)	-	-
JB	8	1(HPLC3)	7(HPLC3)	4
	10	4(HPLC3)	6(HPLC3)	5
	9	1(HPLC4)	7(HPLC4)	6
	7	4(HPLC4)	6(HPLC4)	7
	11	2 y 3 (HPLC3 y 4)	-	-

Tabla 2 Tabla de conexiones del circuito de adaptación.

4.4 CONFIGURACIÓN EQUIPO SEMITEACH/IGBT PARA MONTAJE DE CONVERTISORES DC/DC

4.4.1 Revisión de convertidores DC/DC

La función de los convertidores DC/DC es transformar una tensión de entrada continua no regulada en una tensión de salida controlada del nivel deseado, a pesar, de las variaciones de la tensión de entrada y la carga, véase la Figura 31.

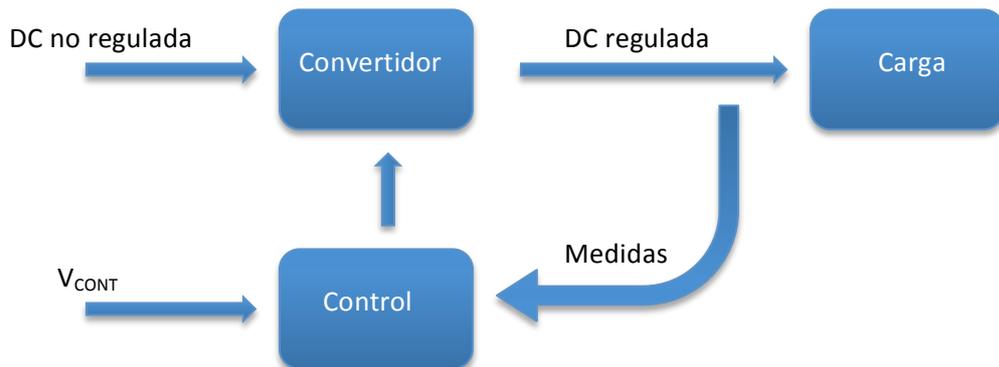


Figura 31 Diagrama general de un convertidor DC/DC.

Se estudian cuatro convertidores:

- Convertidor reductor
- Convertidor elevador
- Convertidor reductor-elevador
- Puente completo (Puente en H)

Observaciones preliminares para el estudio teórico de los convertidores:

- Se tratan los convertidores en régimen permanente.
- Los interruptores se suponen ideales.
- Se desprecian las pérdidas en los elementos inductivos y capacitivos.
- La fuente de entrada presenta una impedancia interna nula.

En la práctica, ninguna de estas condiciones se cumple por lo que en los resultados obtenidos habrá ligeras variaciones.

4.4.1.1 Convertidor reductor

Los convertidores DC/DC consiguen transformar una tensión continua de un nivel de tensión en una tensión continua de otro nivel a partir de uno o más interruptores. Para conseguir el nivel requerido a la salida, se juega con los tiempos de ON/OFF de los interruptores, véase Figura 32. Se mantiene una frecuencia constante: $T_s = t_{on} + t_{off}$ y se ajusta el tiempo de cierre del interruptor para controlar el valor medio de la tensión de salida V_o . Relacionado con estos

tiempos, aparece el parámetro ciclo de trabajo (D) que relaciona el tiempo de cierre del interruptor y el periodo de conmutación.

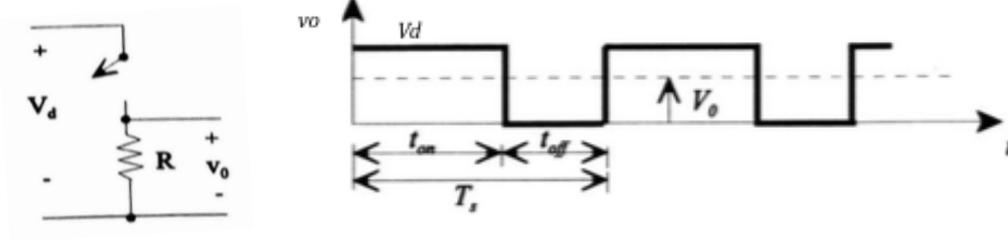


Figura 32 Conversión conmutada DC/DC. [J. Ureña, 1999]

La señal de control de los interruptores se genera mediante la comparación entre una tensión de control de un valor determinado (V_{CONT}) y una señal diente de sierra (V_{ST}). La frecuencia de la señal diente de sierra determina la frecuencia de conmutación.

$$D = \frac{t_{ON}}{T_S} = \frac{V_{CONT}}{V_{ST}} \quad (2)$$

Cuando V_{CONT} es mayor que el valor de la señal diente de sierra, la señal PWM alcanza un nivel alto produciéndose el cierre del interruptor. En caso contrario, el interruptor permanece abierto. Esta comparación se realiza para cada instante de tiempo. La Figura 33 recoge gráficamente cómo se genera la señal PWM.

Esta estrategia de control también es utilizada para la generación de la señal PWM en los convertidores elevador y reductor-elevador. Más adelante se estudiará el control de los interruptores en el puente en H.

La tensión media de salida V_O del convertidor reductor es inferior a la tensión de entrada V_d . La tensión de salida se controla modificando el ciclo de trabajo y varía linealmente con la tensión de control.

$$V_O = \frac{1}{T_S} \int_0^{T_S} v_O(t) dt = \frac{1}{T_S} \left(\int_0^{t_{on}} V_d(t) dt + \int_{t_{on}}^{T_S} 0 dt \right) = \frac{t_{on}}{T_S} V_d = D V_d \quad (3)$$

$$V_O = \frac{V_d}{V_{st}} v_{CONT}$$

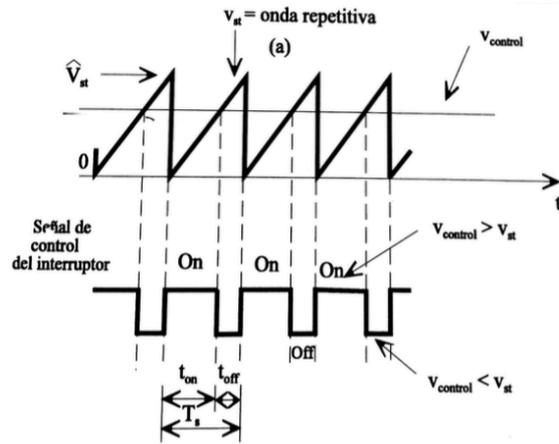
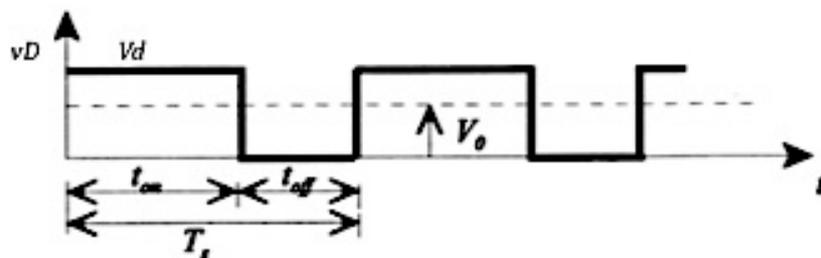


Figura 33 Generación de la señal PWM. [J. Ureña, 1999]

En la Figura 34(a) aparece el circuito básico del convertidor reductor para una carga puramente resistiva. Se utiliza un filtro paso bajo formado por una bobina y un condensador para reducir las fluctuaciones de la tensión V_o . En la Figura 34(b) se observa la tensión de entrada al filtro paso bajo. El valor del condensador se supone muy elevado para que la tensión instantánea de salida sea aproximadamente constante.



(a)



(b)

Figura 34 Convertidor reductor: (a) Circuito convertidor reductor; (b) forma de onda de entrada al filtro. [J. Ureña, 1999]

Mientras el interruptor se encuentra cerrado (t_{on}), el diodo de la Figura 34(a) se polariza en inverso y la tensión de entrada proporciona energía a la carga y a la bobina. Cuando el

interruptor permanece abierto (t_{off}) la corriente de la bobina circula a través del diodo transfiriendo parte de la energía almacenada a la carga.

Como consecuencia de que la corriente media por el condensador en régimen permanente es nula, la corriente media a través de la bobina es igual a la corriente media en la salida.

Los convertidores DC/DC tienen dos modos de trabajo: Modo de Conducción de corriente Continua (MCC) o Modo de Conducción de corriente Discontinua (MCD). Un convertidor es capaz de trabajar en los dos modos cuyas características difieren significativamente.

a. MCC

A continuación, en la Figura 35, se ven las formas de onda del convertidor reductor en funcionamiento con conducción continuada. La corriente por la bobina circula ininterrumpidamente y es positiva. En el intervalo de t_{on} la corriente circula a través la bobina y el diodo permanece cortado. La tensión en la bobina es positiva $v_L = V_d - V_o$. Esta tensión provoca un incremento lineal de la corriente por la bobina. Cuando el interruptor se abre, la energía almacenada en la inductancia hace que la corriente siga circulando. Ahora el diodo se polariza en directo por lo que circula corriente a través de él, $v_L = -V_o$.

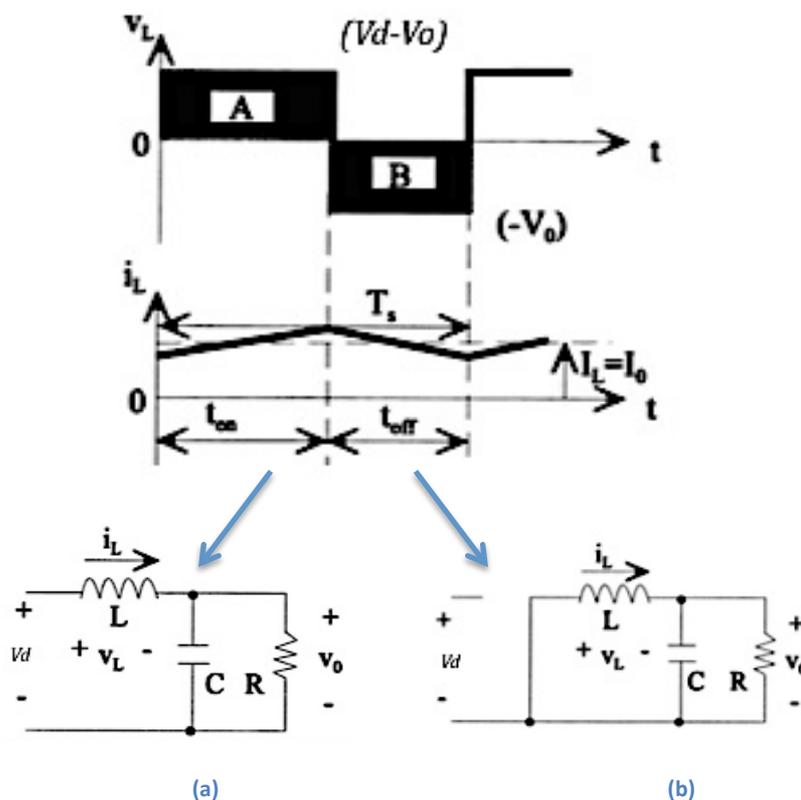


Figura 35 Estados del convertidor reductor en MCC: (a) interruptor cerrado; (b) interruptor abierto. [J. Ureña, 1999]

En régimen permanente, la integral de la tensión de la bobina v_L a lo largo de un periodo debe ser nula.

$$\int_0^{T_s} v_L dt = \int_0^{t_{on}} v_L dt + \int_{t_{on}}^{T_s} v_L dt = 0 \quad (4)$$

Según la ecuación (4), las áreas A y B deben ser iguales. Por lo que, igualando, se obtiene:

$$(V_d - V_O)t_{on} = V_O(T_s - t_{on}) \quad (5)$$

Llegando a la relación:

$$D = \frac{V_O}{V_d} = \frac{t_{on}}{T_s} \quad (6)$$

Donde se puede ver que la tensión de salida varía linealmente con el ciclo de trabajo para una tensión de entrada definida. Se puede llegar a la expresión anterior analizando la tensión a la salida, suponiendo que la tensión en la bobina es nula en régimen permanente:

$$\frac{V_d t_{on} + 0 t_{off}}{T_s} = V_O \quad (7)$$

$$D = \frac{V_O}{V_d} = \frac{t_{on}}{T_s} \quad (8)$$

La potencia de entrada P_d es igual a la a la de salida P_O :

$$P_d = P_O, \text{ sustituyendo } V_d I_d = V_O I_O \quad (9)$$

Se obtiene la relación:

$$\frac{1}{D} = \frac{I_O}{I_d} = \frac{V_d}{V_O} \quad (10)$$

b. Límite entre MCC y MCD

En la Figura 36 se pueden ver las formas de onda de la tensión v_L y corriente i_L por la bobina. Este límite se caracteriza porque la corriente toma el valor cero al terminar el tiempo de off.

La corriente media límite a través de la bobina se calcula:

$$I_{LB} = \frac{1}{2} i_{L,peak} = \frac{t_{ON}}{2L} (V_d - V_O) = \frac{DT_s}{2L} (V_d - V_O) = I_{OB} \quad (11)$$

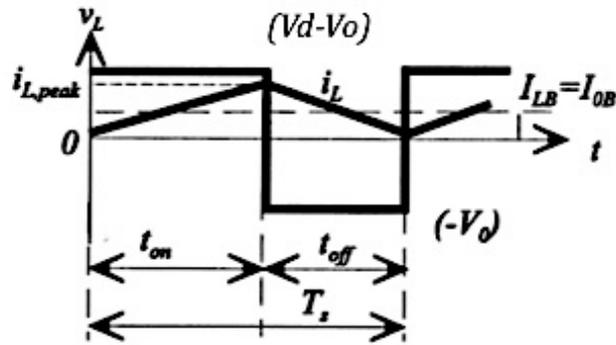


Figura 36 Corriente y tensión por la bobina en el límite de MCC-MCD. [J. Ureña, 1999]

Si la corriente que circula por la bobina, igual a la que se mide a la salida, está por debajo de la corriente límite, significa que se encuentra en MCD.

c. MCD

Se pueden dar dos casos dependiendo de la aplicación, la tensión de entrada V_d o la tensión de salida V_o constante.

- MCD con V_d constante

Se utiliza en aplicaciones como el control de velocidad de un motor de continua, mantiene una tensión de entrada aproximadamente constante y se controla la tensión de salida a través del ciclo de trabajo D . Siguiendo la relación $V_o = DV_d$, se puede escribir la corriente media límite entre MCC y MCD como:

$$I_{LB} = \frac{T_s V_d}{2L} D(1 - D) \quad (12)$$

Combinando (12) y la gráfica de la Figura 37 se concluye que, para un ciclo de trabajo de 0,5, la corriente de salida requerida en MCC es máxima.

$$I_{LB1,max} = \frac{T_s V_d}{8L} \quad (13)$$

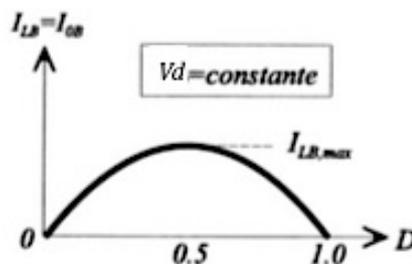


Figura 37 Corrientes límite en función del ciclo de trabajo para V_d constante. [J. Ureña, 1999]

De las ecuaciones (12) y (13) se obtiene la expresión:

$$I_{LB} = 4I_{LB1,max}D(1 - D) \quad (14)$$

Se pasa a calcular la relación de tensiones V_o/V_d en MCD. Inicialmente, se supone el convertidor en el límite de conducción continua. Manteniendo los parámetros T , L , V_d y D constantes, si se decreta la potencia en la carga (se aumenta la resistencia), la corriente media por la bobina disminuye y la tensión de salida V_o se incrementa produciéndose una corriente discontinua por la bobina, según se muestra en la Figura 38 .

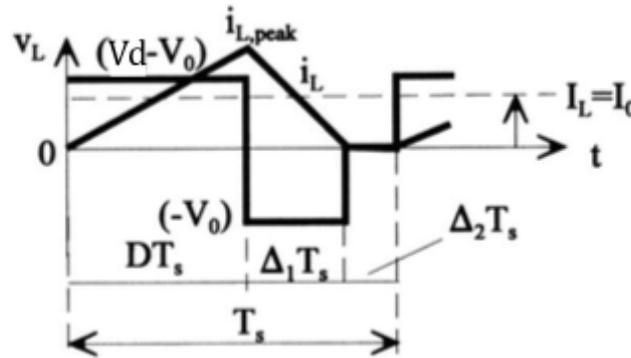


Figura 38 Formas de onda de un convertidor reductor en MCD. [J. Ureña, 1999]

En el intervalo $\Delta_2 T_s$ la corriente por la bobina es cero, la potencia es suministrada a la carga por el condensador. La tensión por la bobina es cero. Igualando la tensión de la bobina a cero a lo largo de un periodo, se obtiene:

$$(V_d - V_o)DT_s + (-V_o)\Delta_1 T_s = 0$$

$$\frac{V_o}{V_d} = \frac{D}{D + \Delta_1} \quad \text{donde } D + \Delta_1 < 1 \quad (15)$$

$$i_{L,peak} = \frac{V_o}{L} \Delta_1 T_s \quad (16)$$

Por lo que,

$$I_o = i_{L,peak} \frac{D + \Delta_1}{2} = \frac{V_o T_s}{2L} (D + \Delta_1) \Delta_1 = \frac{V_d T_s}{2L} D \Delta_1 = 4I_{LB1,max} D \Delta_1 \quad (17)$$

$$\Delta_1 = \frac{I_o}{4I_{LB1,max} D} \quad (18)$$

De las ecuaciones (15) y (18)

$$\frac{V_o}{V_d} = \frac{D^2}{D^2 + \frac{1}{4} \frac{I_o}{I_{LB1,max}}} \quad (19)$$

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

En la Figura 39 aparece la curva característica del convertidor en MCC y MCD para una tensión de entrada constante. Representa la relación V_o/V_d en función de $I_o/I_{LB1,max}$ para distintos valores de ciclo de trabajo. La curva de trazo discontinuo representa el límite entre ambos modos.

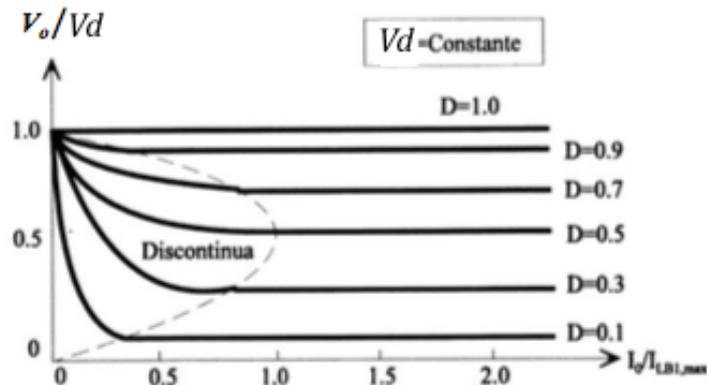


Figura 39 Curva característica del convertidor reductor para V_d constante. [J. Ureña, 1999]

- MCD con V_o constante

Se utiliza en aplicaciones como fuentes de alimentación de continua reguladas, la tensión de entrada puede tener ligeras variaciones pero la tensión de salida permanece constante ajustando el ciclo de trabajo. Siguiendo la relación $V_d = V_o/D$, se puede escribir la corriente límite media por la bobina como:

$$I_{LB} = \frac{T_S V_o}{2L} (1 - D) \quad (20)$$

Según la ecuación (20), el valor máximo de I_{LB} , si V_o permanece constante, se da para un ciclo de trabajo nulo ($D=0$).

$$I_{LB,max} = \frac{T_S V_o}{2L} \quad (21)$$

En la práctica, no se puede dar el caso de ciclo de trabajo cero y tensión de salida finita ya que la tensión de entrada debería ser infinita. De las ecuaciones (20) y (21) se obtiene la siguiente expresión:

$$I_{LB} = (1 - D) I_{LB2,max} \quad (22)$$

Se calcula el ciclo de trabajo en función de la relación $I_o/I_{LB,max}$ a partir de las ecuaciones (15), (17) y (21):

$$D = \frac{V_o}{V_d} \left(\frac{I_o/I_{LB2,max}}{1 - V_o/V_d} \right)^{\frac{1}{2}} \quad (23)$$

En la Figura 40 aparece la curva característica del convertidor en MCC y MCD para una tensión de salida constante. Representa la relación entre el ciclo de trabajo en función de $I_o/I_{LB1,max}$

para varios valores de V_o/V_d . La curva de trazo discontinuo representa el límite entre ambos modos.

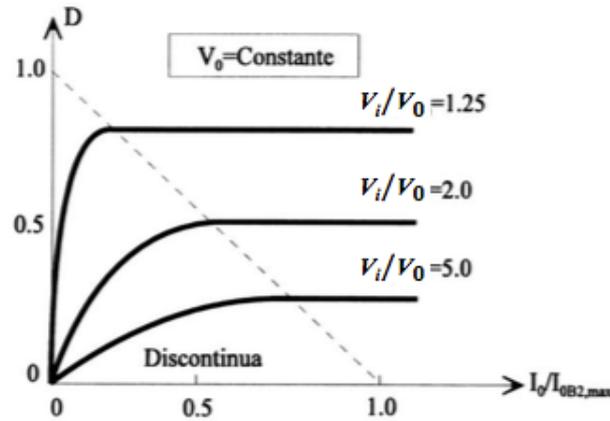


Figura 40 Curva característica del convertidor reductor para V_o constante. [J. Ureña, 1999]

d. Rizado de la tensión de salida

Considerando un condensador de un valor real, no idealizado, se puede calcular el rizado de la tensión de salida en MCC Figura 41. Suponiendo que todas las componentes de rizado en i_L circulan por el condensador y que el valor medio circula por la carga resistiva, el área sombreada de la Figura 41 representa una carga adicional ΔQ . La expresión de la tensión de rizado pico a pico ΔV_o es:

$$\Delta V_o = \frac{\Delta Q}{C} = \frac{1}{C} \frac{1}{2} \frac{\Delta I_L T_S}{2} \quad (24)$$

Durante el tiempo t_{OFF} :

$$\Delta I_L = \frac{V_o}{L} (1 - D) T_S \quad (25)$$

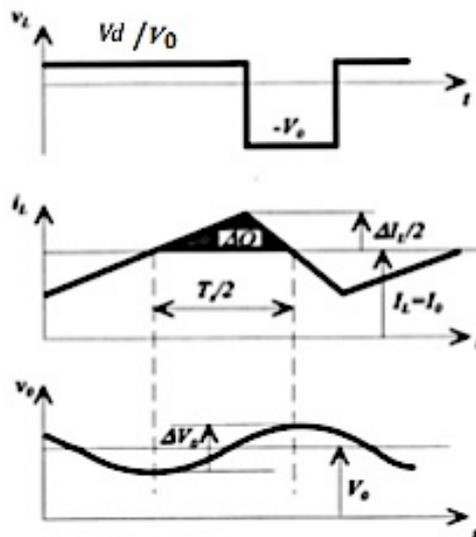


Figura 41 Rizado de la tensión de salida en un convertidor reductor en MCC. [J. Ureña, 1999]

Sustituyendo ΔI_L de la ecuación (25) en la (24):

$$\Delta V_o = \frac{T_s V_o}{8C L} (1 - D) T_s \quad (26)$$

$$\frac{\Delta V_o}{V_o} = \frac{1 T_s^2 (1 - D)}{8 LC} = \frac{\pi^2}{2} (1 - D) \left(\frac{f_c}{f_s} \right)^2 \quad (27)$$

donde la frecuencia de conmutación $f_s = 1/T_s$ y frecuencia de corte $f_c = \frac{1}{2\pi\sqrt{LC}}$.

El rizado de la tensión de salida se puede reducir eligiendo una frecuencia de corte del filtro paso baja para que $f_c \ll f_s$. El rizado no depende de la carga ya que se trabaja en MCC.

En el caso de MCD de la Figura 42, la tensión de rizado se calcula:

$$\Delta I_L = \frac{DT_s}{L} (V_d - V_o) \quad (28)$$

$$t_2 - t_1 = \frac{-LI_o}{V_d - V_o} + DT_s + \frac{L(\Delta I_L - I_o)}{V_o} \quad (29)$$

$$\Delta V_o = \frac{\Delta Q}{C} = \frac{1}{2C} \left(\frac{DT_s(V_d - V_o)}{L} - I_o \right) (t_2 - t_1)$$

Sustituyendo,

$$\Delta V_o = \frac{1}{2C} \left(\frac{DT_s(V_d - V_o)}{L} - I_o \right) \left(\frac{-LI_o}{V_d - V_o} + DT_s + \frac{L(\Delta I_L - I_o)}{V_o} \right) \quad (30)$$

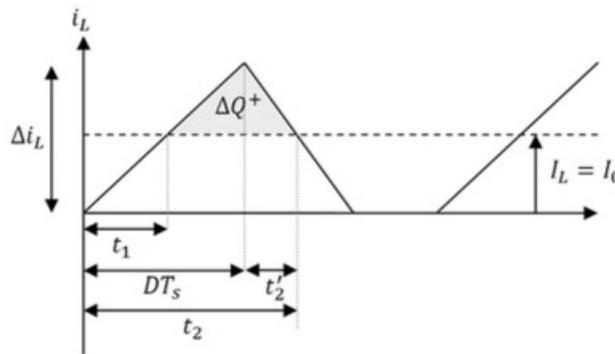


Figura 42 Rizado de la tensión de salida en un convertidor reductor en MCD.

4.4.1.2 Convertidor elevador

La tensión media de salida V_o del convertidor elevador es superior a la tensión de entrada V_d . La tensión de entrada proporciona energía a la bobina mientras el transistor se encuentra cerrado (estado de "on"). Cuando el transistor se encuentra cortado (estado de "off"), la carga se alimenta tanto de la bobina como de la tensión de entrada.

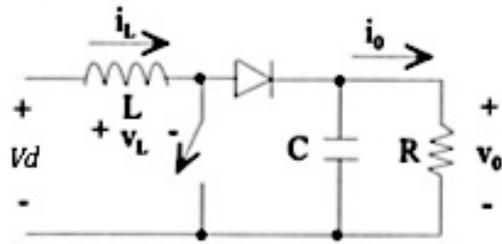


Figura 43 Convertidor elevador. [J. Ureña, 1999]

a. MCC

En la Figura 44 se reflejan las formas de onda en régimen permanente en MCC, la corriente circula de forma continua ($i_L(t) > 0$).

La integral de la tensión en bornas de la bobina durante un periodo debe ser nula en régimen permanente.

$$V_d t_{on} + (V_d - V_o) t_{off} = 0 \quad (31)$$

Dividiendo entre T_s y reagrupando términos se obtiene:

$$\frac{V_o}{V_d} = \frac{T_s}{t_{off}} = \frac{1}{1 - D} \quad (32)$$

Despreciando las pérdidas, $P_d = P_o$:

$$V_d I_d = V_o I_o \quad (33)$$

$$\frac{I_o}{I_d} = 1 - D \quad (34)$$

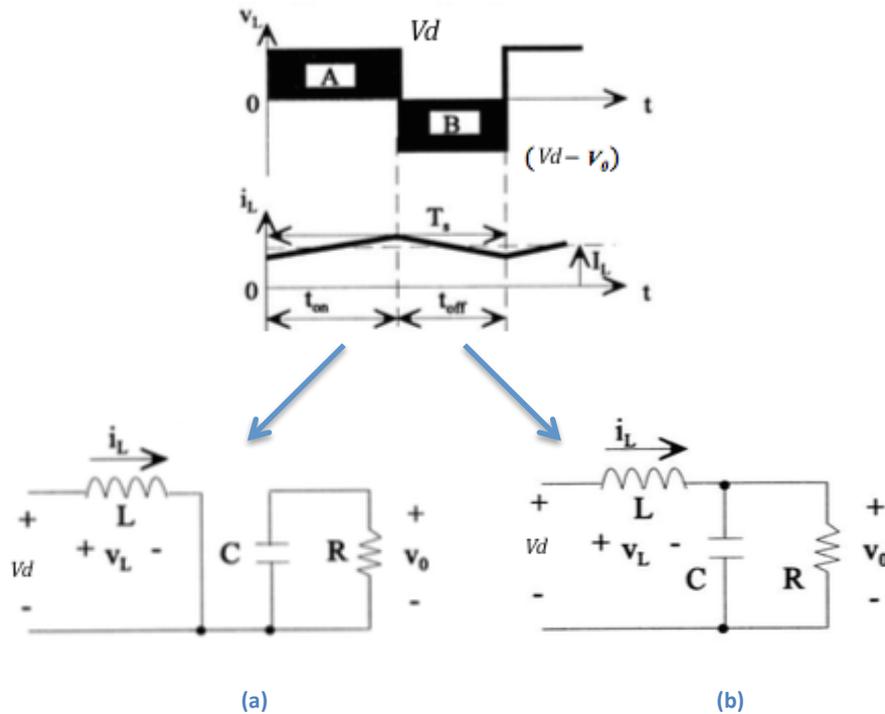


Figura 44 Estados del convertidor elevador en MCC: (a) interruptor cerrado; (b) interruptor abierto. [J. Ureña, 1999]

b. Límite entre MCC y MCD

En la Figura 45 se pueden ver las formas de onda de la tensión v_L y corriente i_L por la bobina. Este límite se caracteriza porque la corriente toma el valor cero al terminar el tiempo de off.

La corriente media límite a través de la bobina se calcula:

$$I_{LB} = \frac{1}{2} i_{L,peak} = \frac{1}{2} \frac{V_d}{L} t_{on} = \frac{T_s V_o}{2L} D(1 - D) \quad (35)$$

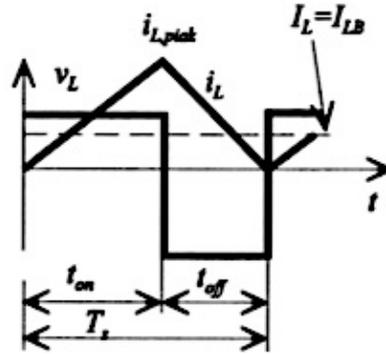


Figura 45 Corriente y tensión por la bobina en el límite de MCC-MCD. [J. Ureña, 1999]

Partiendo de que la corriente por la bobina es igual a la corriente de entrada y utilizando las ecuaciones (32) y (33) , se llega a la expresión de la corriente media de salida en el límite de MCC:

$$I_{oB} = \frac{T_s V_o}{2L} D(1 - D)^2 \quad (36)$$

Se puede ver en la Figura 46 la corriente I_{oB} en función del ciclo de trabajo para V_o constante. Si se mantiene V_o constante y se modifica el ciclo de trabajo, la tensión de entrada varía.

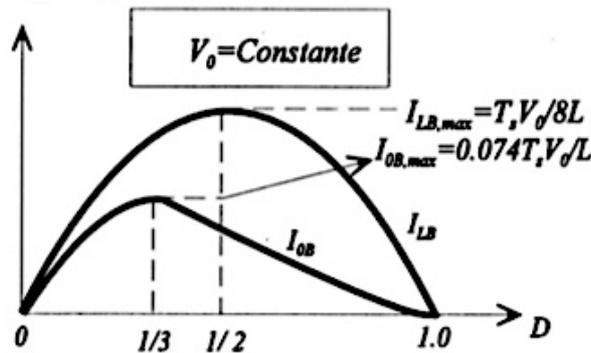


Figura 46 Corrientes límite en función del ciclo de trabajo para V_o constante. [J. Ureña, 1999]

Analizando la Figura 46 se observa que para un ciclo de trabajo de $D=0,5$, la corriente I_{LB} es máxima:

$$I_{LB,max} = \frac{T_s V_o}{8L} \quad (37)$$

El máximo para la corriente I_{oB} se da produce con un ciclo de trabajo $D=1/3=0,333$:

$$I_{oB,max} = \frac{2}{27} \frac{T_s V_o}{L} = 0,074 \frac{T_s V_o}{L} \quad (38)$$

Las corrientes I_{LB} e I_{oB} en función de sus valores máximos:

$$I_{LB} = 4D(1 - D)I_{LB,max} \quad (39)$$

$$I_{oB} = \frac{27}{4} D(1 - D)^2 I_{oB,max} \quad (40)$$

Para unas condiciones determinadas, ciclo de trabajo y tensión de salida constante, si la corriente media a la salida es inferior a I_{oB} , la corriente media por la bobina inferior a I_{LB} , la conducción se hace discontinua.

c. MCD

Se supone que, a medida que se decremanta la potencia en la carga, la tensión de entrada y el ciclo de trabajo permanecen constantes. En la práctica, el ciclo de trabajo varía para mantener constante la tensión de salida.

En la Figura 47, el convertidor elevador se encuentra en MCD como consecuencia del decremento de la potencia de salida P_o (igual a la potencia de entrada P_d). La corriente por la bobina I_L es menor para que V_d sea constante. La corriente $i_{L,peak}$ es la misma en ambos modos de conducción, un valor menor de I_L solo es posible si se eleva el valor de V_o .

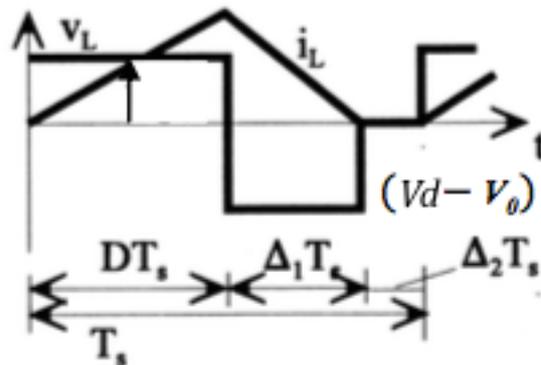


Figura 47 Formas de onda de un convertidor elevador en MCD.

Igualando a cero la integral de la tensión en la bobina en un periodo:

$$V_d DT_s + (V_d - V_o) \Delta_1 T_s = 0 \quad (41)$$

$$\frac{V_o}{V_d} = \frac{\Delta_1 + D}{\Delta_1}$$

$$\frac{I_o}{I_d} = \frac{\Delta_1}{\Delta_1 + D} \text{ ya que } P_d = P_o \quad (42)$$

La corriente media de entrada, igual a la corriente por la bobina:

$$I_d = \frac{V_d}{2L} DT_s(D + \Delta_1) \quad (43)$$

Sustituyendo la ecuación (42) en la (43):

$$I_o = \left(\frac{T_s V_d}{2L} \right) D \Delta_1 \quad (44)$$

Es más útil expresar el ciclo de trabajo en función de la corriente a la salida para distintos valores de V_o/V_d , ya que la tensión de salida se mantiene constante y varía el ciclo de trabajo en función de la tensión de entrada.

$$D = \left(\frac{4 V_o}{27 V_d} \left(\frac{V_o}{V_d} - 1 \right) \frac{I_o}{I_{oB,max}} \right)^{1/2} \quad (45)$$

La Figura 48 representa la relación entre el ciclo de trabajo en función de $I_o/I_{LB1,max}$ para varios valores de V_d/V_o . La curva de trazo discontinuo representa el límite entre ambos modos. En MCD, si no se controla la tensión de salida durante cada periodo de conmutación, se transfiere como mínimo una energía de la entrada al condensador y a la carga de valor:

$$\frac{L}{2} i_{L,peak}^2 = \frac{(V_d DT_s)^2}{2L} W - s \quad (46)$$

Si la carga no puede absorber esta energía, se incrementa la tensión del condensador hasta alcanzar el equilibrio energético. Si la carga disminuye considerablemente, el incremento de la tensión de salida puede provocar daños en el condensador o alcanzar un valor peligroso.

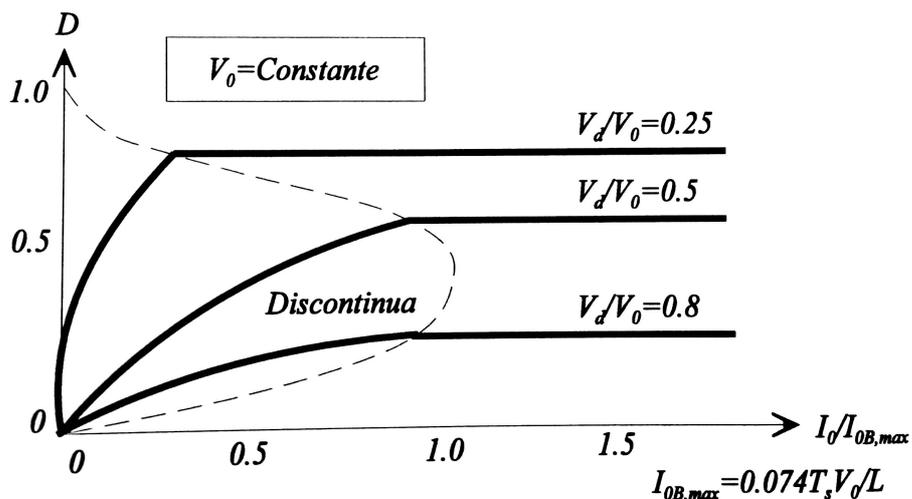


Figura 48 Curvas características del convertidor elevador para V_o constante.

d. Rizado de la tensión de salida

Se puede calcular el rizado de la tensión de salida en MCC a partir de las formas de onda de la Figura 49. Suponiendo que todas las componentes de rizado de la corriente por el diodo i_D circulan por el condensador y que el valor medio circula por la carga resistiva, el área sombreada de la Figura 49 representa una carga adicional ΔQ . La expresión de la tensión de rizado pico a pico ΔV_o es:

$$\Delta V_o = \frac{\Delta Q}{C} = \frac{I_o DT_s}{C} = \frac{V_o DT_s}{R C} \quad (47)$$

$$\frac{\Delta V_o}{V_o} = \frac{DT_s}{RC} = D \frac{T_s}{\tau} \quad (\text{donde } \tau = RC \text{ constante de tiempo}) \quad (48)$$

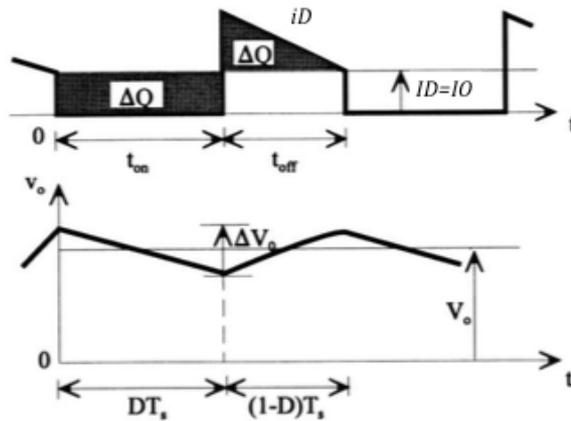


Figura 49 Rizado de la tensión de salida en un convertidor elevador en MCC.

A continuación se indican los cálculos para obtener el rizado en MCD (véase la Figura 50).

$$\Delta I_D = \frac{V_d}{L} DT_s \quad (49)$$

Sustituyendo (49) en (50) ,

$$t_1 = \frac{L(\Delta I_D - I_D)}{V_o - V_d} = \frac{L\left(\frac{V_d}{L} DT_s - I_D\right)}{V_o - V_d} \quad (50)$$

Sustituyendo,

$$\Delta V_o = \frac{\Delta Q}{C} = \frac{1}{2C} (\Delta I_D - I_D) t_1 = \frac{1}{2C} \left(\frac{V_d}{L} DT_s - I_D \right) \left(\frac{L\left(\frac{V_d}{L} DT_s - I_D\right)}{V_o - V_d} \right) \quad (51)$$

Agrupando términos,

$$\Delta V_o = \frac{1}{2LC} \frac{(V_d DT_s - LI_o)^2}{V_o - V_d}$$

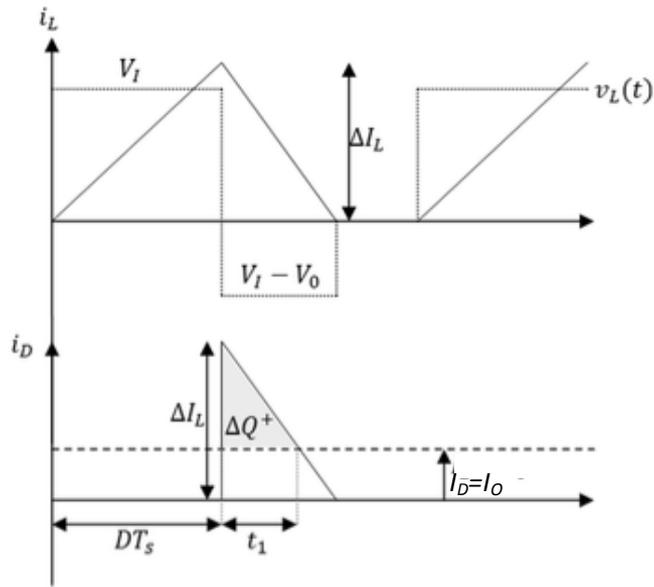


Figura 50 Rizado de la tensión de salida en un convertidor elevador en MCD.

4.4.1.3 Convertidor reductor-elevador

La tensión media de salida V_0 del convertidor reductor-elevador puede ser tanto superior como inferior a la tensión de entrada V_d .

Se puede formar un convertidor reductor-elevador con la conexión en cascada de dos convertidores básicos: el convertidor reductor y el elevador. La relación de conversión de tensión entrada-salida es el producto de las relaciones de conversión de los convertidores en cascada (si los interruptores tienen el mismo ciclo de trabajo en ambos convertidores):

$$\frac{V_0}{V_d} = D \frac{1}{1 - D} \quad (52)$$

La tensión de salida es superior o inferior a la tensión de entrada en función del ciclo de trabajo D . La conexión en cascada del convertidor reductor y el elevador se puede sintetizar en un único convertidor, Figura 51. Cuando el interruptor está cerrado, la entrada alimenta a la bobina y el diodo permanece en estado de corte. Cuando el interruptor está abierto, la tensión de entrada no transfiere energía al circuito y la carga se alimenta de la energía almacenada de la bobina.

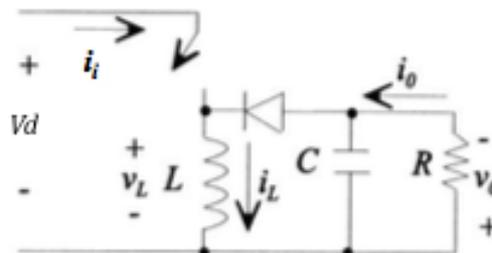


Figura 51 Convertidor reductor-elevador.

a. MCC

En la Figura 52 se reflejan las formas de onda en régimen permanente en MCC, la corriente circula de forma continua ($i_L(t) > 0$).

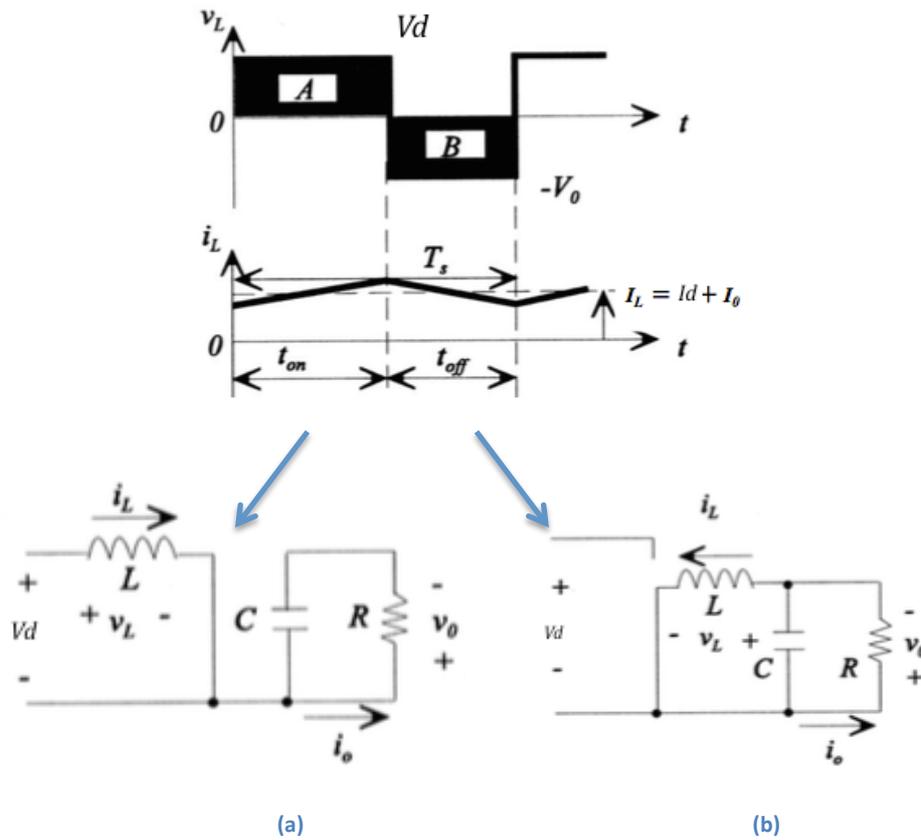


Figura 52 Estados del convertidor reductor-elevador en MCC: (a) interruptor cerrado; (b) interruptor abierto.

La integral de la tensión en bornas de la bobina durante un periodo debe ser nula en régimen permanente.

$$V_d D T_s + (-V_o)(1 - D) T_s = 0 \tag{53}$$

$$\frac{V_o}{V_d} = \frac{D}{1 - D}$$

$$\frac{I_o}{I_d} = \frac{1 - D}{D} \text{ para } P_d = P_o \tag{54}$$

b. Límite entre MCC y MCD

En la Figura 53 se pueden ver las formas de onda de la tensión v_L y corriente i_L por la bobina. Este límite se caracteriza porque la corriente toma el valor cero al terminar el tiempo de off.

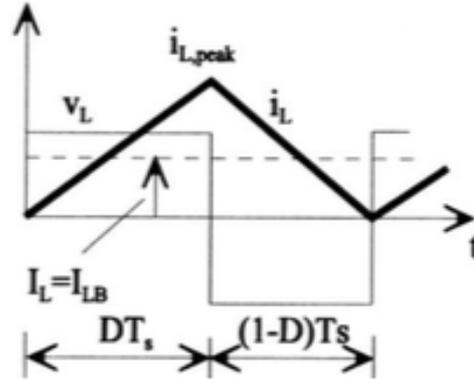


Figura 53 Corriente y tensión por la bobina en el límite de MCC-MCD.

La corriente media límite a través de la bobina se calcula:

$$I_{LB} = \frac{1}{2} i_{L,peak} = \frac{T_s V_d}{2L} D \quad (55)$$

Puesto que la corriente media por el condensador es cero:

$$I_O = I_L - I_d \quad (56)$$

A partir de las ecuaciones (55) y (56) se obtienen las corrientes medias por la bobina y a la salida en función de la tensión de salida:

$$I_{LB,max} = \frac{T_s V_o}{2L} (1 - D) \quad (57)$$

$$I_{OB,max} = \frac{T_s V_o}{2L} (1 - D)^2 \quad (58)$$

Para la mayoría de las aplicaciones de los convertidores reductor-elevador, se necesita que la tensión de salida se mantenga constante aunque la tensión de entrada y el ciclo de trabajo puedan variar.

Analizando las ecuaciones (57) y (58) se observa que alcanzan el valor máximo para un ciclo de trabajo nulo, $D=0$:

$$I_{LB} = I_{LB,max} (1 - D) \quad (59)$$

$$I_{OB} = I_{OB,max} (1 - D)^2 \quad (60)$$

En la Figura 54 se muestran las corrientes I_{LB} e I_{OB} en función del ciclo de trabajo manteniendo la tensión de salida constante.

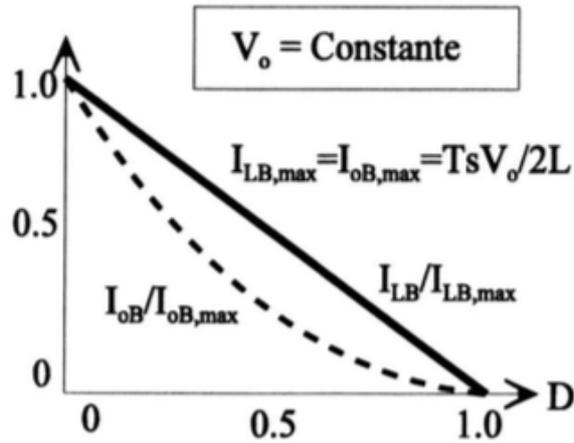


Figura 54 Corrientes límite en función del ciclo de trabajo para V_o constante.

c. MCD

En la Figura 55 se muestran las formas de onda con la corriente por la bobina i_L discontinua.

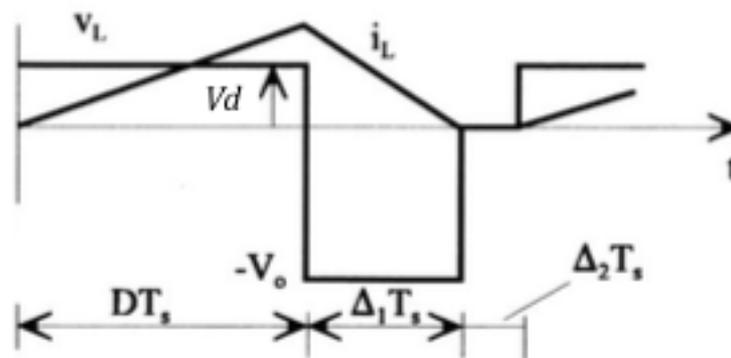


Figura 55 Formas de onda de un convertidor reductor-elevador en MCD.

Igualando a cero la integral de la tensión en la bobina en un periodo:

$$V_d DT_s + (-V_o) \Delta_1 T_s = 0 \tag{61}$$

$$\frac{V_o}{V_d} = \frac{D}{\Delta_1}$$

$$\frac{I_o}{I_d} = \frac{\Delta_1}{D} \text{ ya que } P_d = P_o \tag{62}$$

De la Figura 55,

$$I_L = \frac{V_d}{2L} DT_s (D + \Delta_1) \tag{63}$$

Es útil expresar el ciclo de trabajo en función de la corriente de salida I_o para distintos valores de V_o/V_d :

$$D = \frac{V_o}{V_d} \sqrt{\frac{I_o}{I_{oB,max}}} \quad (64)$$

La Figura 56 representa la relación entre el ciclo de trabajo en función de $I_o/I_{LB1,max}$ para varios valores de V_d/V_o . La curva de trazo discontinuo representa el límite entre ambos modos.

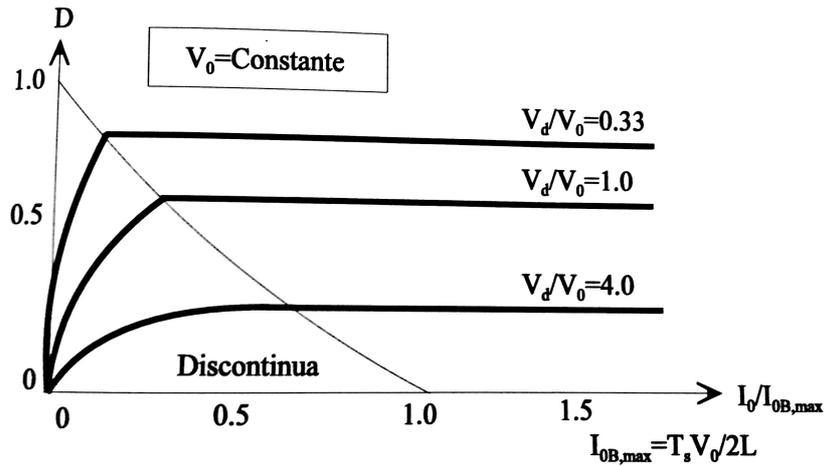


Figura 56 Curvas características del convertidor reductor-elevador para V_o constante.

d. Rizado de la tensión de salida

Se puede calcular el rizado de la tensión de salida en MCC a partir de las formas de onda de la Figura 57. Suponiendo que todas las componentes de rizado de la corriente por el diodo i_D circulan por el condensador y que el valor medio circula por la carga resistiva, el área sombreada de la Figura 57 representa una carga adicional ΔQ .

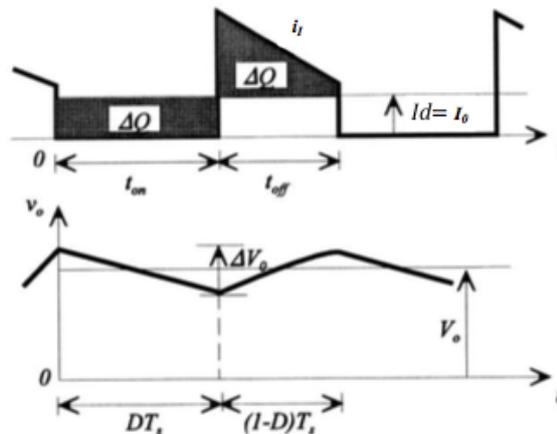


Figura 57 Rizado de la tensión de salida en un convertidor reductor-elevador.

La expresión de la tensión de rizado pico a pico ΔV_o es:

$$\Delta V_o = \frac{\Delta Q}{C} = \frac{I_o DT_s}{C} = \frac{V_o DT_s}{R C} \quad (65)$$

$$\frac{\Delta V_o}{V_o} = \frac{DT_s}{RC} = D \frac{T_s}{\tau} \quad (\text{donde } \tau = RC \text{ constante de tiempo}) \quad (66)$$

El análisis para MCD es muy similar al del caso elevador.

$$\Delta V_o = \frac{1}{2LC} \frac{(V_d DT_s - LI_o)^2}{V_o} \quad (67)$$

4.4.1.4 Puente en H

En la Figura 58 se puede observar la topología del puente en H, la tensión de entrada V_d permanece constante. La tensión de salida V_o es continua y se controla en magnitud y en polaridad. De forma similar, se puede controlar la magnitud y sentido de la corriente de salida i_o . Por lo que un convertidor en puente en H puede trabajar en cualquiera de los cuatro cuadrantes del plano i_o - v_o y la potencia puede circular en cualquier sentido.

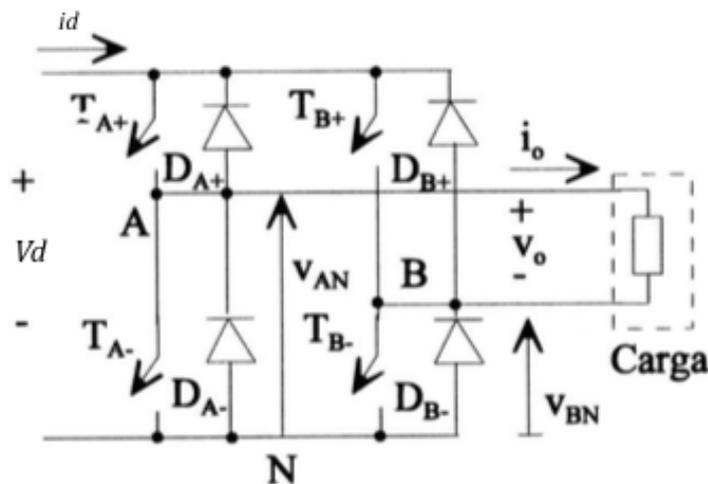


Figura 58 Convertidor puente en H

Al conectar un diodo en antiparalelo en cada interruptor, debe distinguirse entre el estado de *on* y el estado de conducción de cada interruptor. Cuando un interruptor está cerrado (estado de *on*), puede conducir o no corriente dependiendo del sentido de la corriente de salida i_o . Si circula corriente por el interruptor, se habla de un estado de conducción. No es necesaria esta distinción en estado de *off*.

Este convertidor se compone de dos ramas, A y B. Cada rama está formada por dos interruptores con un diodo en antiparalelo. Los interruptores de cada rama conmutan de tal modo que cuando uno de ellos está en *on* el otro está en *off*. Nunca están en *off* ambos interruptores simultáneamente. En la práctica, sí están durante un tiempo ambos interruptores en estado de *off*, es el tiempo muerto, se utiliza para evitar que se cortocircuite

la entrada continua. En el análisis teórico no se tienen en cuenta los tiempo muertos, se supone que los interruptores son ideales y conmutan instantáneamente.

Si los interruptores de cada rama conmutan de forma tal que nunca se encuentran ambos interruptores en estado de *off*, la corriente de salida i_o circula de forma continuada. Por lo que la tensión de salida está determinada por el estado de los interruptores.

Analizando la rama A de la Figura 58. La tensión de salida v_{AN} , con respecto al punto N, viene dada por el estado de los interruptores de la siguiente forma: cuando T_{A+} está cerrado, la corriente de salida circula a través de T_{A+} , si i_o es positiva o a través de D_{A+} , si i_o es negativa. En cualquier caso, el estado de *on* de T_{A+} asegura que el punto A de la figura está al mismo potencial que el terminal positivo de la entrada continua:

$$v_{AN} = V_d \text{ si } T_{A+} \text{ está cerrado y } T_{A-} \text{ está abierto} \quad (68)$$

Análogamente, cuando T_{A+} está en *on*, circula una corriente i_o negativa a través de T_{A-} (ya que D_{A+} está cortado) y una corriente positiva i_o circulará por D_{A-} :

$$v_{AN} = 0 \text{ si } T_{A-} \text{ está en on y } T_{A+} \text{ está en off} \quad (69)$$

La tensión V_{AN} solo depende del estado del interruptor y es independiente del sentido de la corriente i_o . Por lo que, la tensión de salida del convertidor de la rama A, promediada a lo largo de un periodo de conmutación T_s , es función de la tensión de entrada V_d y del ciclo de trabajo de T_{A+} :

$$V_{AN} = \frac{V_d t_{on} + 0 t_{off}}{T_s} = V_d D_{T_{A+}} \quad (70)$$

donde t_{on} y t_{off} son los intervalos de *on* y *off*, respectivamente, de T_{A+} . El mismo análisis puede realizarse para la rama B, la tensión V_{BN} depende de la tensión V_d y del ciclo de trabajo del interruptor T_{B+} independientemente de la dirección de la corriente i_o :

$$V_{BN} = V_d D_{T_{B+}} \quad (71)$$

La tensión de salida del convertidor ($V_o = V_{AN} - V_{BN}$) se puede regular mediante el control de los ciclos de trabajo y es independiente de la magnitud y sentido de la corriente i_o .

A diferencia de los convertidores simples explicados anteriormente, el convertidor puente en H permite obtener una tensión de salida reversible en polaridad. Se emplea una señal triangular a la frecuencia de conmutación para la modulación de los interruptores del convertidor. Las distintas estrategias de conmutación se explican a continuación:

- PWM con tensión de salida bipolar, donde (T_{A+}, T_{B-}) y (T_{A-}, T_{B+}) son tratados como dos pares de conmutación. Los interruptores de cada par son conmutados simultáneamente.
- PWM con tensión de salida unipolar. Donde los interruptores de cada rama son controlados de forma independiente a los de la otra rama.

La corriente de salida, en este convertidor, no se hace discontinua para valores bajos de i_o cuando alimenta cargas continuas.

a. PWM bipolar

Los interruptores (T_{A+} , T_{B-}) y (T_{A-} , T_{B+}) son tratados como dos pares de conmutación (dos interruptores de un par son conmutados *on* y *off* simultáneamente). Uno de los dos pares siempre está en *on*.

Las señales de conmutación se generan mediante la comparación de una señal triangular de la frecuencia de conmutación (v_{tri}) y una señal de control $v_{control}$. Cuando $v_{control}$ es inferior a v_{tri} ($v_{control} < v_{tri}$), T_{A+} y T_{B-} conmutan a *on*. Los ciclos de trabajo se obtienen de las formas de onda de la Figura 59(a):

$$v_{tri} = V_{tri} \frac{t}{T_s/4} \quad 0 < t < \frac{1}{4}T_s \quad (72)$$

Para $t=t_1$ Figura 59(a) $v_{tri}=v_{control}$:

$$t_1 = \frac{v_{control} T_s}{V_{tri} 4} \quad (73)$$

A partir de la Figura 59, se obtiene la duración de t_{on} del par 1 (T_{A+} , T_{B-}):

$$t_{on} = 2t_1 + \frac{1}{2}T_s \quad (74)$$

Su ciclo de trabajo es:

$$D_1 = \frac{t_{on}}{T_s} = \frac{1}{2} \left(1 + \frac{v_{control}}{V_{tri}} \right) \quad (T_{A+}, T_{B-}) \quad (75)$$

Por tanto, el ciclo de trabajo D_2 del par 2 (T_{A-} , T_{B+}) es:

$$D_2 = 1 - D_1 \quad (T_{A-}, T_{B+}) \quad (76)$$

Utilizando los ciclos de trabajo anteriores, se puede obtener V_{AN} y V_{BN} de la Figura 59 a partir de las ecuaciones (70) y (71), respectivamente:

$$V_o = V_{AN} - V_{BN} = D_1 V_d - D_2 V_d = (2D_1 - 1)V_d \quad (77)$$

Sustituyendo D_1 :

$$V_o = \frac{V_d}{V_{tri}} v_{control} = k v_{control} \quad (78)$$

donde $k=V_d/V_{tri}$ =constante. Esta ecuación muestra la relación lineal que existe entre la tensión media de salida y la señal de control de entrada. Los tiempos muertos necesarios entre la apertura de un par de conmutación y el cierre del otro par introducen una pequeña no linealidad.

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

Como se puede observar en la Figura 59(d), la tensión de salida v_o puede oscilar entre $-V_d$ y $+V_d$, motivo por el cual a esta estrategia de conmutación se le llama conmutación PWM bipolar.

El ciclo de trabajo D_1 puede variar entre 0 y 1 dependiendo del valor y polaridad de $v_{control}$. Lo que hace que la tensión pueda variar entre $-V_d$ y $+V_d$. La tensión de salida del convertidor es independiente de la corriente de salida i_o despreciando los tiempos muertos.

La corriente media de salida I_o puede ser positiva o negativa. Para valores pequeños de I_o , i_o puede ser positiva y negativa durante un ciclo; en la Figura 59(e) para $I_o > 0$, el flujo medio de potencia va de V_d a V_o , y en la Figura 59(f) para $I_o < 0$, donde el flujo medio de potencia va de V_o a V_d .

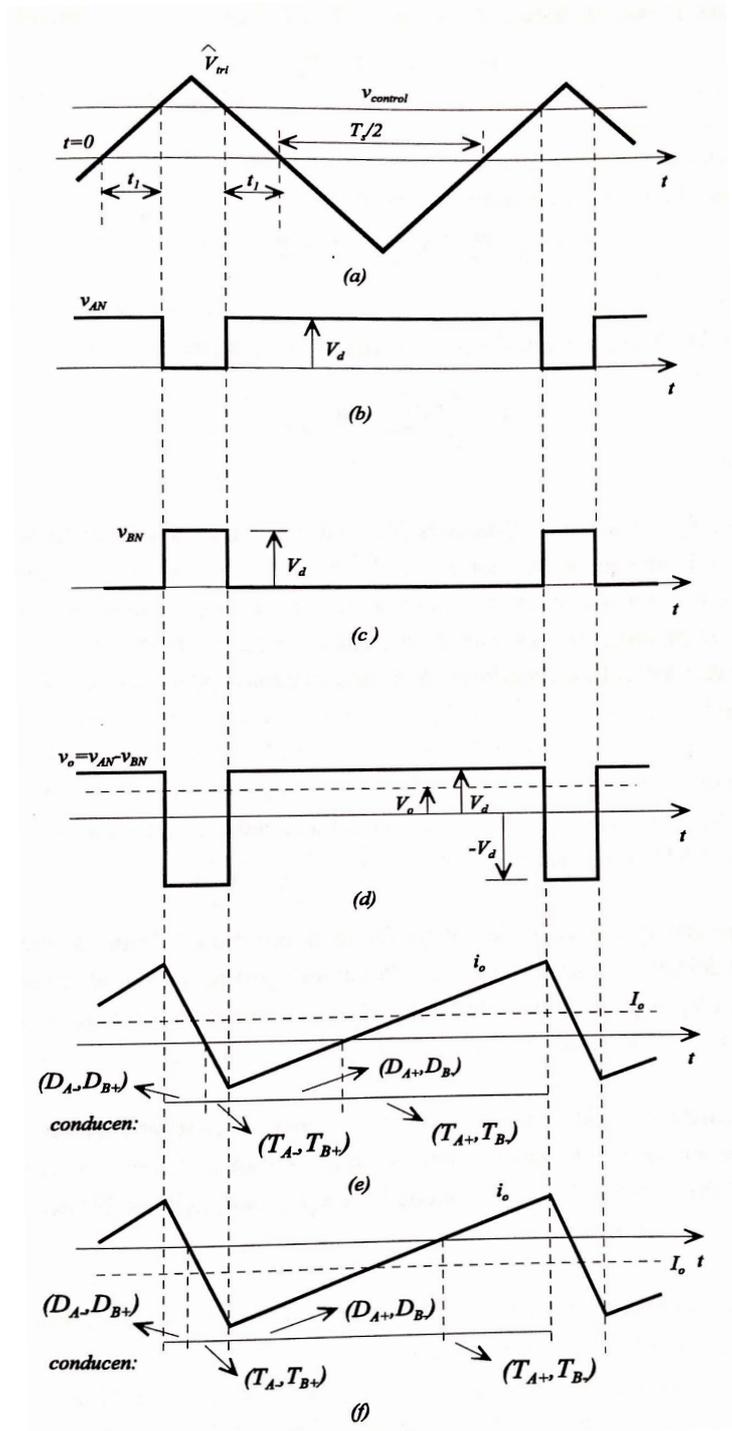


Figura 59 PWM con tensión bipolar. (a) Tensiones v_{tri} y V_{CONT} para la generación de las señales PWM. (b) Señal TA+. (c) Señal TA-. (d) Tensión de salida. (e) Corriente a la salida para $I_o > 0$. (f) Corriente a la salida para $I_o < 0$. [J. Ureña, 1999]

b. PWM unipolar

Las señales de conmutación de las ramas A y B se obtienen a partir de la comparación de una señal triangular v_{tri} con la tensión de control $V_{control}$ y $-V_{control}$, respectivamente.

$$T_{A+on} : si \ v_{control} > v_{tri} \quad (79)$$

$$T_{B+on} : si \ -v_{control} > v_{tri} \quad (80)$$

En la Figura 60 aparecen las tensiones de salida de cada rama así como la tensión de salida v_o . El ciclo de trabajo de $TA+$, D_1 , y el de $TB+$, D_2 , se calculan:

$$D_1 = \frac{1}{2} \left(1 + \frac{v_{control}}{V_{tri}} \right) \quad (81)$$

$$D_2 = 1 - D_1 \quad (82)$$

La tensión de salida V_o es la misma que en el caso de tensión bipolar. Varía linealmente con $V_{control}$:

$$V_o = (2D_1 - 1)V_d = \frac{V_d}{V_{tri}} v_{control} \quad (83)$$

La Figura 60(e) y Figura 60(f) muestra las formas de onda de la corriente y los dispositivos que conducen para $i_o > 0$ e $i_o < 0$, respectivamente, en ambos casos V_o es positiva.

Si las frecuencias de conmutación de los interruptores son las mismas en estas dos estrategias, la tensión unipolar conlleva una mejor forma de onda de la tensión de salida y de la respuesta en frecuencia, puesto que la frecuencia "efectiva" de conmutación de la tensión de salida ha sido duplicada y el rizado se ha reducido.

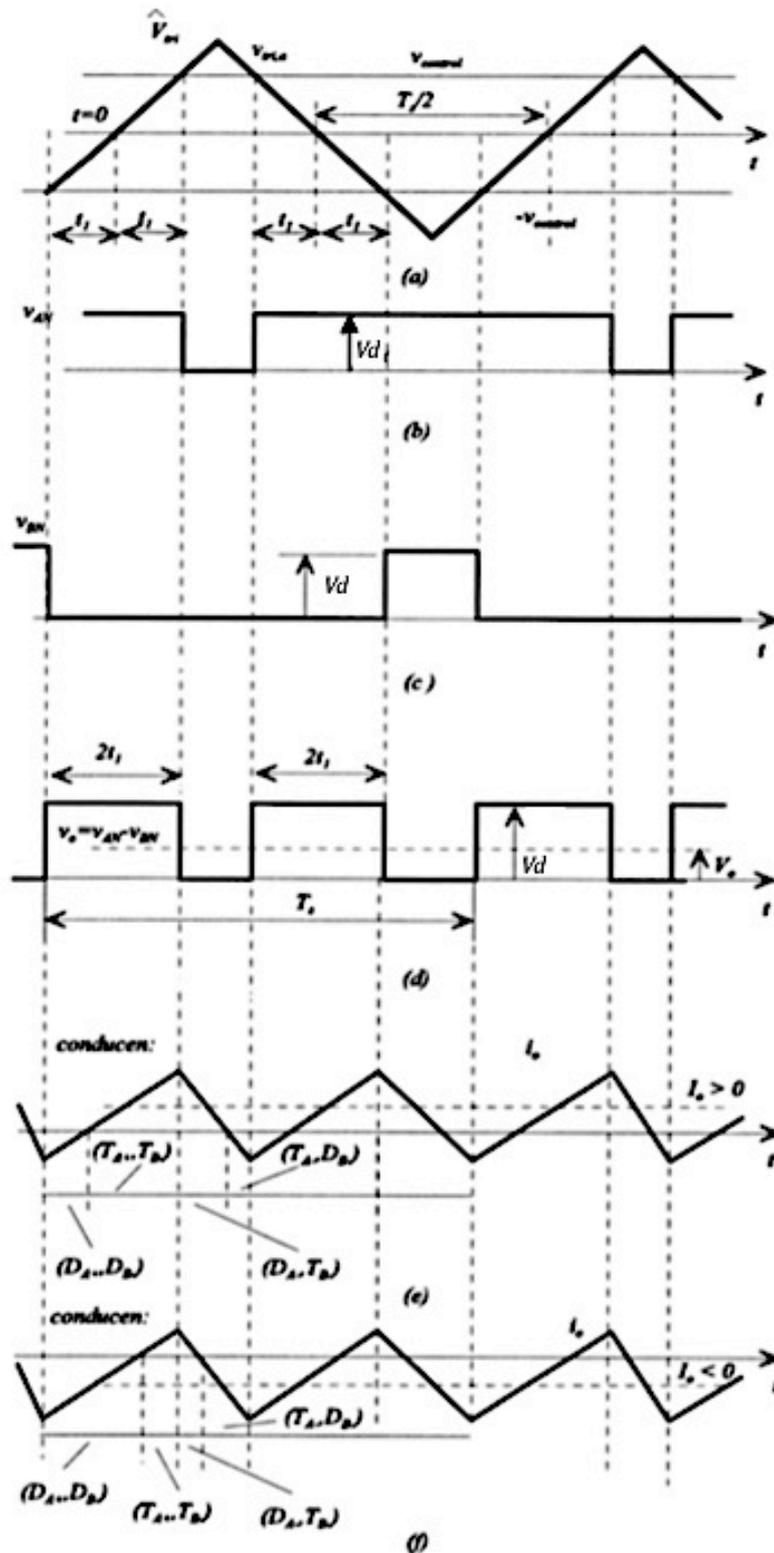


Figura 60 PWM con tensión unipolar. [a] Tensiones v_{tri} , V_{CONT} y $-V_{CONT}$ para la generación de las señales PWM. (b) Señal TA+. (c) Señal TB+. (d) Tensión de salida. (e) Corriente a la salida para $I_o > 0$. (f) Corriente a la salida para $I_o < 0$. [J. Ureña, 1999]

4.4.2 Elección de los componentes pasivos para montaje de los distintos circuitos que se van a probar

La elección de los componentes se obtiene a partir de las simulaciones de cada convertidor. A continuación se explica el caso del convertidor reductor, y se amplía el estudio al resto de configuraciones.

En la Figura 61 se puede ver el esquema utilizado para la simulación. Se genera la señal PWM mediante la comparación entre la señal diente de sierra y la señal constante V_{control} que varía entre 0 y 1. Si la diferencia es positiva, la señal PWM es de nivel alto, el interruptor se cierra, en caso contrario, se abre. La asignación del nivel alto o bajo según el valor de la resta se realiza mediante el bloque *Relay*.

La utilización del bloque *Repeating Sequence* permite modificar la frecuencia de la señal diente de sierra y por tanto la de la señal PWM.

Puesto que el equipo Semiteach-IGBT puede trabajar excitando los dos transistores, se genera otra señal negando la señal PWM anterior. La primera señal se utiliza para excitar el transistor con la función de interruptor y la otra señal se aplica al que realiza la acción de diodo.

Además se han incluido dos bloques que simulan el tiempo muerto que deben tener ambas señales en la práctica. Este tiempo es de $3\mu\text{s}$.

La alimentación continua es de 24V. Para obtener los valores de los componentes se han probado distintas magnitudes y se han obtenido la tensión y corriente que deben soportar.

Analizando en el mercado los componentes que más se aproximaban a los valores obtenidos de la simulación, se proponen los siguientes elementos:

- Bobinas: se han seleccionado dos bobinas de 3,9mH y 4,7mH. El valor nominal de las bobinas es alto ya que deben soportar corrientes elevadas (del orden de amperios).
- Condensadores: se han utilizado dos condensadores de $100\mu\text{F}$ y $220\mu\text{F}$. Su tensión nominal es 400V. Los condensadores deben soportar los picos de tensión que se producen a la salida durante el régimen transitorio. El valor nominal del condensador determinará el rizado de la tensión de salida
- Resistencias: se han escogido dos resistencias de potencia con un valor nominal de 10Ω y 47Ω . La potencia máxima es de 200W.

Con el objetivo de facilitar la conexión de los componentes se ha creado una caja que guarda todos los componentes soldados a unos conectores de protección, Figura 62.

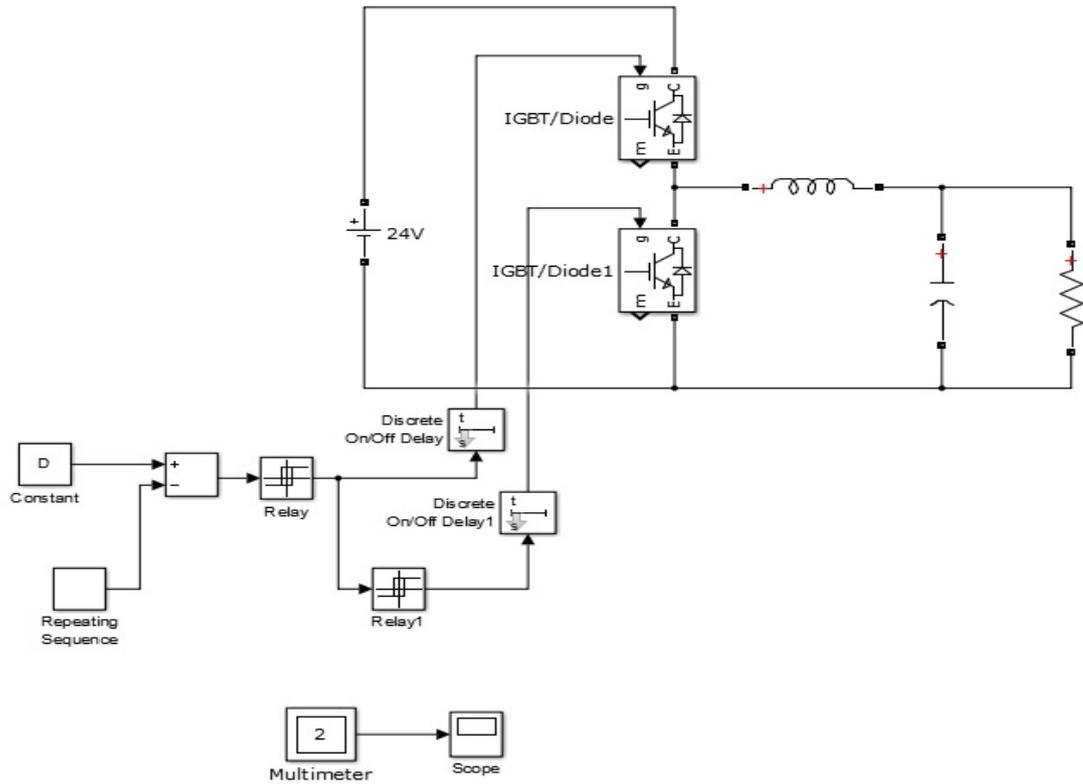


Figura 61 Esquema en Matlab del convertidor reductor para su simulación.

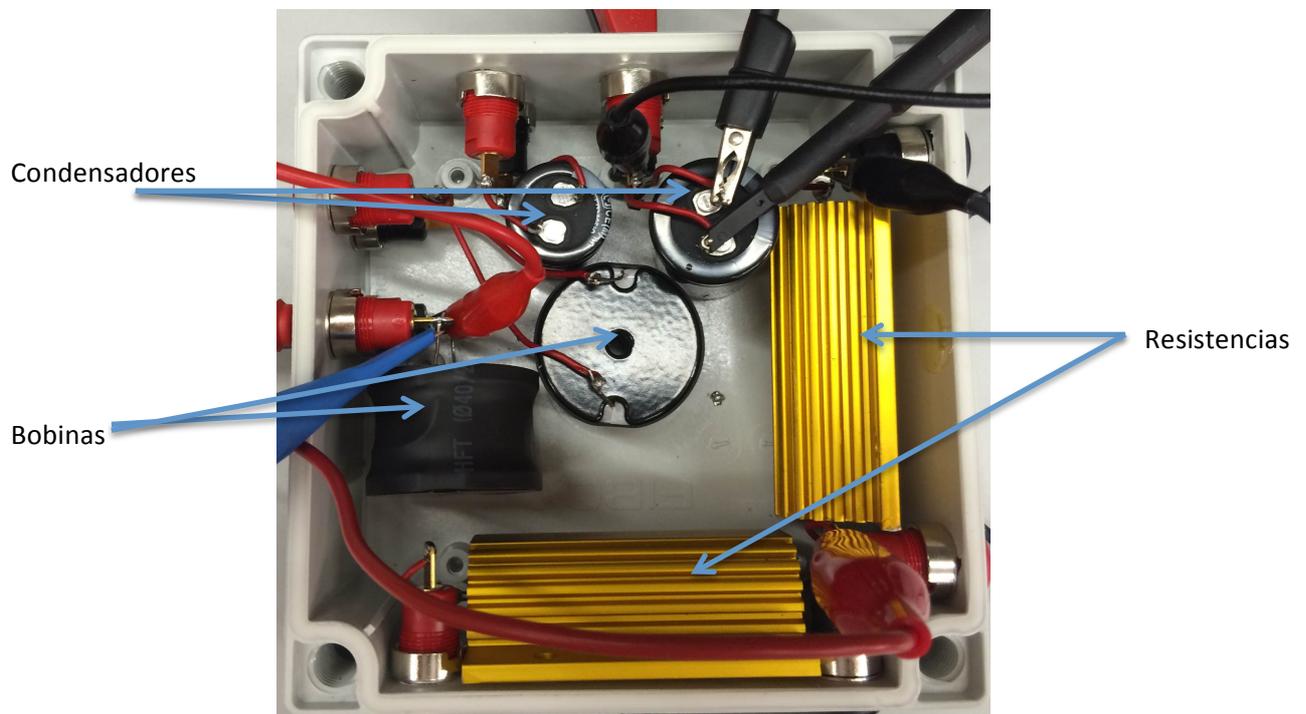


Figura 62 Montaje de los componentes pasivos.

Para obtener el valor de los componentes, se han realizado distintas simulaciones modificando parámetros como el número de transistores, el valor de la bobina, condensador y carga y se ha analizado el modo de funcionamiento en cada caso.

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

Según la estructura del equipo Semiteach-IGBT, cada interruptor tiene un diodo en antiparalelo. Para conformar los distintos convertidores, se usa un transistor de una rama y un diodo distinto al que va en paralelo con el transistor utilizado. Hay, por tanto, dos formas de configuración, seleccionando solo el diodo, o el diodo y además forzando el transistor en paralelo.

La diferencia entre utilizar uno o dos transistores reside en que con un solo transistor funcionando como interruptor, el otro funciona como diodo por lo que podemos alcanzar el MCD mientras que si se emplean los dos transistores, se fuerza el paso de corriente (negativa) por lo que nunca se llega al MCD aunque teóricamente se esté trabajando en este modo.

Esta cuestión se plantea ya que el equipo Semiteach-IGBT permite la excitación de los transistores de cada rama de forma independiente.

A continuación se presentan algunas de las simulaciones realizadas:

Nº transistores	2
Valor de la bobina	3 mH
Valor del condensador	100 μ F
Ciclo de trabajo (D)	0,9
Frecuencia de conmutación	1kHz
Valor de la carga	10 Ω

Tabla 3 Valores de los parámetros de simulación 1.

La Tabla 3 recoge los valores utilizados en esta simulación. Ambos transistores están excitados, funcionan como interruptores; por ello, el valor del campo Nº de transistores de la Tabla 3 es 2.

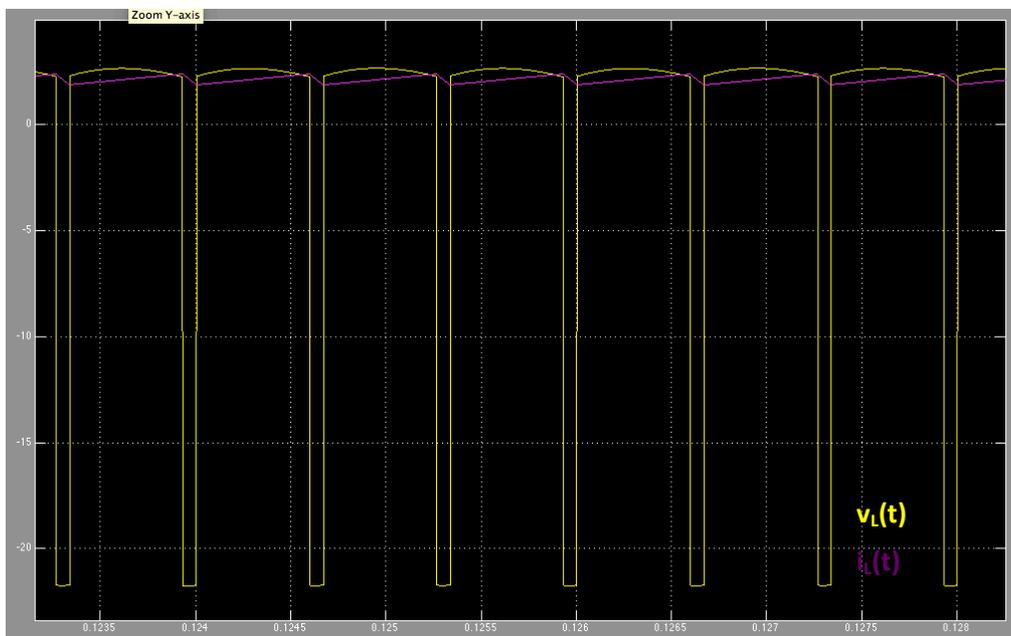


Figura 63 Tensión $v_L(t)$ y corriente $i_L(t)$ por la bobina.

Como se aprecia en la Figura 63, la forma de onda magenta, corriente por la bobina, tiene una componente continua positiva. Esto indica que el convertidor se encuentra trabajando en MCC.

El valor de la tensión a la salida en régimen permanente se calcula:

$$V_o = DV_d = 0,9 \cdot 24 = 21,6V \quad (84)$$

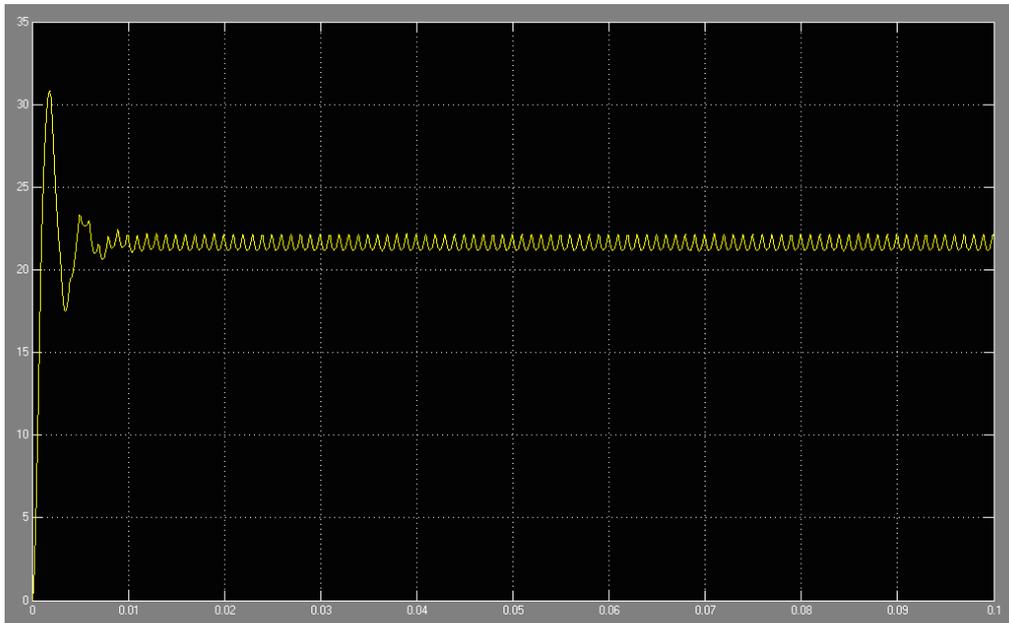


Figura 64 Tensión en la carga $v_o(t)$.

En la simulación de la Figura 64 se aprecia el transitorio de la tensión de salida, se debe tener en cuenta en la elección de los componentes para asegurar que no sufran daños durante el régimen transitorio.

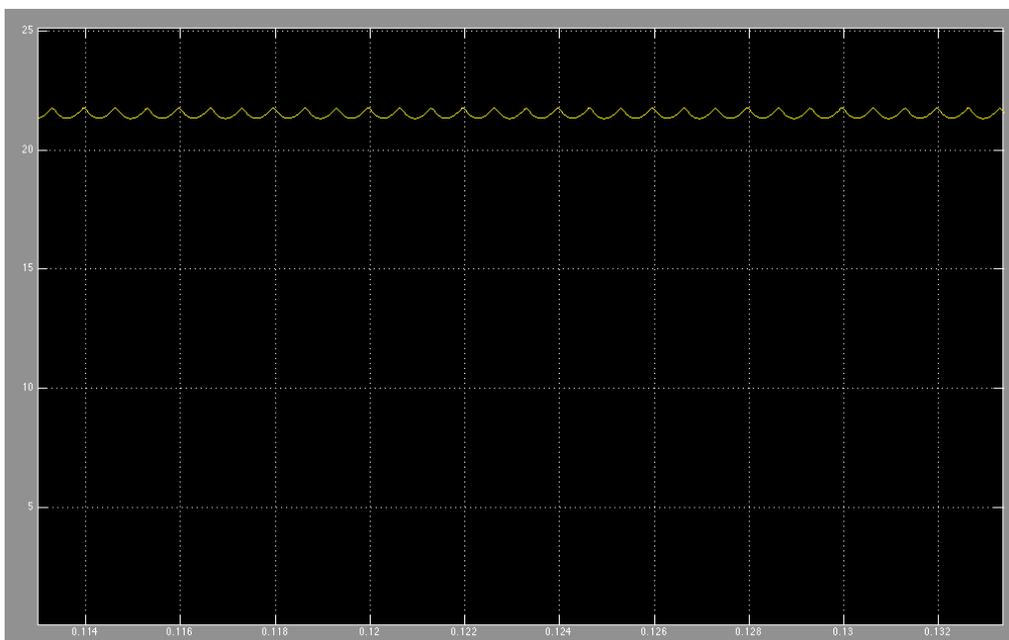


Figura 65 Ampliación del rizado de la tensión en la carga.

En el rizado de la tensión de salida se refleja el efecto del condensador. Cuanto mayor sea su capacidad, más próximo a la condición ideal, menor rizado.

A continuación, se calcula el rizado de la tensión de salida:

$$\frac{\Delta V_O}{V_O} = \frac{\pi^2}{2} (1 - D) \left(\frac{f_c}{f_s} \right)^2 \text{ donde } f_s = 1\text{kHz y}$$

$$f_c = \frac{1}{2\pi\sqrt{LC}} = \frac{1}{2\pi\sqrt{3 \cdot 10^{-3} \cdot 100 \cdot 10^{-6}}} = 290,57\text{Hz}$$

Sustituyendo,

(85)

$$\frac{\Delta V_O}{V_O} = \frac{\pi^2}{2} (1 - 0,9) \left(\frac{290,57}{10^3} \right)^2 = 0,0416$$

Despejando,

$$\Delta V_O = 0,0416 \cdot 21,6 = 0,9\text{V}$$

Una tensión de rizado teórica de 0,9V coincide con el valor obtenido de las simulaciones.

Nº transistores	1
Valor de la bobina	3 mH
Valor del condensador	100 μ F
Ciclo de trabajo (D)	0,9
Frecuencia conmutación	1kHz
Valor de la carga	10 Ω

Tabla 4 Valores de los parámetros de simulación 2.

La Tabla 4 recoge los valores utilizados en esta nueva simulación. Solo se introduce la señal PWM en uno de los transistores, el otro funciona como diodo.

Para esta simulación se han mantenido los mismos parámetros que en la Tabla 3, solo se ha modificado el número de transistores que funcionan como interruptores. El objetivo es comprobar si hay diferencias significativas entre excitar solo uno de los transistores para que trabaje como interruptor y dejar el funcionamiento normal del otro como diodo o utilizar los dos transistores como interruptores.

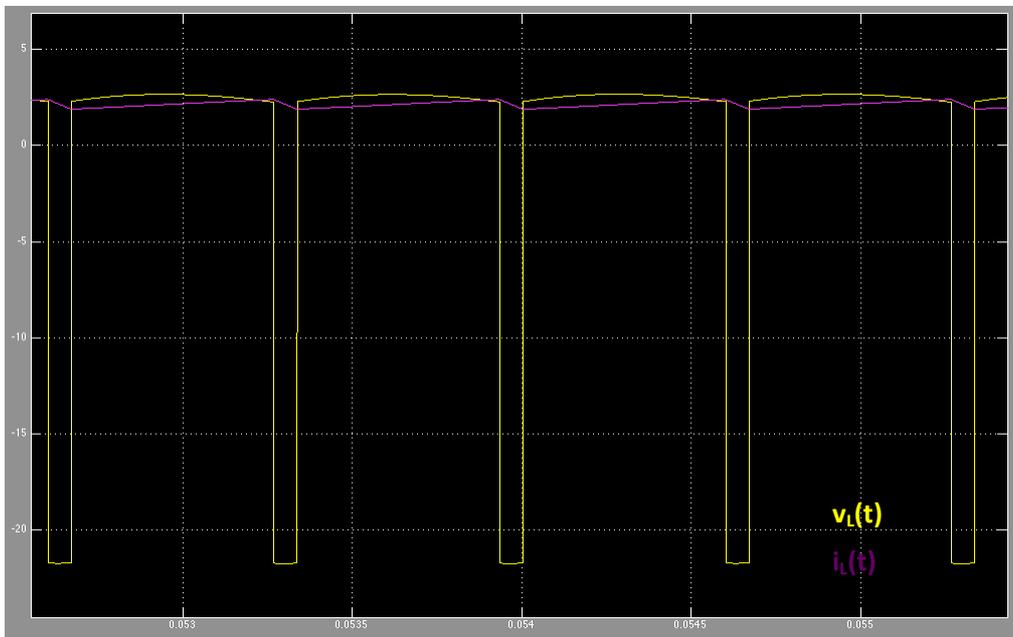


Figura 66 Tensión $v_L(t)$ y corriente $i_L(t)$ por la bobina.

Como en la simulación de la Figura 63, el convertidor permanece en MCC.

La tensión de salida, siguiendo el mismo análisis que en (84), toma un valor de 21,6V. El rizado de la tensión de salida se calcula como en (85) obteniéndose 0,9V.

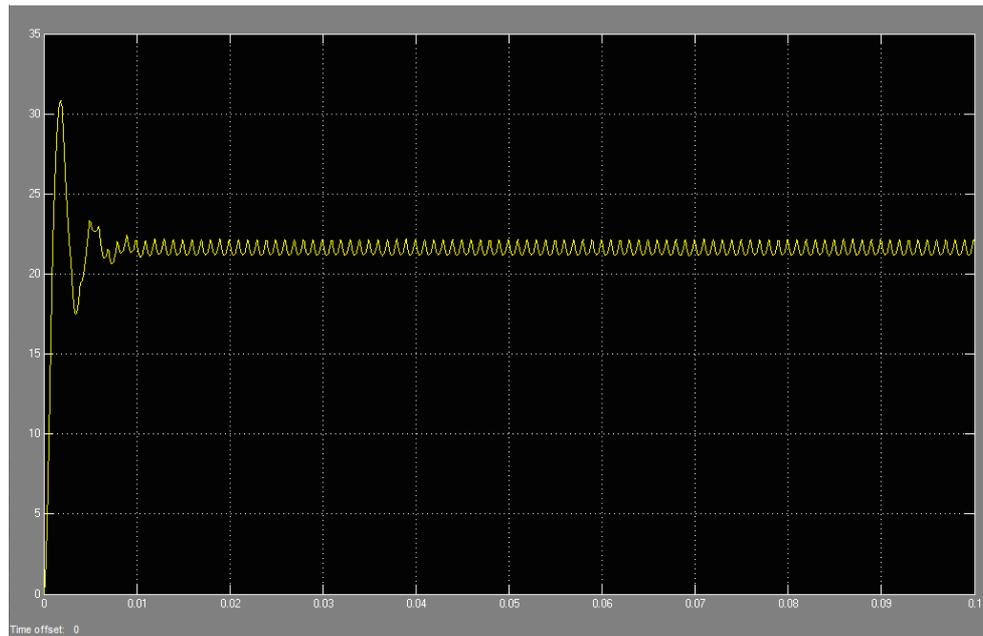


Figura 67 Tensión en la carga $v_o(t)$.

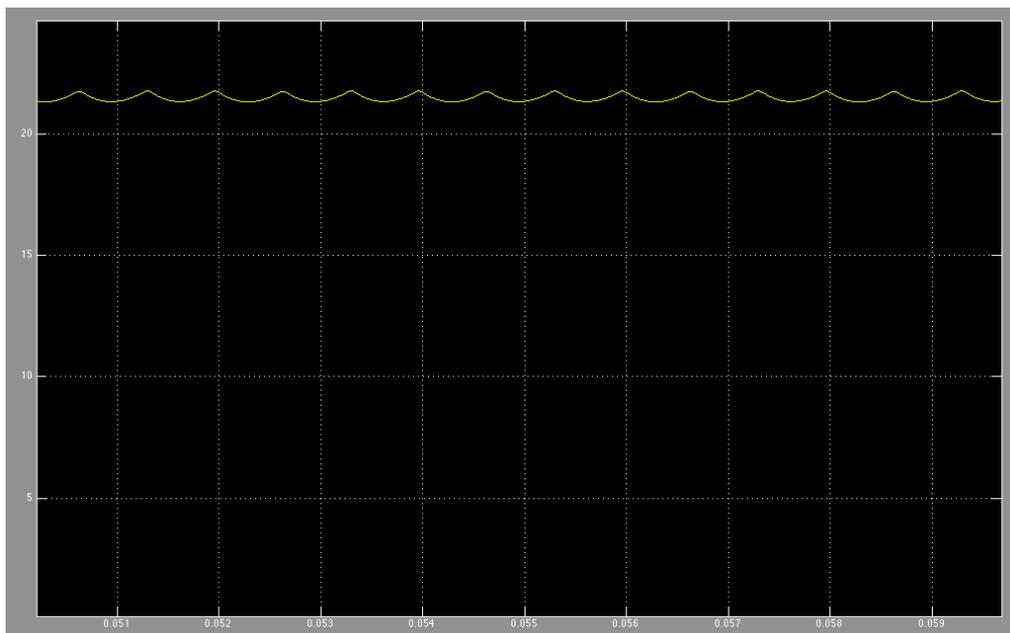


Figura 68 Ampliación del rizado de la tensión en la carga

La respuesta del convertidor reductor es igual en las pruebas de las Tabla 3 y Tabla 4. Se puede concluir que, en MCC, no afecta la excitación del segundo transistor.

Nº transistores	2
Valor de la bobina	4 mH
Valor del condensador	220 μF
Ciclo de trabajo (D)	0,2
Frecuencia de la señal	1kH
Valor de la carga	100Ω

Tabla 5 Valores de los parámetros de simulación 3.

La Tabla 5 recoge los valores utilizados en esta prueba.

Al aumentar la carga y disminuir el ciclo de trabajo, se busca llevar el convertidor a MCD.

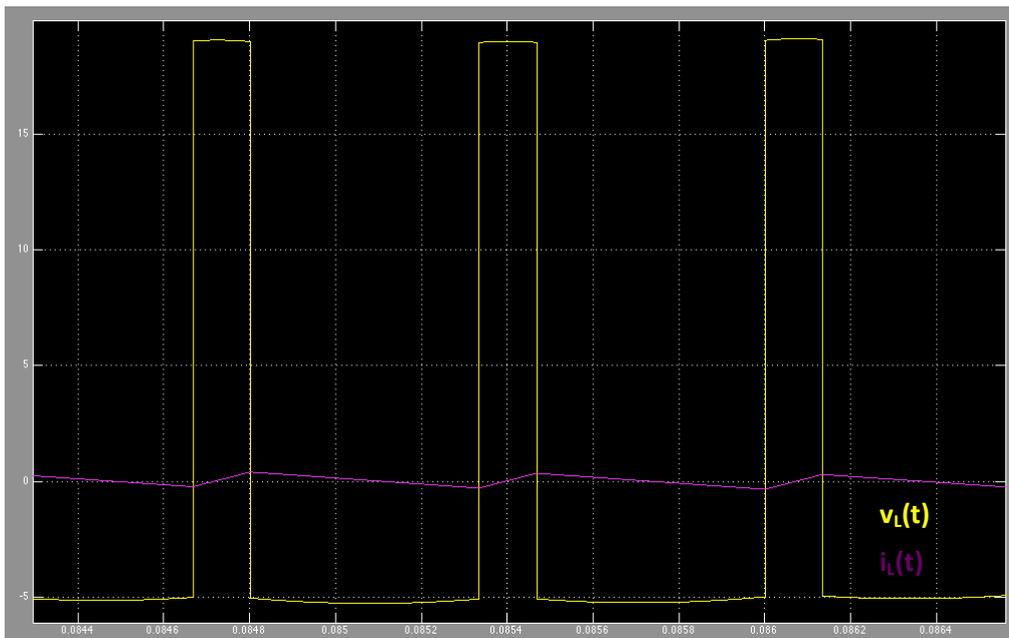


Figura 69 Tensión $v_L(t)$ y corriente $i_L(t)$ por la bobina.

En la Figura 69 puede verse el efecto de introducir la señal PWM y PWM negada en cada transistor. Hay una corriente continua pero con una parte negativa. Por lo que, a pesar de que numéricamente debería ser la corriente discontinua, el análisis matemático se debe realizar con el convertidor trabajando en MCC.

La tensión a la salida en régimen permanente alcanza el valor:

$$V_O = DV_d = 0,2 \cdot 24 = 4,8V \quad (86)$$

La tensión de rizado se calcula:

$$f_s = 1kHz \text{ y } f_c = \frac{1}{2\pi\sqrt{LC}} = \frac{1}{2\pi\sqrt{4 \cdot 10^{-3} \cdot 220 \cdot 10^{-6}}} = 169,65Hz$$

Sustituyendo,

$$\frac{\Delta V_O}{V_O} = \frac{\pi^2}{2} (1 - 0,2) \left(\frac{169,65}{10^3} \right)^2 = 0,113 \quad (87)$$

Despejando,

$$\Delta V_O = 0,113 \cdot 4,8 = 0,54V$$

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

En la Figura 70 se aprecia un transitorio más prolongado en el tiempo pero con unos valores de pico inferiores al caso anterior, Figura 67.

La simulación de la Figura 71 representa el rizado de la tensión de salida, ésta es coherente con el valor calculado de 0,54V.

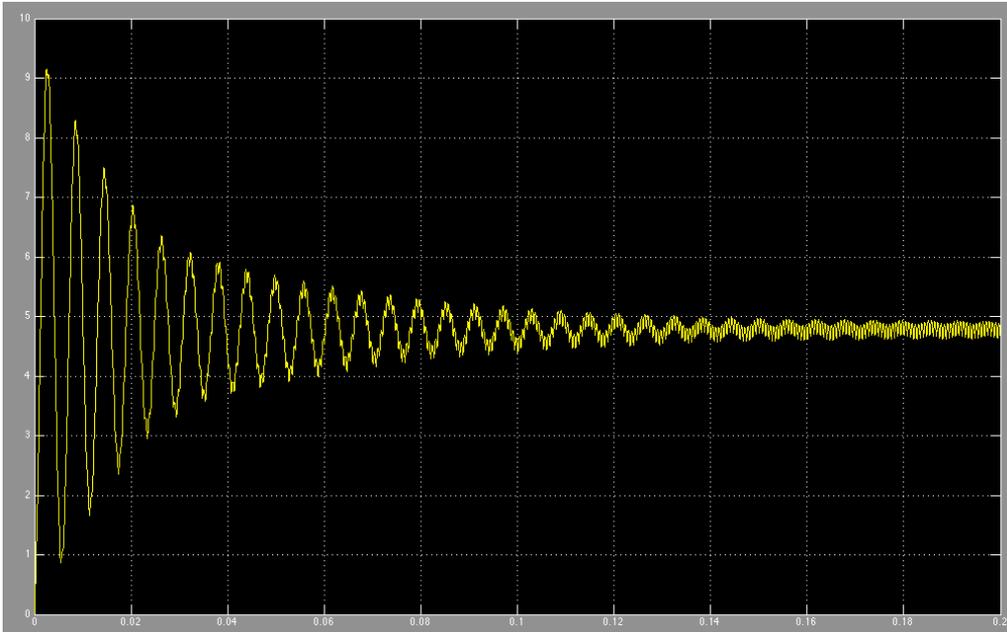


Figura 70 Tensión en la carga $v_o(t)$.

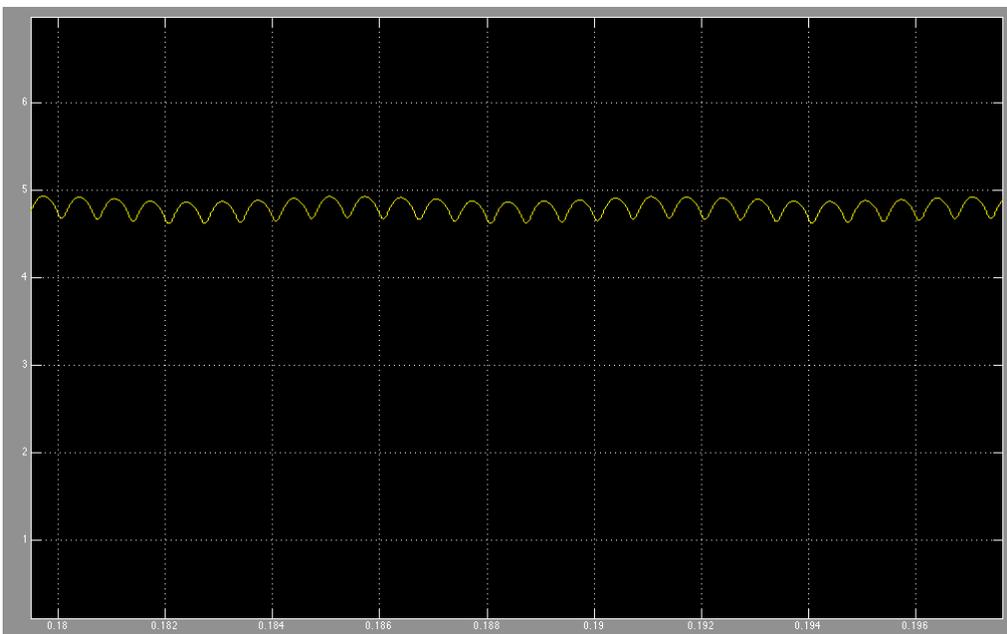


Figura 71 Ampliación del rizado de la tensión en la carga.

Nº transistores	1
Valor de la bobina	4 mH
Valor del condensador	220 μ F
Ciclo de trabajo (D)	0,2
Frecuencia de la señal	1kHz
Valor de la carga	100 Ω

Tabla 6 Valores de los parámetros de simulación 4.

La Tabla 6 recoge los valores utilizados en esta prueba. Solo se introduce la señal PWM en un transistor, el otro funciona como diodo.

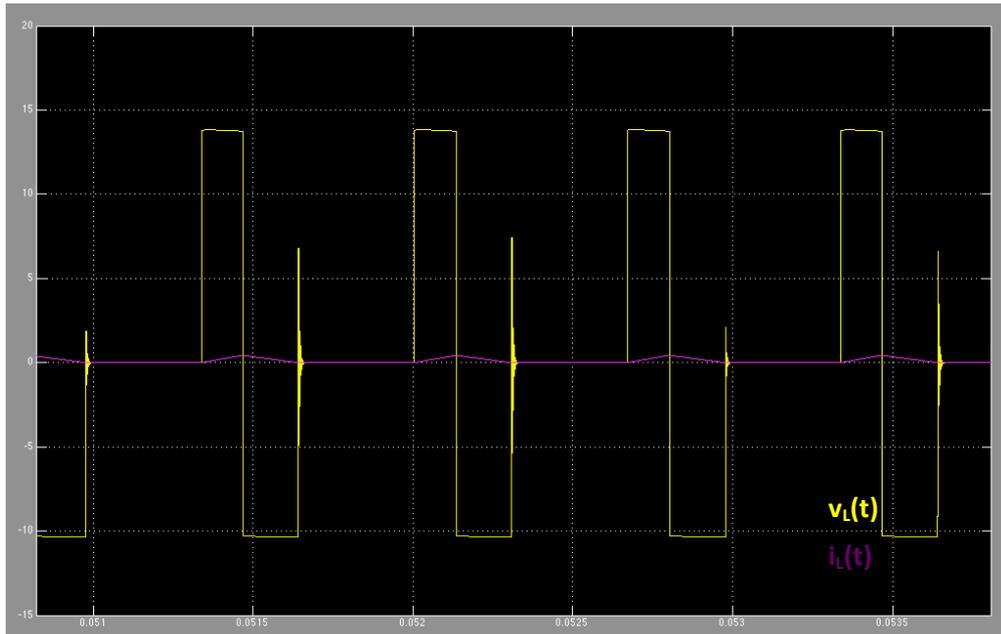


Figura 72 Tensión $v_L(t)$ y corriente $i_L(t)$ por la bobina.

La Figura 72 presenta un claro ejemplo del convertido en MCD. La corriente se hace cero y por tanto hay tensión nula en la bobina.

Con el cálculo analítico se obtiene:

$$I_{LB1,max} = \frac{T_s V_d}{8L} = \frac{10^{-3} \cdot 24}{8 \cdot 4 \cdot 10^{-3}} = 0,75A$$

$$I_{LB1,max} = \frac{T_s V_d}{2L} D(1 - D) = \frac{10^{-3} \cdot 24}{2 \cdot 4 \cdot 10^{-3}} \cdot 0,2 \cdot 0,8 = 0,48A$$

Puesto que $I_{LB1,max} < I_{LB1,max}$ el convertidor se encuentra trabajando en MCD.

$$I_O = 4I_{LB1,max} D \Delta_1 = 4 \cdot 0,75 \cdot 0,2 \cdot 0,26 = 0,16A \quad (88)$$

Sustituyendo las corrientes en la ecuación,

$$\frac{V_O}{V_d} = \frac{D^2}{D^2 + \frac{1}{4} \frac{I_O}{I_{LB1,max}}} = \frac{0,2^2}{0,2^2 + \frac{1}{4} \cdot \frac{0,16}{0,75}} = 0,428$$

Despejando,

$$V_O = 0,428 \cdot V_d = 10,28V$$

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

Se obtienen 10,28V del cálculo analítico, contrastando con la Figura 73, se puede concluir que ambos estudios arrojan los mismos resultado.

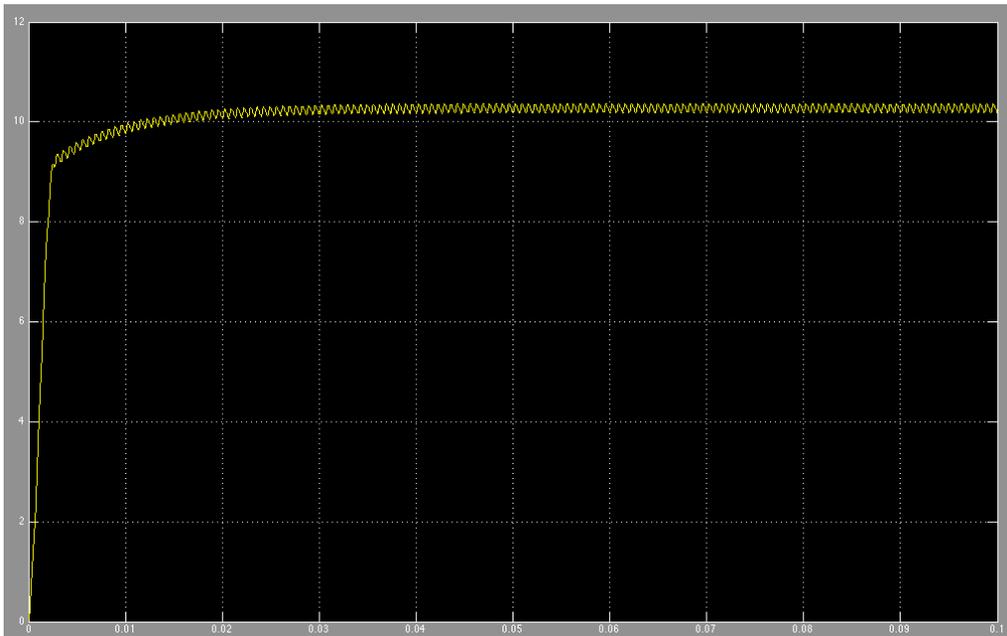


Figura 73 Tensión en la carga $v_o(t)$.

La tensión de salida, representada en la Figura 73, tiene un transitorio mucho menor. Además la tensión de salida alcanza un valor muy superior que si se fuerza el funcionamiento de ambos transistores.

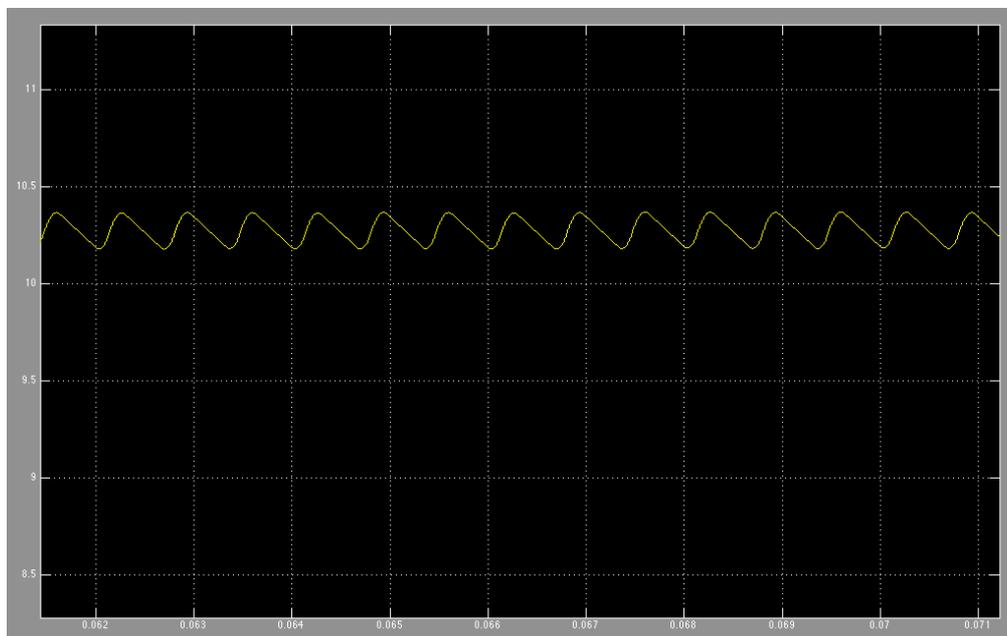


Figura 74 Ampliación del rizado de la tensión en la carga

4.4.3 Adaptación a convertidor reductor

Para realizar la topología del convertidor reductor, se necesita una de las ramas (Top1, Bottom1) del Semiteach-IGBT. La señal PWM excita el transistor correspondiente a Top1. El transistor de Bottom1 puede estar excitado o no, dependiendo de las pruebas que se quieran llevar a cabo. En caso de excitarlo, se debe introducir la señal PWM negada; si no, simplemente se deja sin conectar el terminal Bottom1. Al no forzar la conducción y corte del transistor Bottom1, este queda abierto y mantiene la funcionalidad el diodo.

Si se quiere llevar el convertido al MCD, es necesario dejar sin conexión el terminal Bottom1 como en la Figura 75.

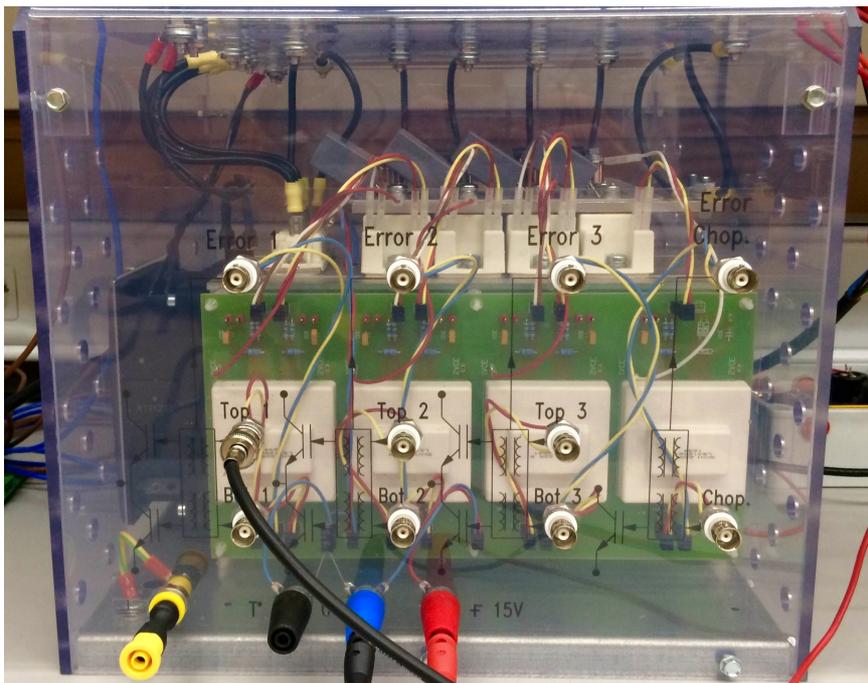


Figura 75 Conexión del convertidor reductor para trabajar en MCD.

La tensión de entrada se introduce en Top1. A la salida de Top1 se encuentra Bottom1 y el filtro formado por una bobina y el condensador. Se conecta una carga resistiva, formada por una resistencia y un reóstato. Para ver el conexionado en detalle, revisar en el Manual de Usuario, Conexiones del convertidor reductor.

4.4.3.1 Adaptación a la FPGA

Al conectar el circuito de adaptación, se dispone de las dos señales que se precisan para el control de los transistores.

Ha sido necesario destinar un interruptor de la FPGA a la habilitación/deshabilitación de las señales PWM. Hasta que el equipo Semiteach-IGBT no está correctamente alimentado, éste ignora los pulsos de las señales PWM. Por lo que, las señales de salida de la FPGA deben estar deshabilitadas hasta que todo el sistema de pruebas se encuentre debidamente conectado y alimentado a los niveles de tensión requeridos y en ese punto, habilitarlas.

4.4.4 Adaptación a convertidor elevador

El circuito del convertidor elevador está formado por una de las ramas del Semiteach-IGBT (Top1, Bottom1). Sin embargo, la conexión, respecto al convertido reductor, está invertida. El transistor Bottom1 está excitado por la señal PWM, funciona como interruptor, y el Top1 tiene la doble funcionalidad (interruptor si se excita con la señal PWM negada o diodo si no se conecta ninguna señal).

Si se quiere llevar el convertido al MCD, es necesario dejar sin conexión el terminal Top1 como en la Figura 76.

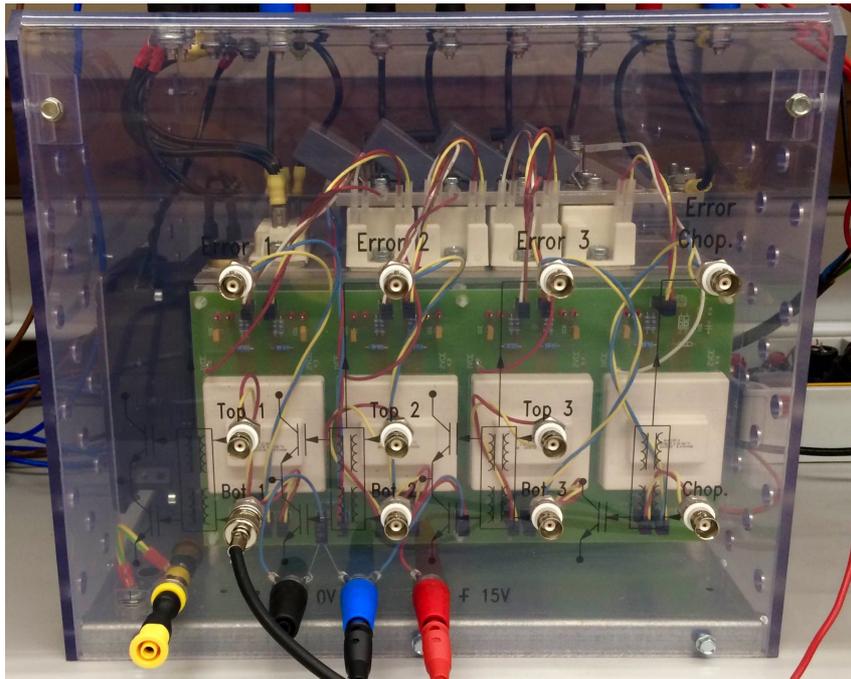


Figura 76 Conexión del convertidor elevador para trabajar en MCD.

La tensión de entrada se conecta a la bobina. A la salida de la bobina, se encuentra Bottom1 y Top1; paralelo a estos, se encuentra el condensador y la carga resistiva (formada por una resistencia y un reóstato). Para ver el conexionado en detalle, revisar en el Manual de Usuario, Conexiones del convertidor elevador.

4.4.5 Adaptación a convertidor reductor-elevado

El circuito del convertidor reductor-elevador está formado por una de las ramas del Semiteach-IGBT (Top1, Bottom1). El transistor Top1 hace la función de interruptor, se excita con la señal PWM, y el transistor Bottom1 puede trabajar como interruptor, si se excita con la señal PWM negada, o diodo, si no se conecta ninguna señal.

Si se quiere llevar el convertido al MCD, es necesario dejar sin conexión el terminal Bottom1 como en la Figura 75.

La tensión de entrada se conecta a Top1. A la salida de Top1, se encuentra la bobina y Bottom1; a su salida, se conecta el condensador y la carga resistiva (formada por una

resistencia y un reóstato). Para ver el conexionado en detalle, revisar en el Manual de Usuario, Conexiones del convertidor reductor-elevador.

4.4.6 Adaptación a puente en H

El circuito del convertidor elevador está formado por dos de las ramas del Semiteach-IGBT (Top1 y Top2, Bottom1 y Bottom2). Se debe tener precaución al conectar cada uno de los transistores con su señal de excitación correspondiente.

La tensión de entrada se conecta paralela a Top1, Bottom1 y a Top2, Bottom2. La carga resistiva se inserta en el punto medio de cada rama. Para ver el conexionado en detalle, revisar en el Manual de Usuario, Conexiones del puente en H.

4.5 RESULTADOS PRÁCTICOS

4.5.1 Convertidor simple.

4.5.1.1 Generación de las señales PWM en la FPGA.

La FPGA genera las señales PWM de forma digital mediante la comparación de la señal diente de sierra con la tensión de control V_{CONT} (ver 4.4.1 Revisión de convertidores DC/DC). Para visualizar las señales diente de sierra y V_{CONT} se ha utilizado un convertidor digital-analógico y se han enviado las señales a un puerto de salida.

Los convertidores reductor, elevador y reductor-elevador utilizan la misma estrategia para generar las señales PWM.

La señal de color verde es la señal de control, se emplea para realizar la comparación con la señal diente de sierra (señal de color amarillo) para obtener la señal de excitación de los *drivers*: señal color magenta (PWM) y azul (PWM negada).

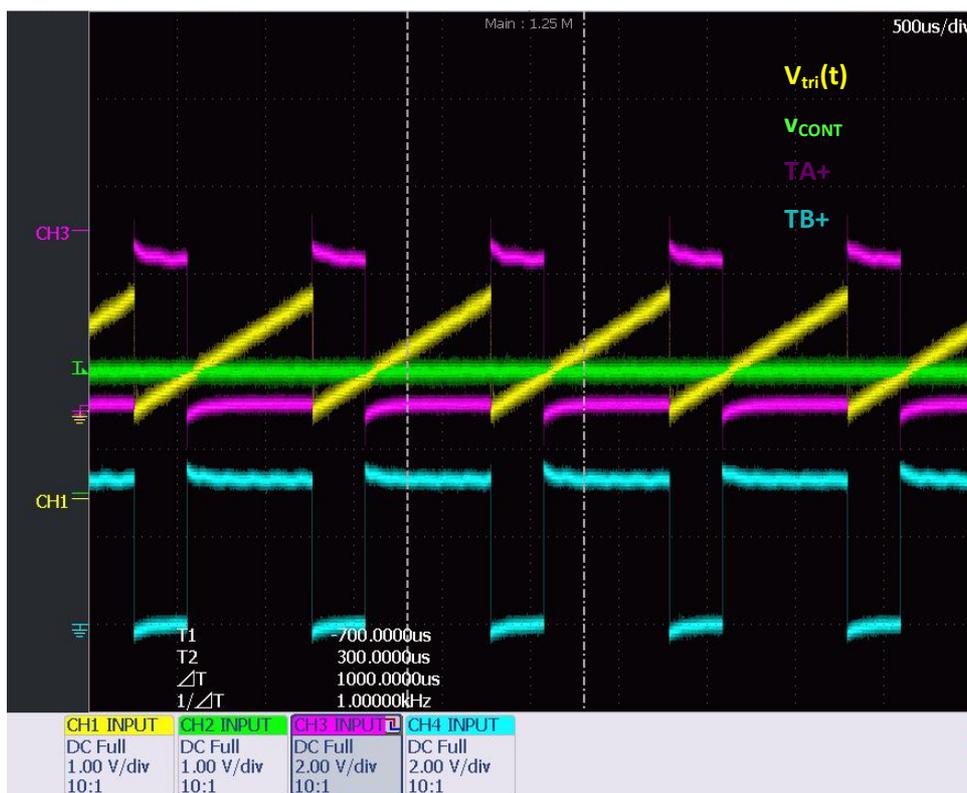


Figura 77 Señales de salida de la FPGA con un ciclo de trabajo de 0,25.

En la Figura 77, Figura 78 y Figura 79 se aprecia el cambio de nivel de la señal PWM en cada intersección entre la señal V_{CONT} y V_{tri} . A continuación se muestran otras imágenes con distintos ciclos de trabajo para ver cómo aumenta el tiempo de ON a medida que crece V_{CONT} y, por tanto, el ciclo de trabajo.

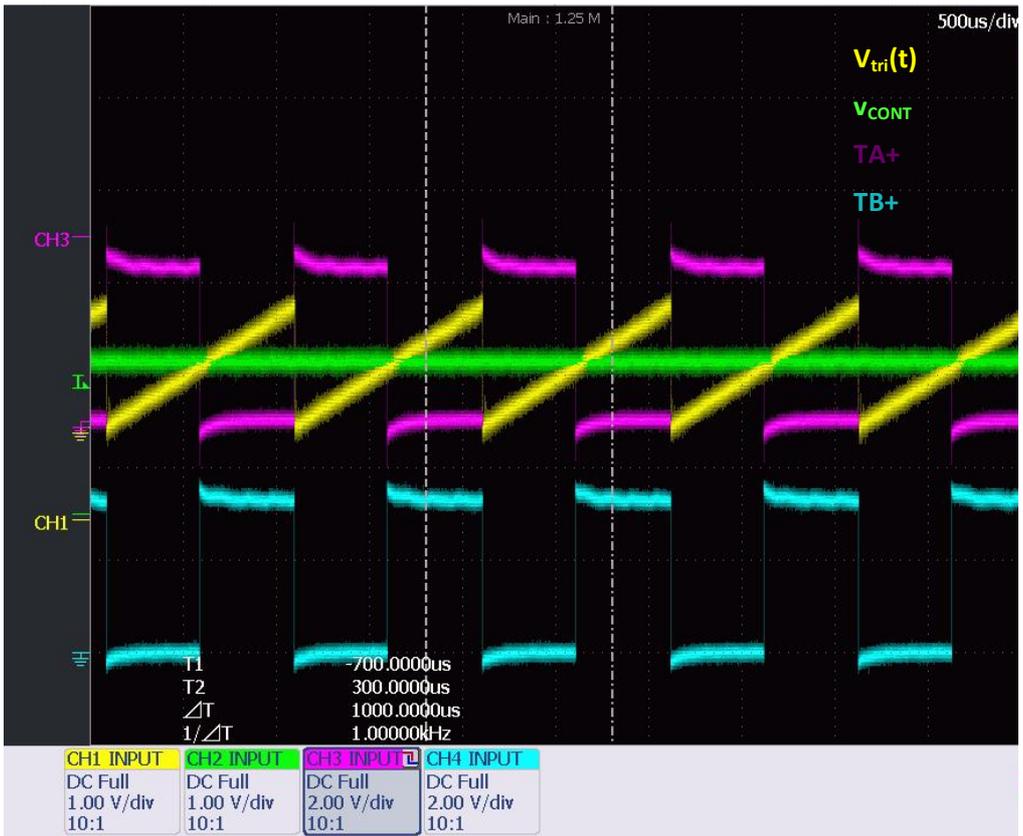


Figura 78 Señales de salida de la FPGA con un ciclo de trabajo de 0,5.

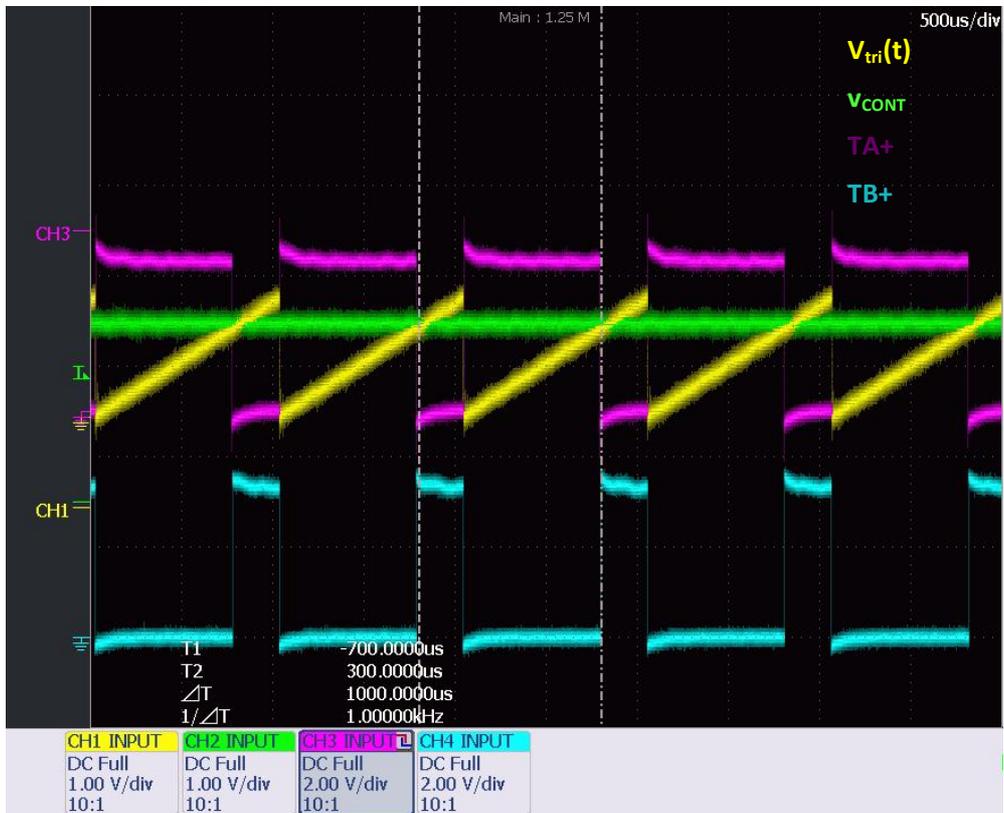


Figura 79 Señales de salida de la FPGA con un ciclo de trabajo de 0,75.

4.5.1.2 Señales de salida del circuito de adaptación

A continuación se muestran las formas de onda de salida del circuito de adaptación, son las señales PWM que se conectan directamente al equipo Semitech-IGBT.

La gráfica amarilla corresponde a la señal PWM y la señal magenta es la señal PWM inicial negada.

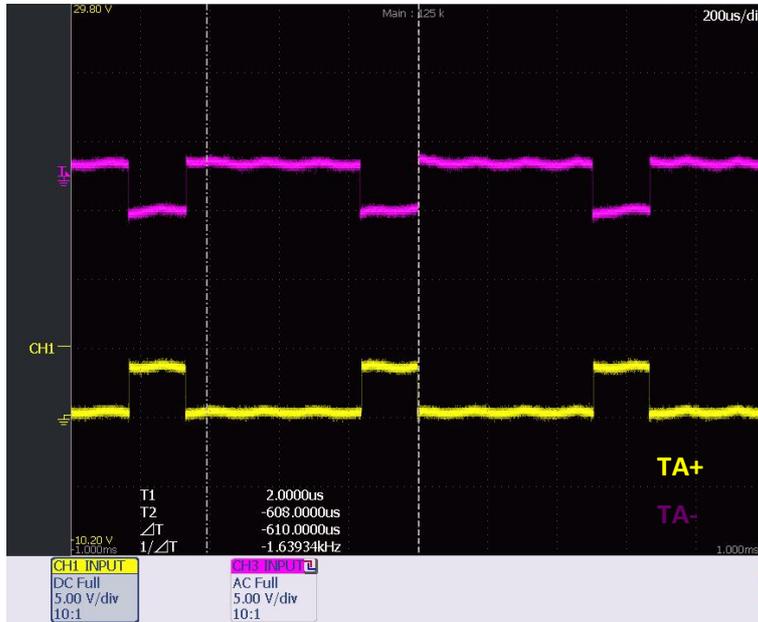


Figura 80 Señales de salida del circuito de adaptación con un ciclo de trabajo $D=0,25$.

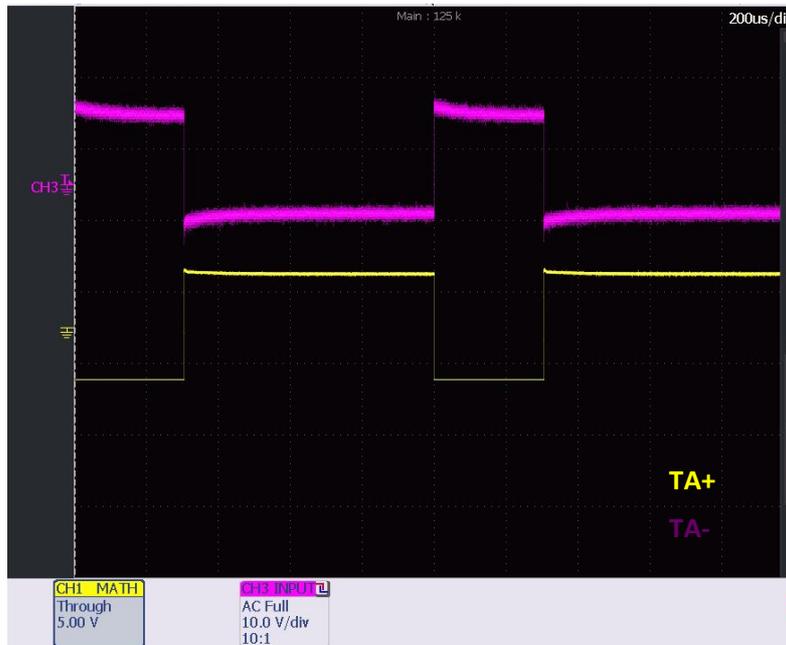


Figura 81 Señal de salida del circuito de adaptación con un ciclo de trabajo de $D=0,75$.

Es necesario introducir unos tiempos muertos a las señales PWM para asegurar que no se encuentran cerrados los transistores de la misma rama. El tiempo muerto entre cada señal es de $3\mu\text{s}$.

En la Figura 82 se pueden ver las dos señales PWM sin tiempo muerto entre ellas, el cambio de las dos señales es simultáneo. Mientras que en la Figura 83 se aprecia cómo se apaga uno de los transistores y, hasta que no pasa el tiempo establecido, no se activa el siguiente transistor.

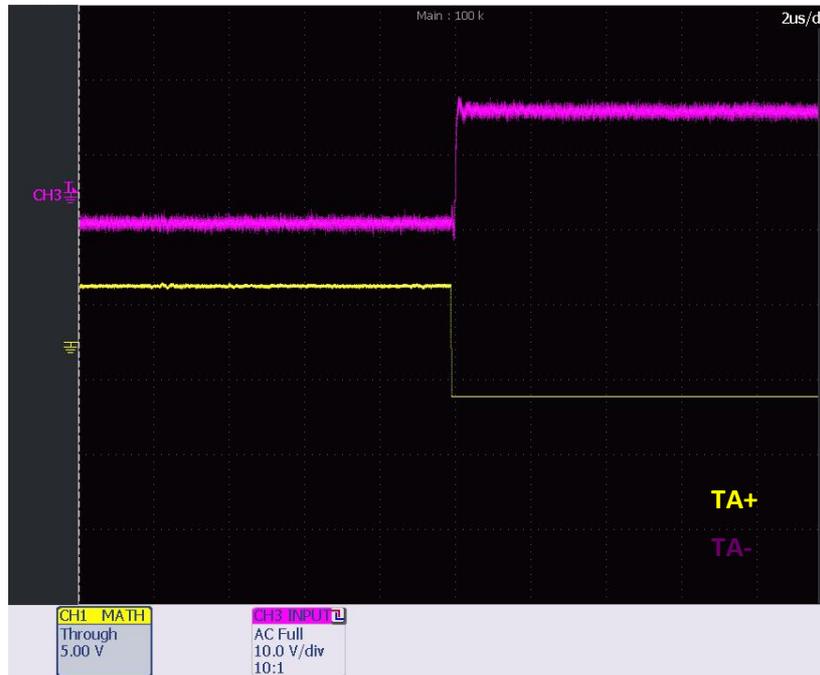


Figura 82 Señal de salida del circuito de adaptación sin tiempo muertos.

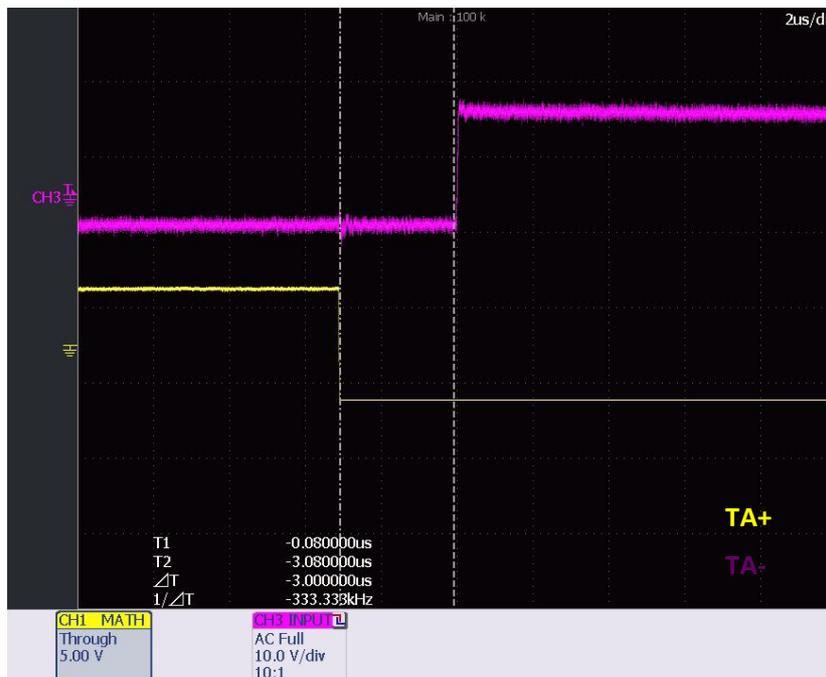


Figura 83 Señal de salida del circuito de adaptación con tiempo muerto de $3\mu\text{s}$.

4.5.1.3 Medida de señales en la carga y la bobina para el convertidor reductor

a. MCC

Nº transistores	2
Valor de la bobina	3,9 mH
Ciclo de trabajo (D)	0,25
Frecuencia de la señal	1,5kHz
Valor de la carga	10Ω
Modo	MCC

Tabla 7 Convertidor reductor. Valores de la prueba 1.

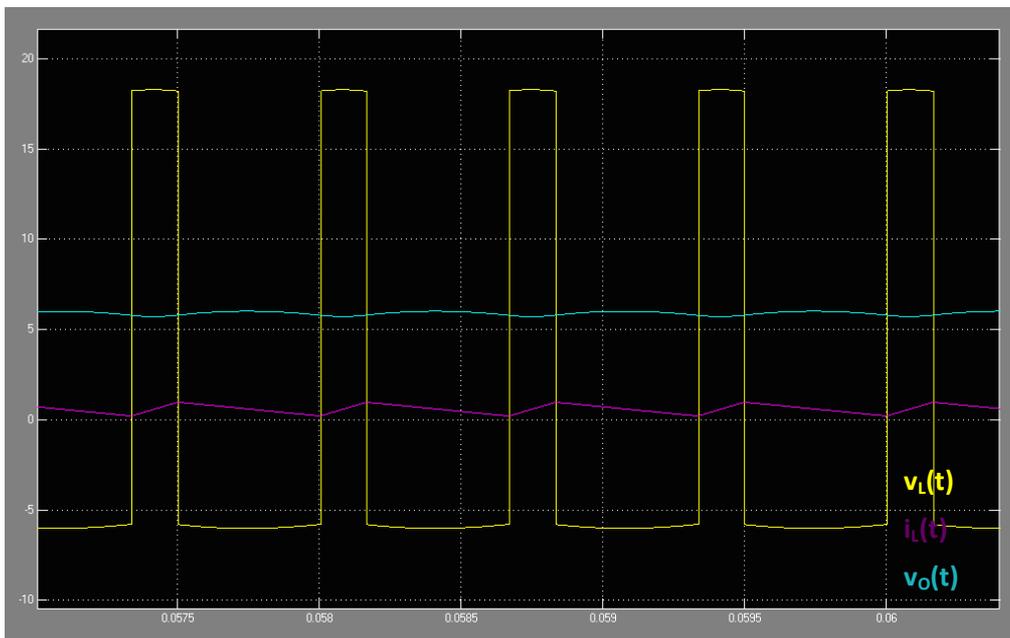


Figura 84 Señales simulación reductor en MCC para un ciclo de trabajo $D=0,25$.

Se obtiene la simulación para el estado límite entre MCC y MCD, Figura 84. Aplicando las mismas condiciones, se consiguen las señales de la Figura 85 donde la señal verde representa la corriente por la bobina, igual que su homóloga magenta en la simulación. La tensión por la bobina es la señal de color amarillo en ambas representaciones.

Coinciden los valores pico a pico de la tensión en la bobina, en torno a 24,4V, tanto en la simulación como en la prueba. El valor pico a pico de la corriente, en ambos casos, está próximo a 1A. Sin embargo, la tensión a la salida en la simulación es superior a la de la prueba, con un error aproximado de 1,5V. Esto es debido al efecto de las pérdidas que no han sido consideradas en la simulación.

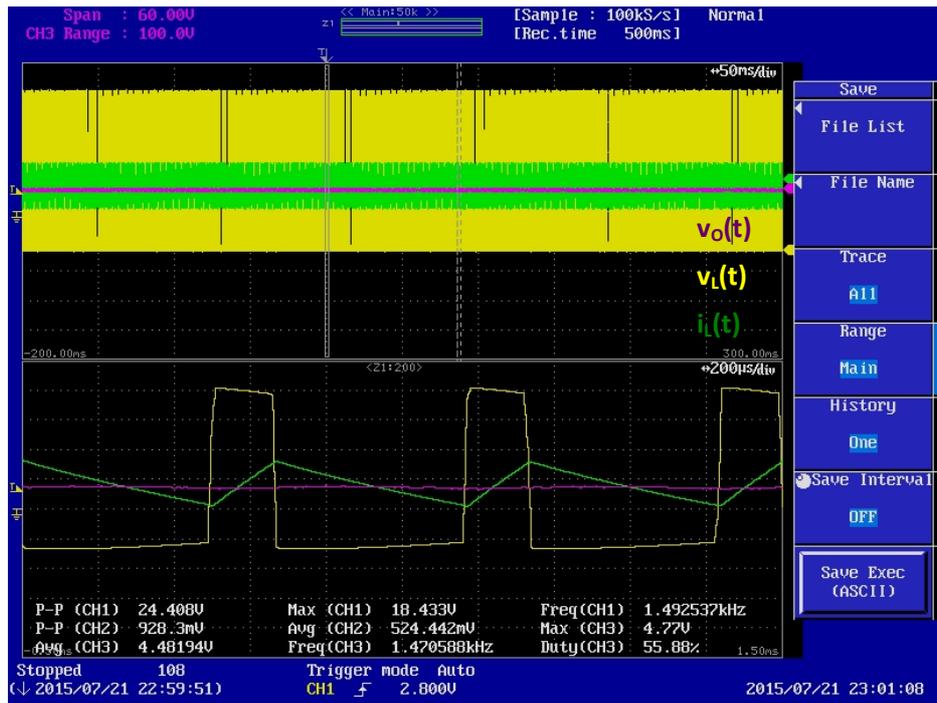


Figura 85 Señales reales reductor en MCC para un ciclo de trabajo D=0,25.

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

Nº transistores	2
Valor de la bobina	3,9 mH
Ciclo de trabajo (D)	0,8
Frecuencia de la señal	1,5kHz
Valor de la carga	10Ω
Modo	MCC

Tabla 8 Convertidor reductor. Valores de la prueba 2.

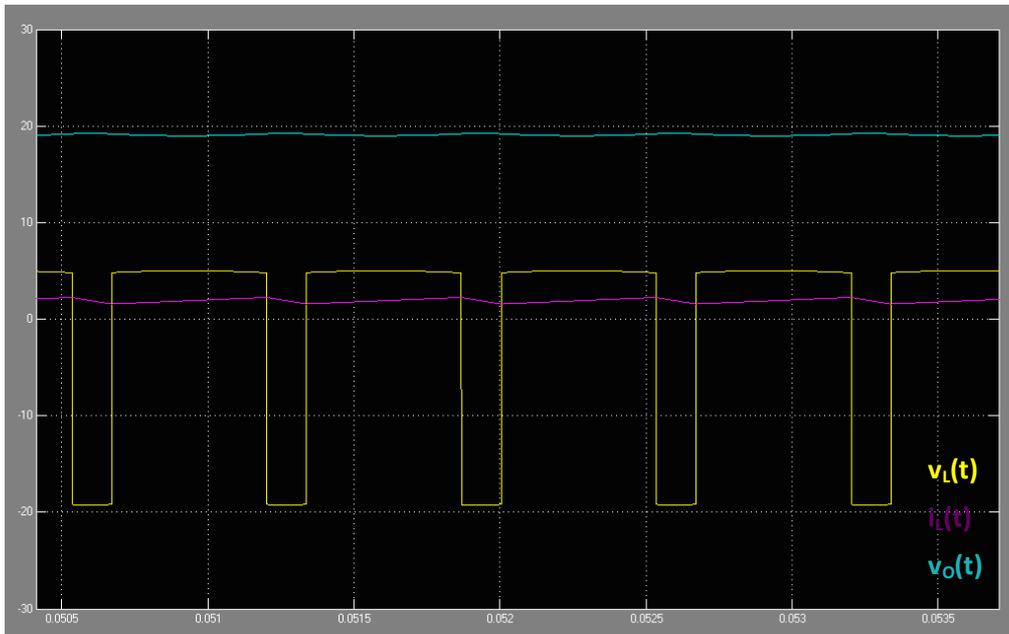


Figura 86 Señales simulación reductor en MCC para un ciclo de trabajo D=0,8.

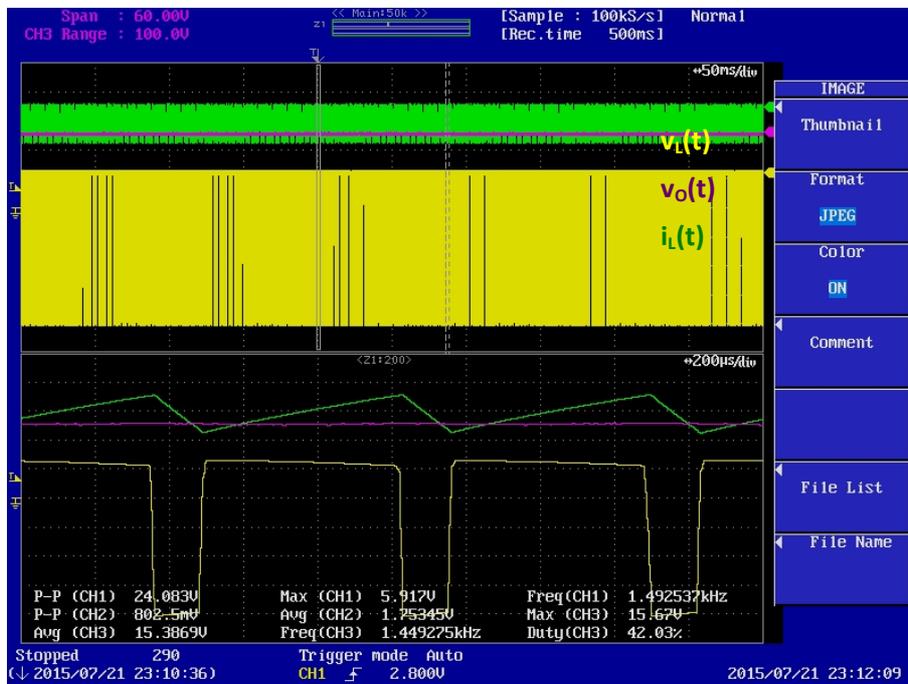


Figura 87 Señales real reductor en MCC para un ciclo de trabajo D=0,8.

Al aumentar el ciclo de trabajo y mantener las condiciones de la prueba anterior, recogidas en la Tabla 7, se incrementa la corriente media por la bobina y la tensión de salida.

Nº transistores	1
Valor de la bobina	3,9 mH
Ciclo de trabajo (D)	0,8
Frecuencia de la señal	1,5kHz
Valor de la carga	10Ω
Modo	MCC

Tabla 9 Convertidor reductor. Valores de la prueba 3.

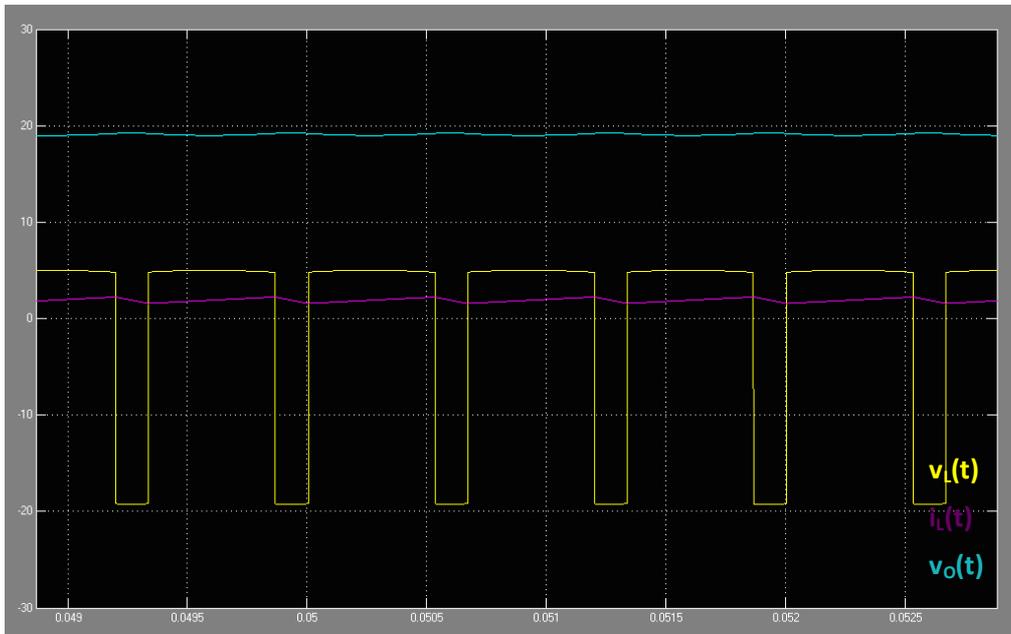


Figura 88 Señales simulación reductor en MCC para un ciclo de trabajo D=0,8

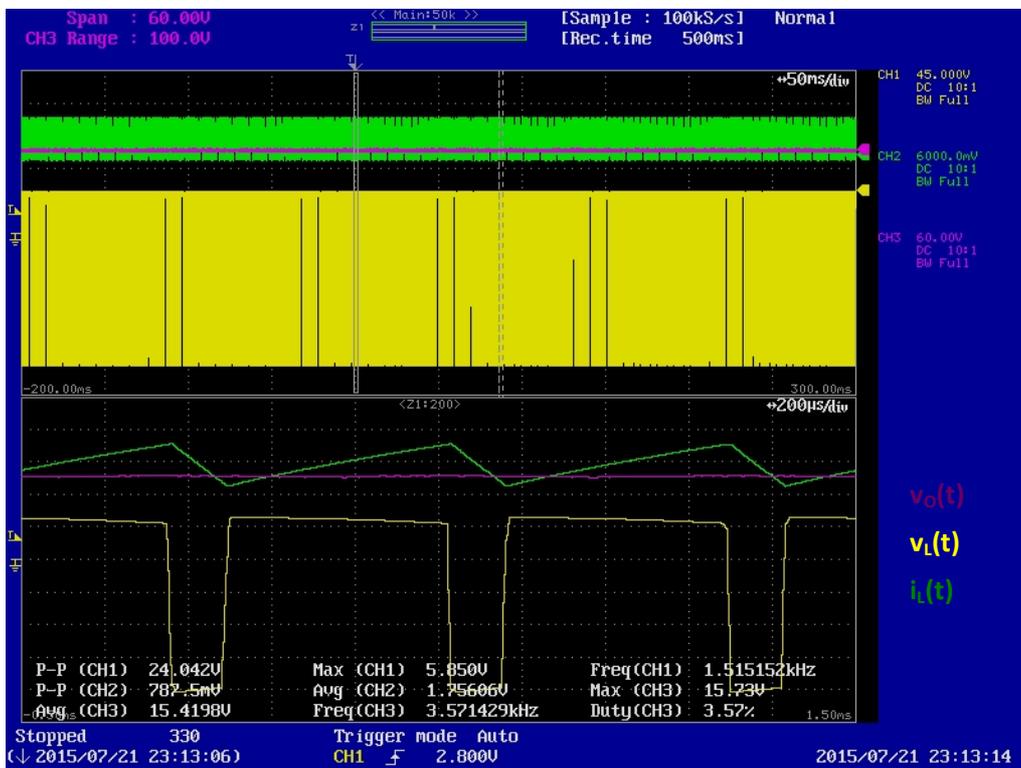


Figura 89 Señales real reductor en MCC para un ciclo de trabajo D=0,25

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

En esta prueba no se modifica ningún parámetro respecto a la prueba anterior, Tabla 8, excepto que no se controla el transistor que pasa a funcionar como diodo.

Como se puede ver en la Figura 89, no se modifica el valor de las señales respecto a la Figura 87.

b. MCD

Para conseguir que el convertidor trabaje en MCD se debe utilizar solo el transistor de la rama superior como interruptor, el transistor de la rama inferior mantiene su función de diodo.

Nº transistores	1
Valor de la bobina	3,9 mH
Ciclo de trabajo (D)	0,8
Frecuencia de la señal	1,5kHz
Valor de la carga	130Ω
Modo	MCD

Tabla 10 Convertidor reductor. Valores de la prueba 4.

Los valores empleados en esta prueba se recogen en la Tabla 10. Ha sido necesario aumentar la carga ya que, al utilizar un solo transistor como interruptor y aumentar el ciclo de trabajo, se dispara el consumo de corriente por la fuente.

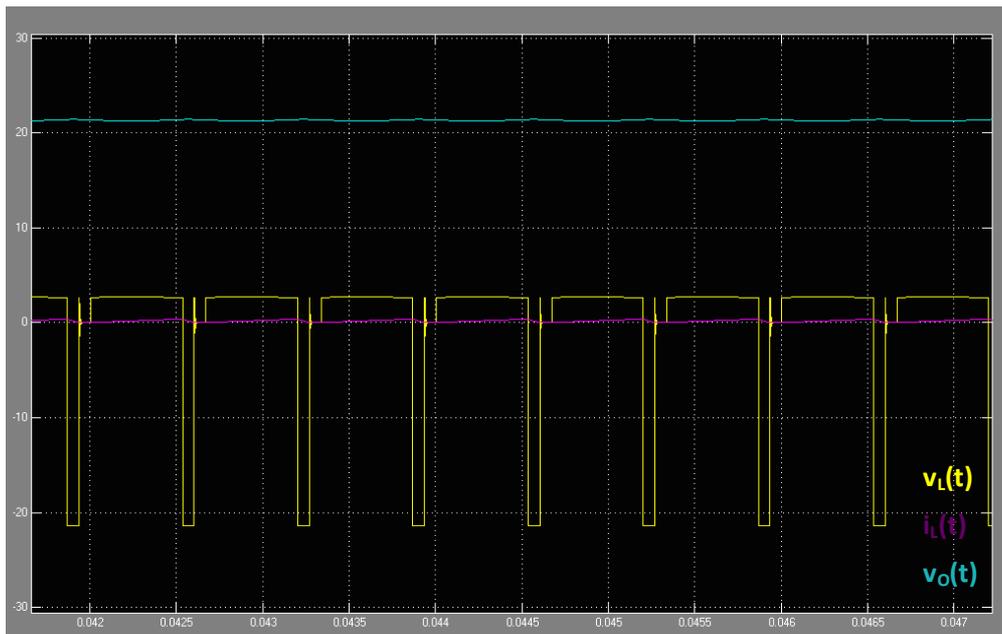


Figura 90 Señales simulación reductor en MCD para un ciclo de trabajo $D=0,8$.

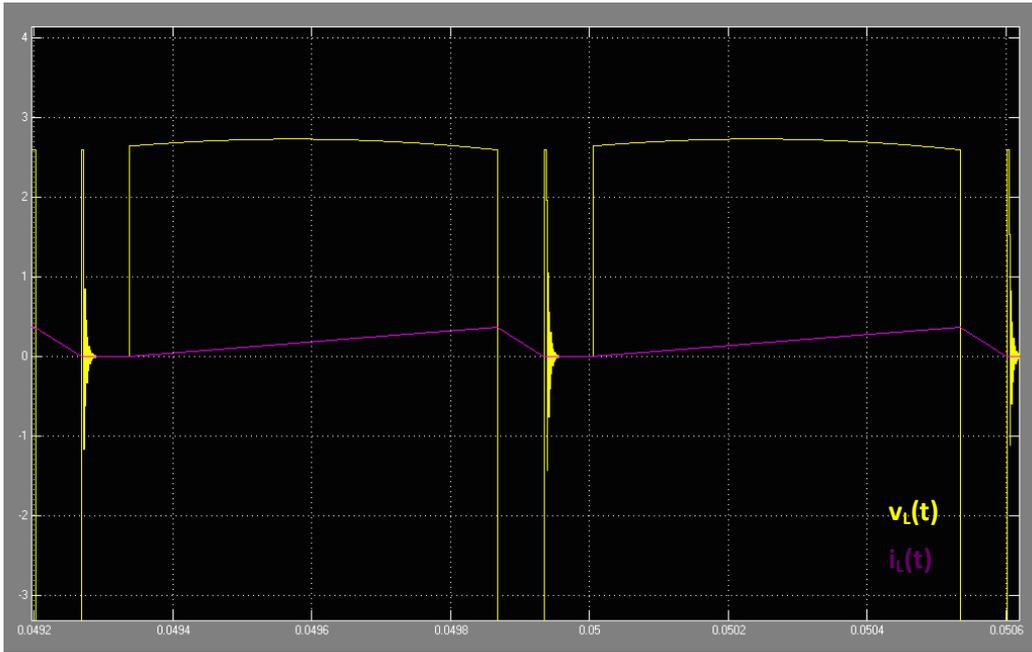


Figura 91 Ampliación corriente en la bobina.

Se puede observar en la Figura 91 la discontinuidad de la corriente por la bobina (señal magenta). Con este modo de funcionamiento se pueden conseguir tensiones de salida (señal azul de la Figura 90) superiores al MCC. También aumentan la tensión y corriente por la bobina.

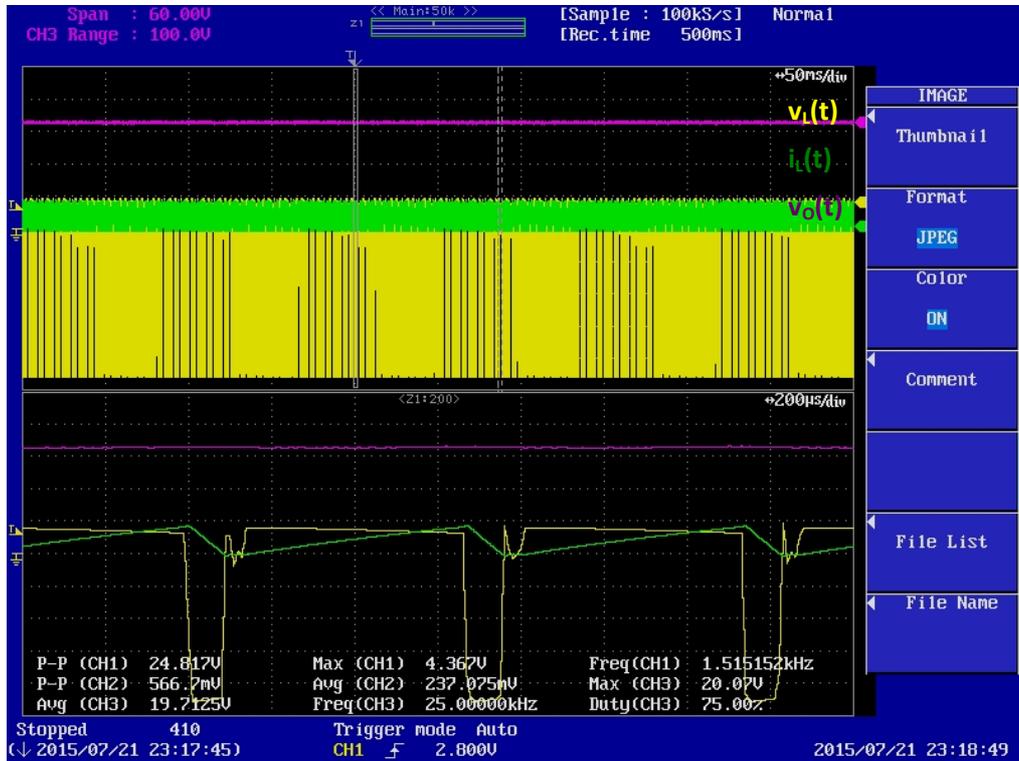


Figura 92 Señales simulación reductor en MCD para un ciclo de trabajo D=0,8.

La tensión de salida sigue siendo menor en la prueba que en la simulación. Hay un error de 1V aproximadamente.

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

Nº transistores	1
Valor de la bobina	3,9 mH
Ciclo de trabajo (D)	0,6
Frecuencia de la señal	1,5kHz
Valor de la carga	130Ω
Modo	MCD

Tabla 11 Convertidor reductor. Valores de la prueba 5.

Al disminuir el ciclo de trabajo respecto a los valores de la simulación de la Tabla 10, se reduce la tensión de salida. El transistor conduce durante menos tiempo, por lo que la energía almacenada en la bobina se hace cero y por tanto la tensión. La discontinuidad de la corriente por la bobina es mayor.

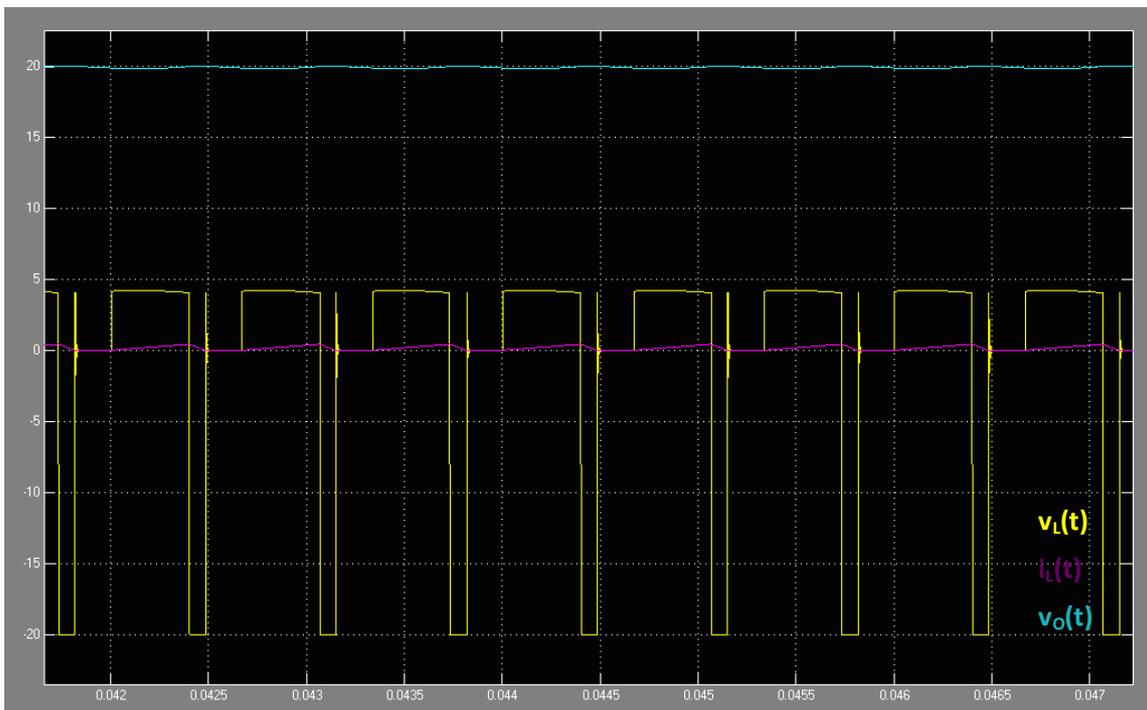


Figura 93 Señales simulación reductor en MCD para un ciclo de trabajo $D=0,6$.

El error asumido entre la tensión de salida simulada y la del circuito real es de 1V. Se puede ver fácilmente, cómo, tras el tiempo de tensión cero por la bobina $v_L(t)$, en la simulación (Figura 93), la bobina tarda un lapso de tiempo en llegar a la tensión final y en el caso práctico (Figura 95), la carga es exponencial.

La simulación no tiene en cuenta las pérdidas de disipación en los componentes pasivos. Al realizar las pruebas, los componentes se calientan, lo que se traduce en pérdidas.

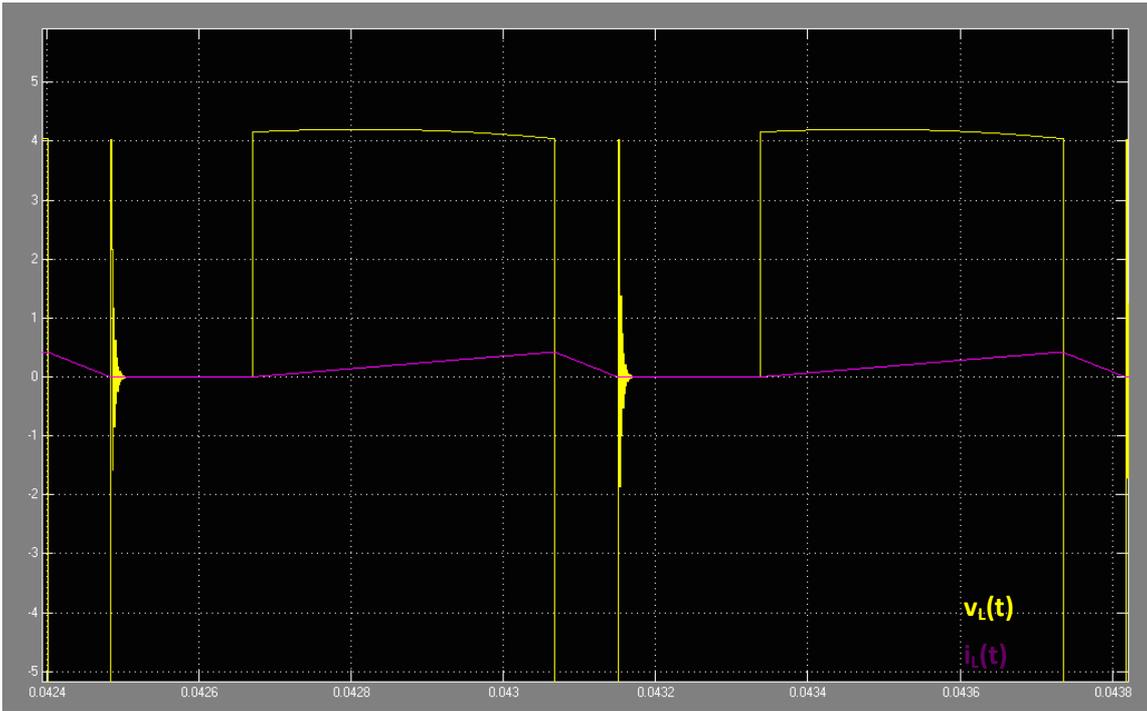


Figura 94 Ampliación de la corriente por la bobina.

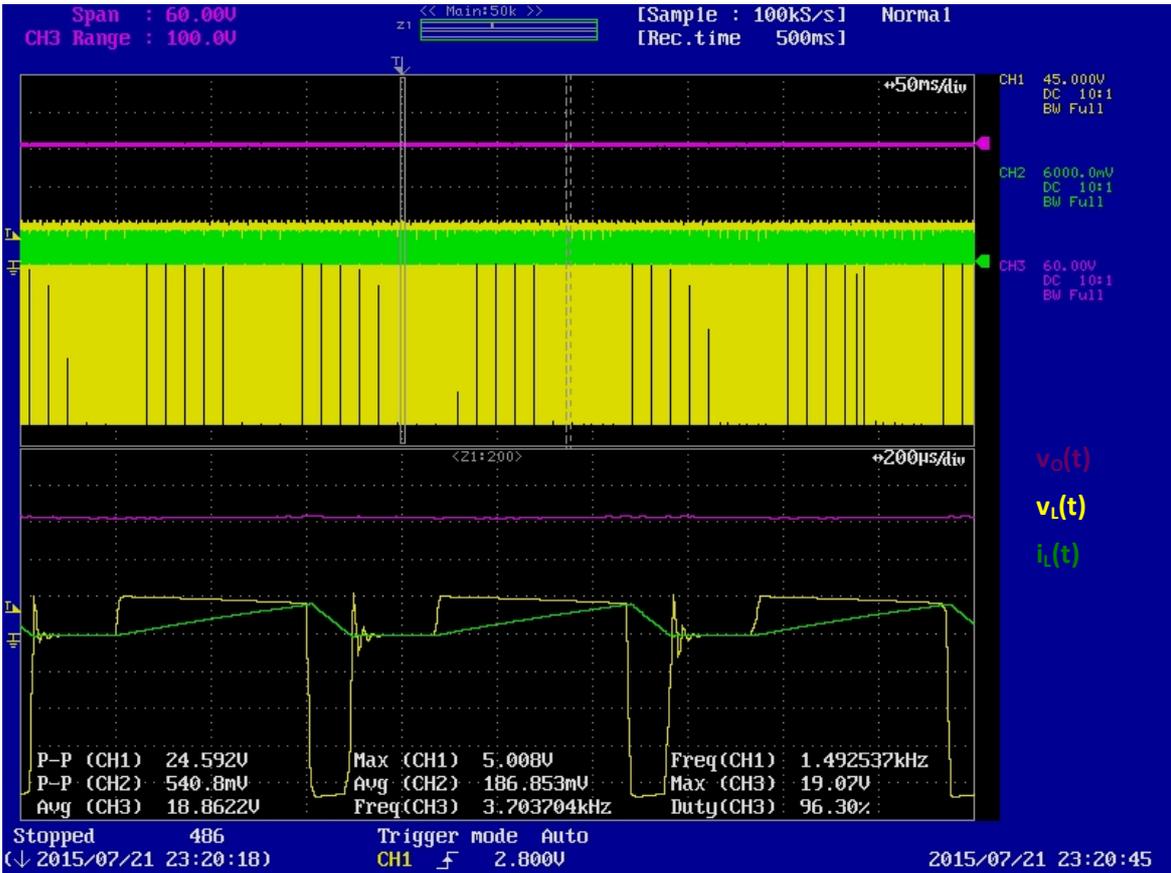


Figura 95 Señales reales reductor en MCD para un ciclo de trabajo D=0,6.

4.5.1.4 Medida de señales en la carga y bobina para el convertidor elevador

a. MCC

Nº transistores	2
Valor de la bobina	3,9 mH
Ciclo de trabajo (D)	0,2
Frecuencia de la señal	2kHz
Valor de la carga	510Ω
Modo	MCC

Tabla 12 Convertidor elevador. Valores de la prueba 1.

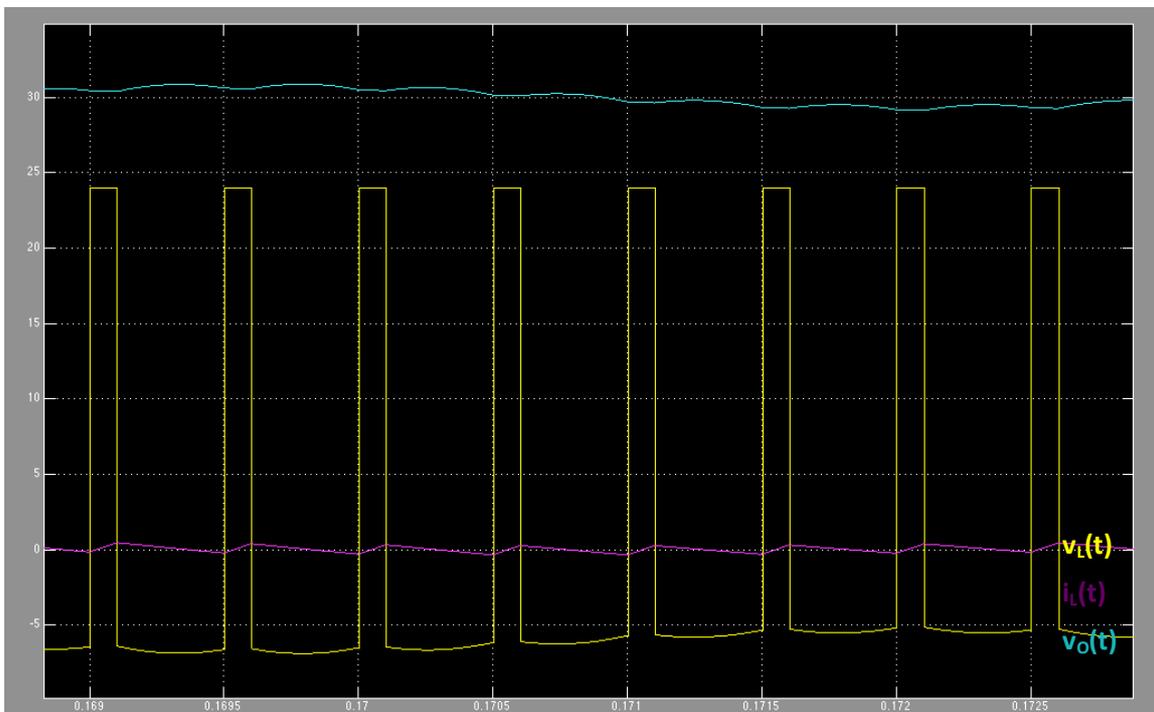


Figura 96 Señales simulación elevador en MCC para un ciclo de trabajo $D=0,2$.

La tensión de salida obtenida en la simulación (señal azul de la Figura 96) tiene un rizado mayor que el conseguido en el caso práctico (señal magenta de la Figura 98). Sin embargo, el valor medio, en ambos casos, es de 29,7V.

Tanto la tensión como la corriente por la bobina alcanzan los mismos niveles, $30V_{p-p}$ y $0,7A_{p-p}$ respectivamente. Al tratarse de un convertidor elevador, la tensión de salida debe ser superior a la de entrada $V_d=24V$. Puesto que se están utilizando los dos transistores como interruptores, la corriente se hace negativa, no discontinua, como se puede observar en la Figura 98.

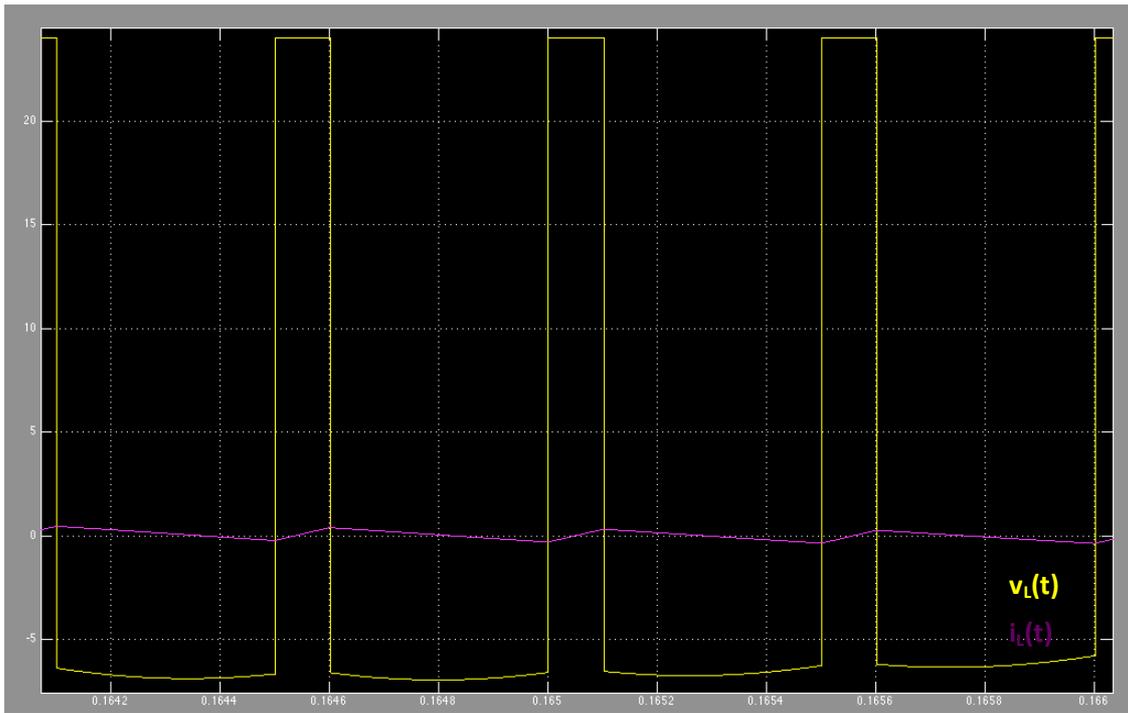


Figura 97 Ampliación de la corriente por la bobina.

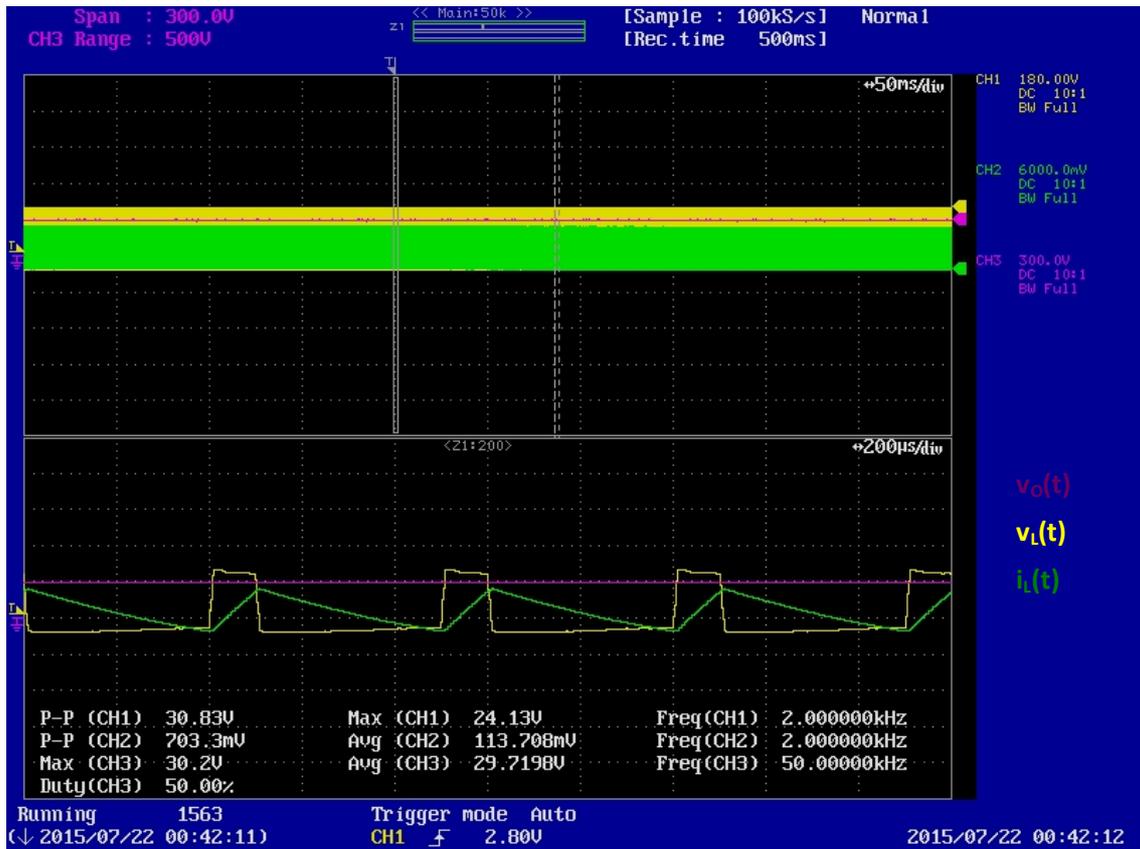


Figura 98 Señales reales elevador en MCC para un ciclo de trabajo D=0,2.

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

Nº transistores	2
Valor de la bobina	3,9 mH
Ciclo de trabajo (D)	0,8
Frecuencia de la señal	2kHz
Valor de la carga	1010 Ω
Modo	MCC

Tabla 13 Convertidor elevador. Valores de la prueba 2.

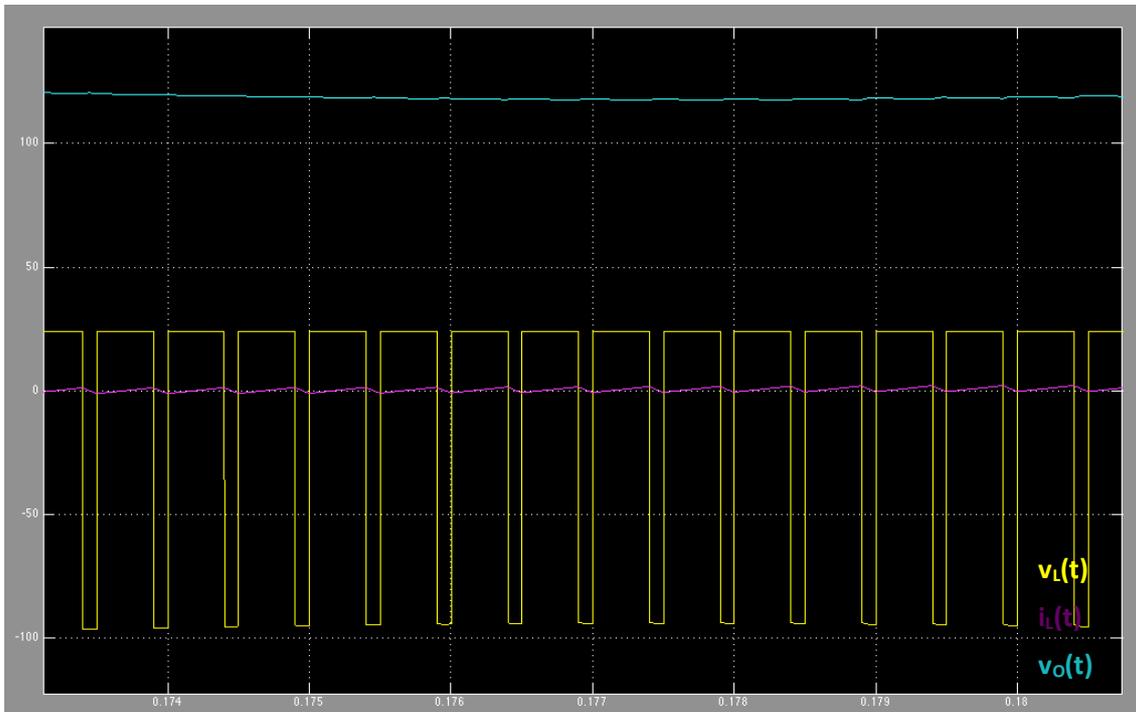


Figura 99 Señales simulación elevador en MCC para un ciclo de trabajo $D=0,8$.

Para la segunda prueba, se han intentado mantener los valores de la primera prueba que aparecen en la Tabla 12 y modificar el ciclo de trabajo para ver su efecto sobre las tensiones y corrientes analizadas. Sin embargo, ha sido necesario aumentar la carga para disminuir el consumo de corriente de la fuente de alimentación del circuito.

La tensión de salida alcanza los 120V en simulación (Figura 99) y 112V en la práctica (Figura 101). A medida que va aumentando la tensión de salida, se produce más error respecto a la simulación. Aunque las formas de onda se mantienen iguales en ambos estudios.

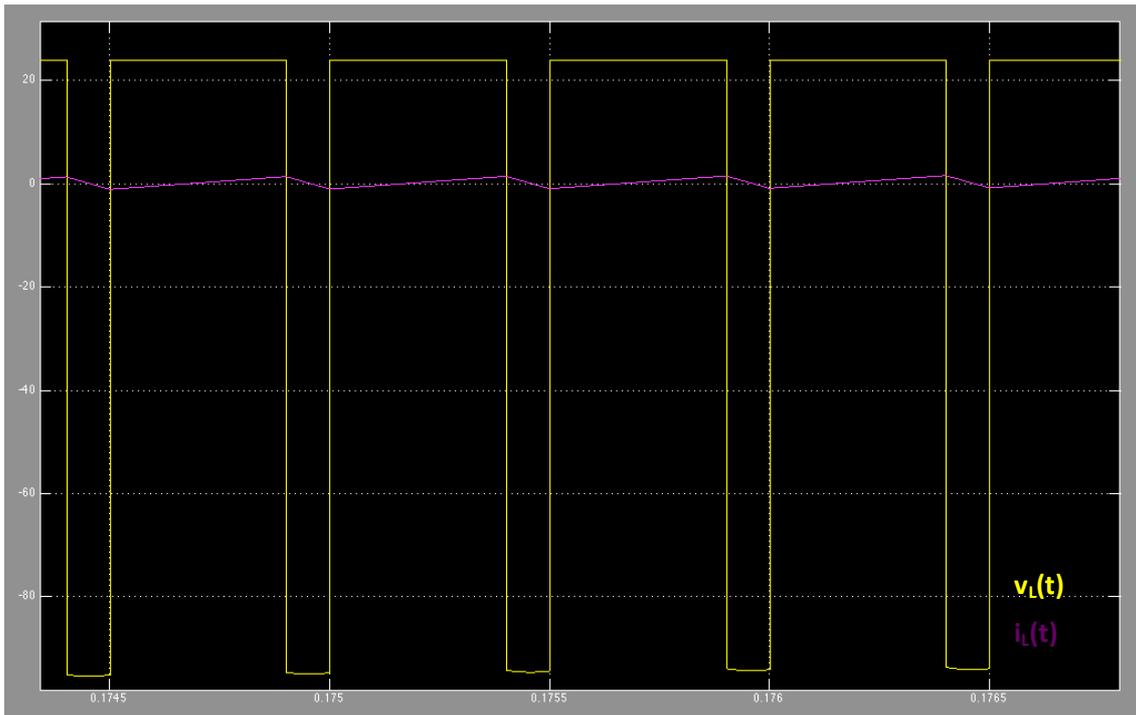


Figura 100 Ampliación de la corriente por la bobina.

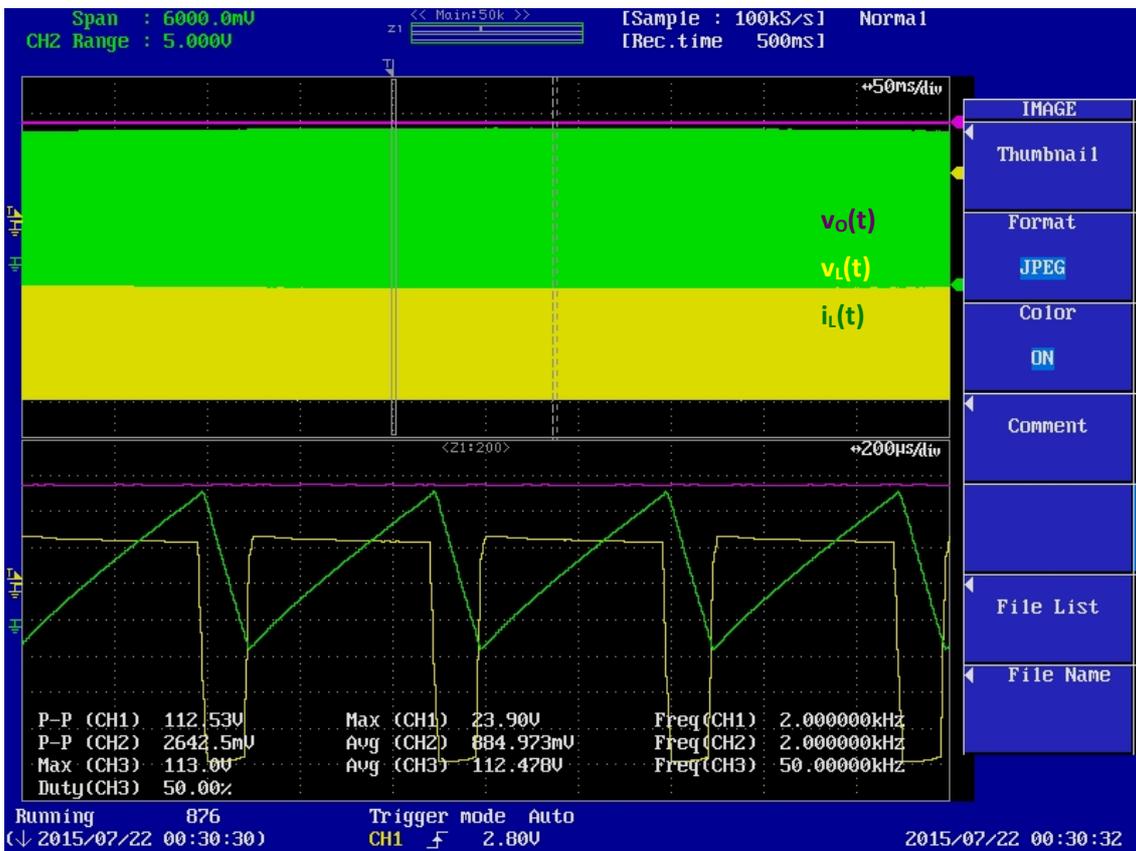


Figura 101 Señales reales elevador en MCC para un ciclo de trabajo D=0,8.

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

Nº transistores	1
Valor de la bobina	3,9 mH
Ciclo de trabajo (D)	0,8
Frecuencia de la señal	2kHz
Valor de la carga	510 Ω
Modo	MCC

Tabla 14 Convertidor elevador. Valores de la prueba 3.

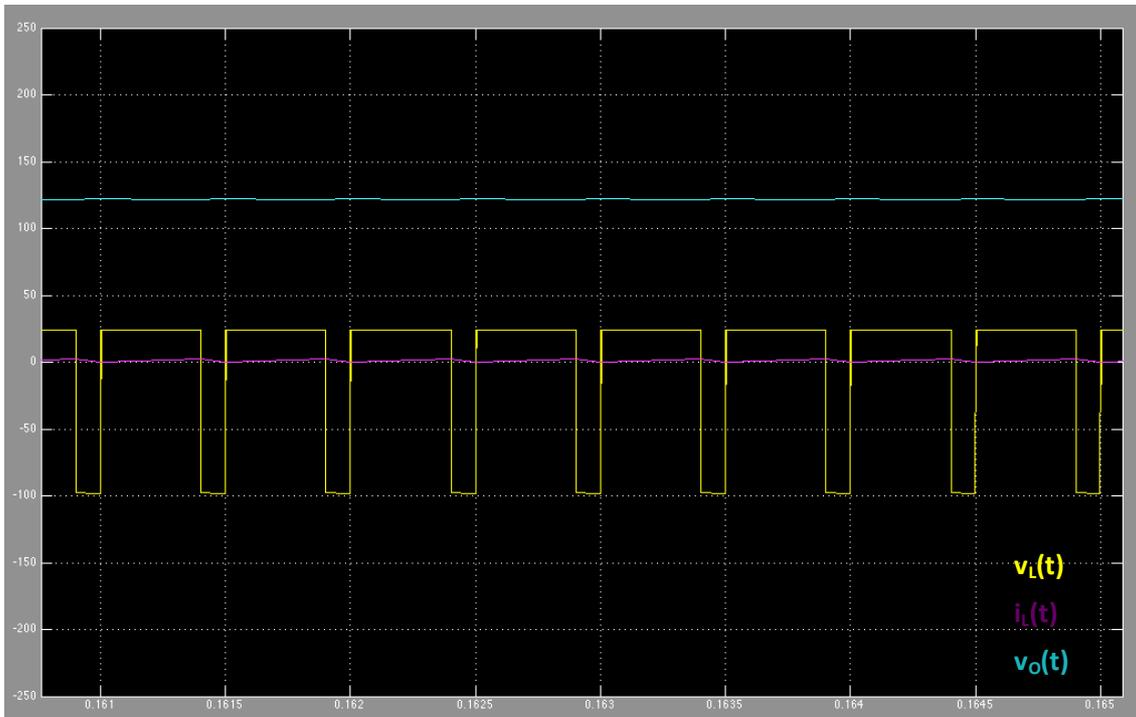


Figura 102 Señales simulación elevador en MCC para un ciclo de trabajo $D=0,8$.

Al utilizar el transistor Bottom1 como interruptor y el Top1 como diodo, aumenta la corriente media por la bobina. En la simulación (Figura 102), la corriente media es inferior a la de la prueba (Figura 104), aunque se mantiene en MCC, está próxima al límite de conducción.

Se reduce la carga respecto a la prueba de la Tabla 13, el ciclo de trabajo se mantiene en $D=0,8$.

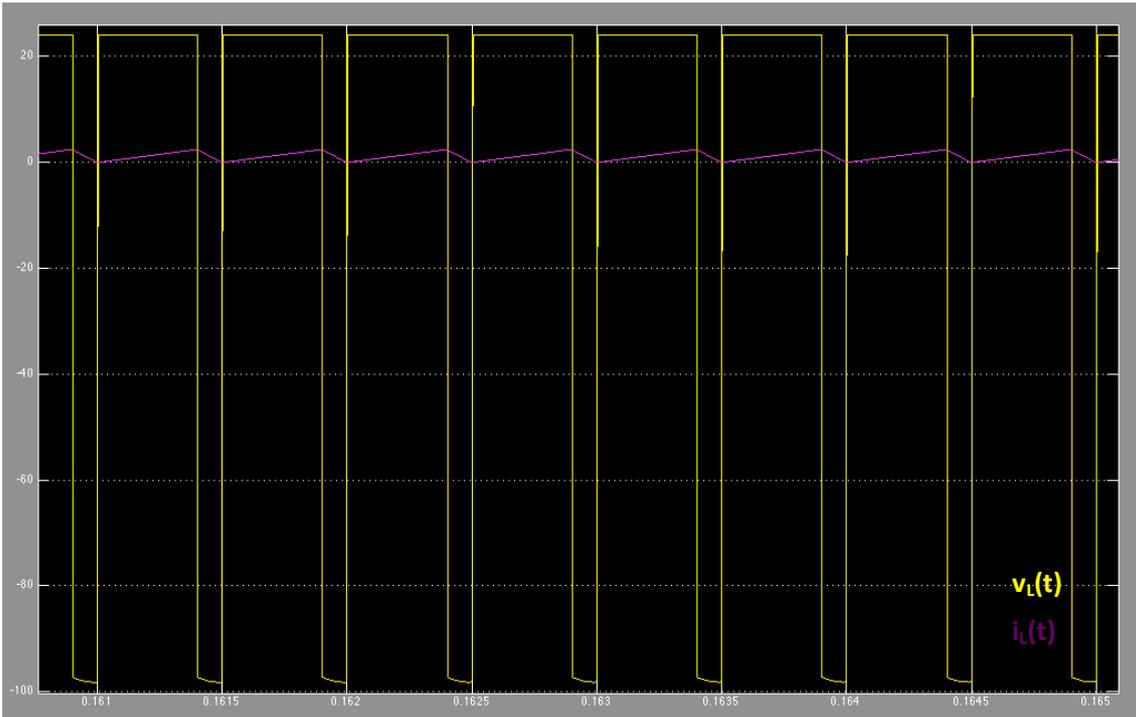


Figura 103 Ampliación de la corriente por la bobina.

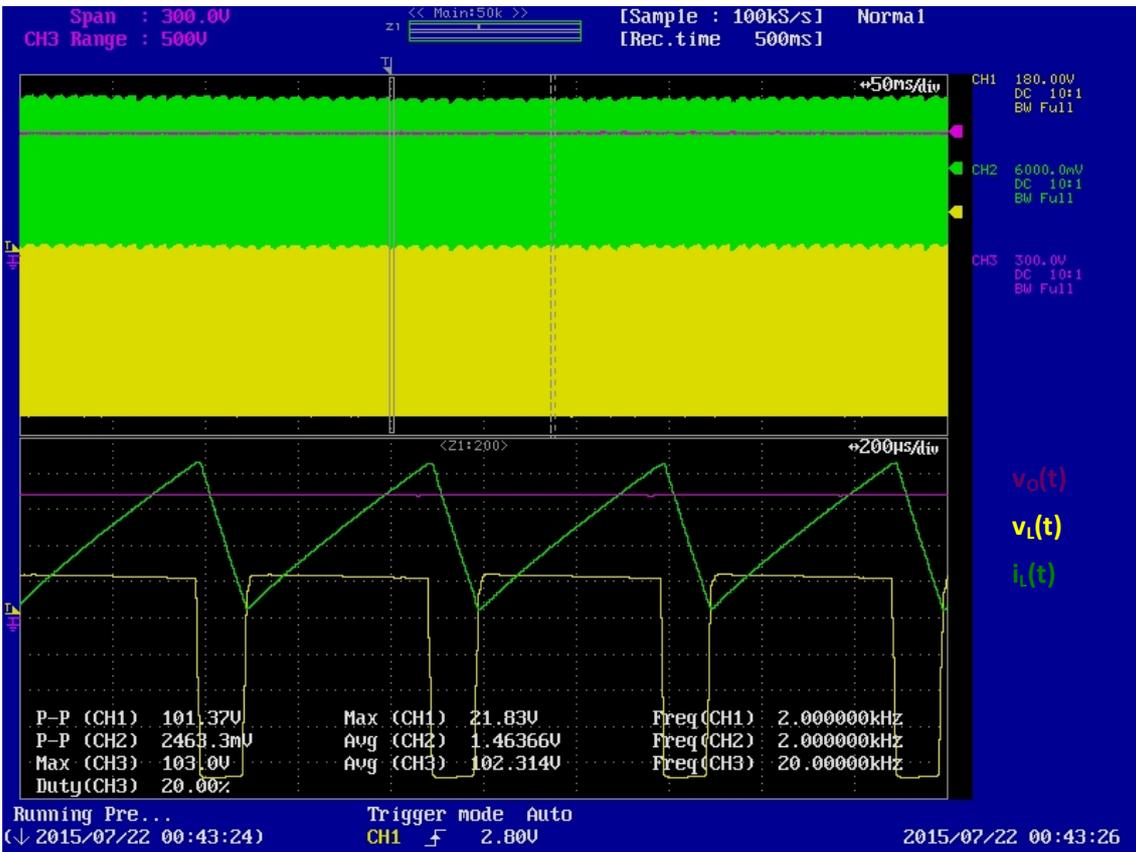


Figura 104 Señales reales elevador en MCC para un ciclo de trabajo D=0,8.

b. MCD

Nº transistores	1
Valor de la bobina	3,9 mH
Ciclo de trabajo (D)	0,6
Frecuencia de la señal	1,5kHz
Valor de la carga	510Ω
Modo	MCD

Tabla 15 Convertidor elevador. Valores de la prueba 4.

Como se ha comentado anteriormente, para alcanzar el MCD, se debe utilizar solo uno de los transistores como interruptor.

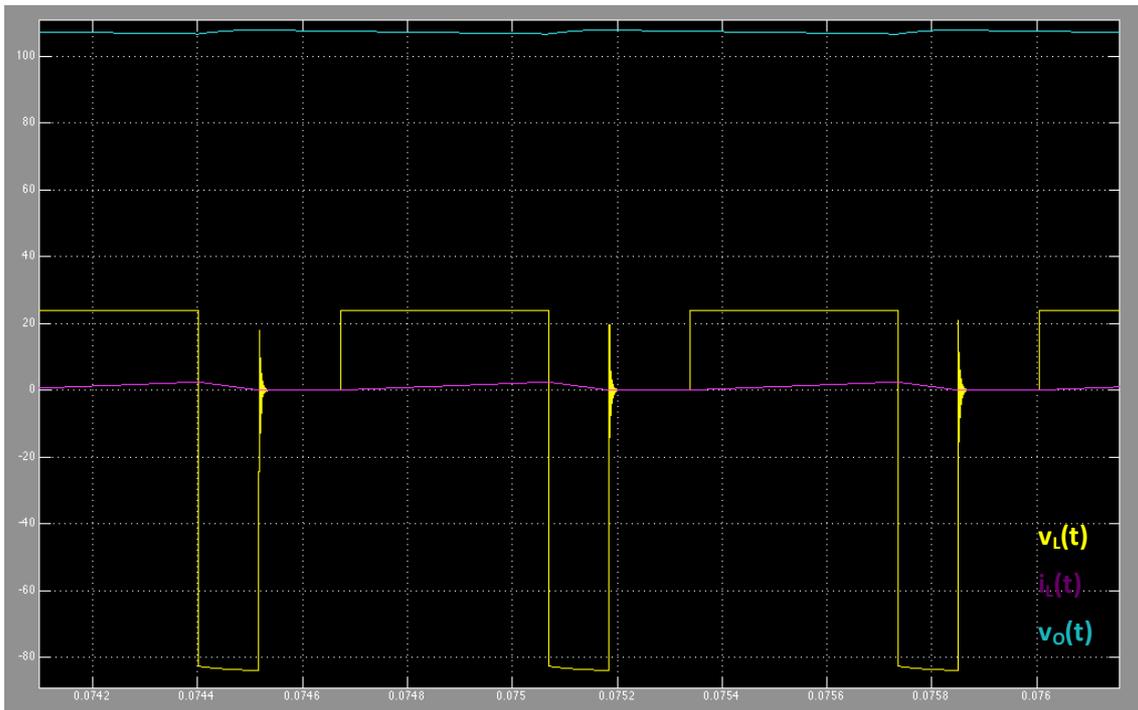


Figura 105 Señales simulación elevador en MCD para un ciclo de trabajo D=0,6.

Para alcanzar el MCD se ha reducido el ciclo de trabajo, manteniendo el resto de parámetros como en la simulación de la Tabla 14. Con un ciclo de trabajo superior, por ejemplo, D=0,8 al aumentar la carga, se puede llegar a trabajar en MCD.

La tensión de salida experimental es considerablemente inferior que la obtenida por simulación. En la Figura 106 puede observarse en detalle la tensión por la bobina y la discontinuidad de la corriente. Los niveles de tensión por la bobina obtenidos de la pruebas son inferiores a los de la simulación y durante el tiempo de no conducción, donde la tensión debería ser cero, se puede apreciar en la Figura 107, la tensión es muy inestable.

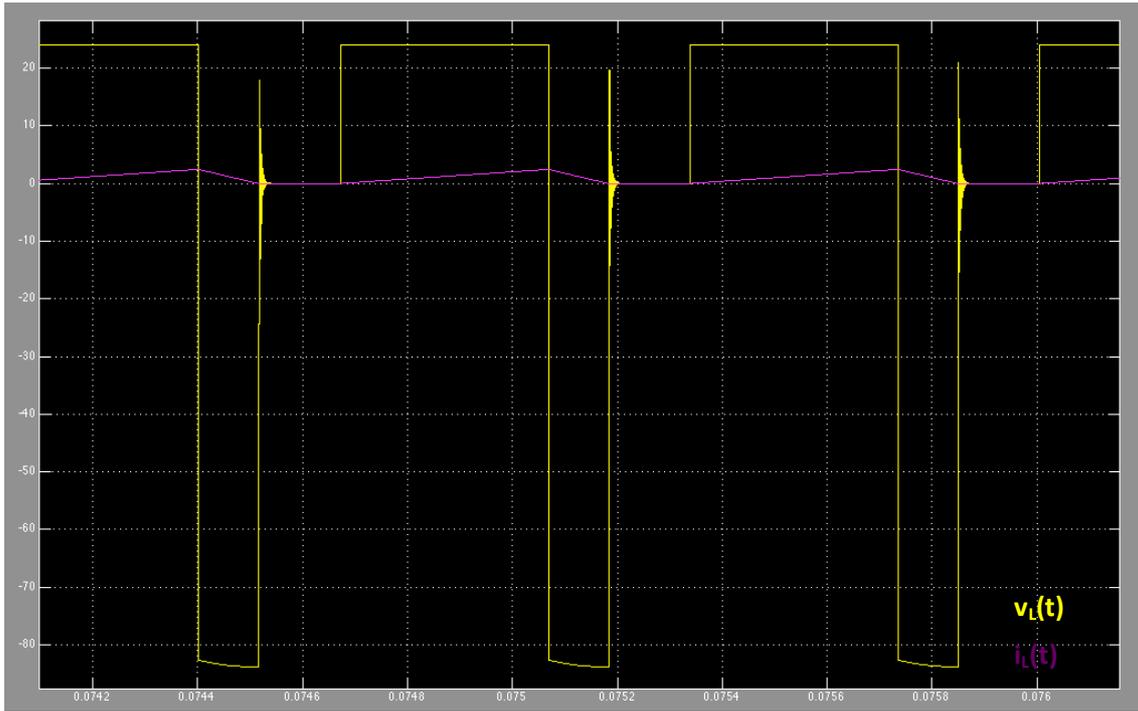


Figura 106 Ampliación de la corriente por la bobina.



Figura 107 Señales reales elevador en MCD para un ciclo de trabajo D=0,6.

4.5.1.5 Medida de señales en la carga y bobina para el convertidor reductor – elevador

a. MCC

Nº transistores	2
Valor de la bobina	4,7 mH
Ciclo de trabajo (D)	0,4
Frecuencia de la señal	2kHz
Valor de la carga	10Ω
Modo	MCC

Tabla 16 Convertidor reductor-elevador. Valores de la prueba 1.

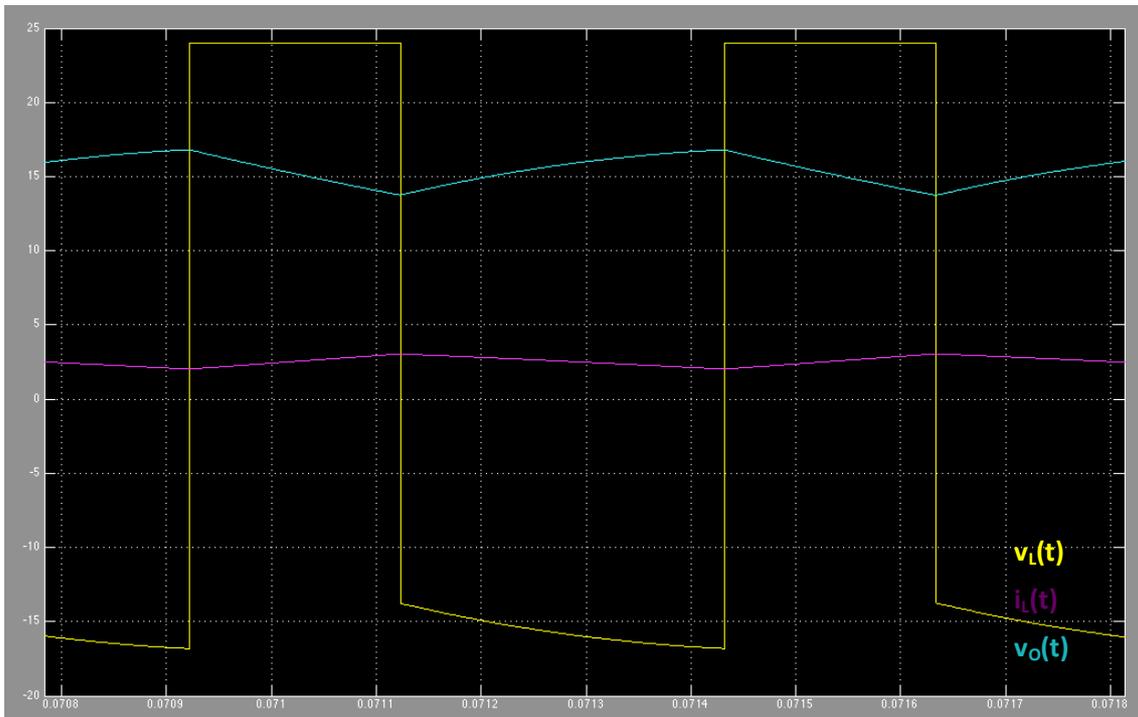


Figura 108 Señales simulación reductor-elevador en MCC para un ciclo de trabajo $D=0,4$.

Puesto que el ciclo de trabajo es inferior a $D=0,5$, la tensión a la salida es inferior a la de entrada $V_d=24V$. La tensión es de 15V en la simulación, mientras que en la pruebas se ha obtenido 9,4V. El rizado de la tensión en simulación es superior al obtenido en las pruebas.

La corriente media por la bobina calculada en la simulación difiere en 1,2A la obtenida experimentalmente. La tensión por la bobina también es inferior al llevar a cabo el montaje del circuito.

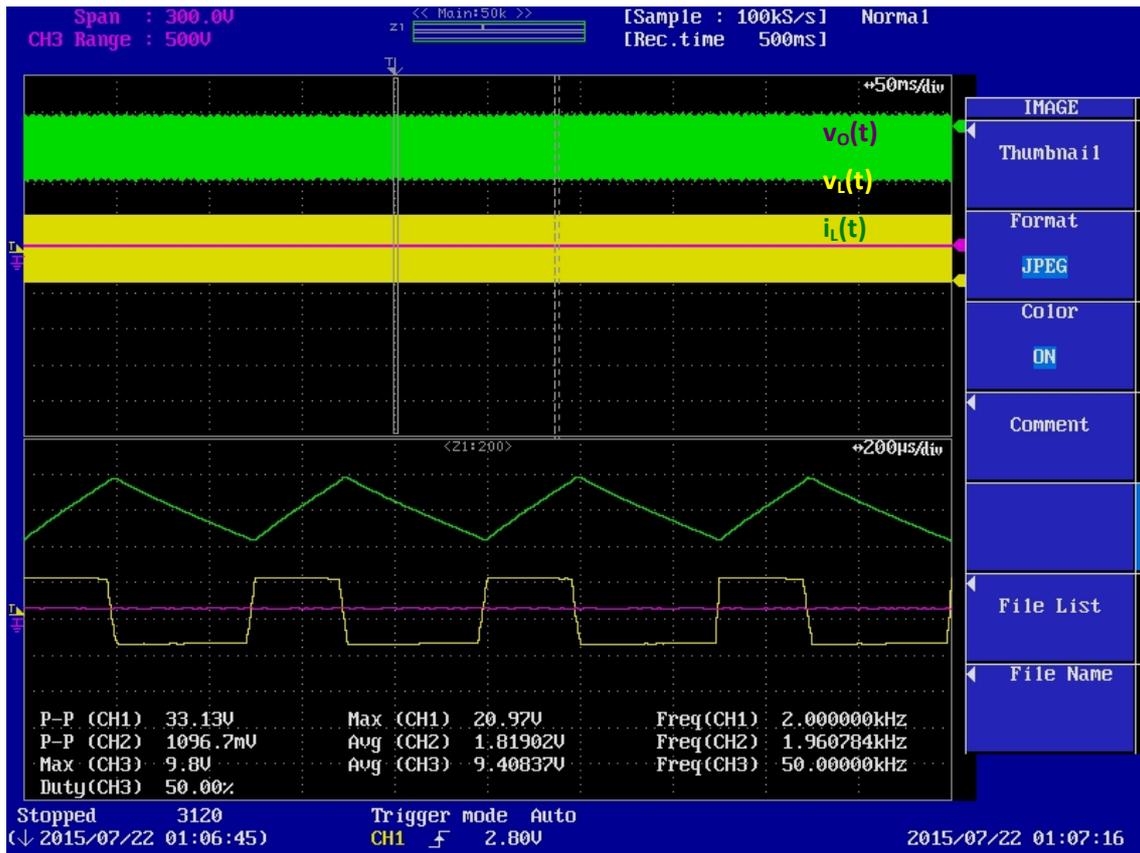


Figura 109 Señales reales reductor-elevador en MCC para un ciclo de trabajo $D=0,4$.

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

Nº transistores	2
Valor de la bobina	4,7 mH
Ciclo de trabajo (D)	0,8
Frecuencia de la señal	2kHz
Valor de la carga	510 Ω
Modo	MCC

Tabla 17 Convertidor reductor-elevador. Valores de la prueba 2.

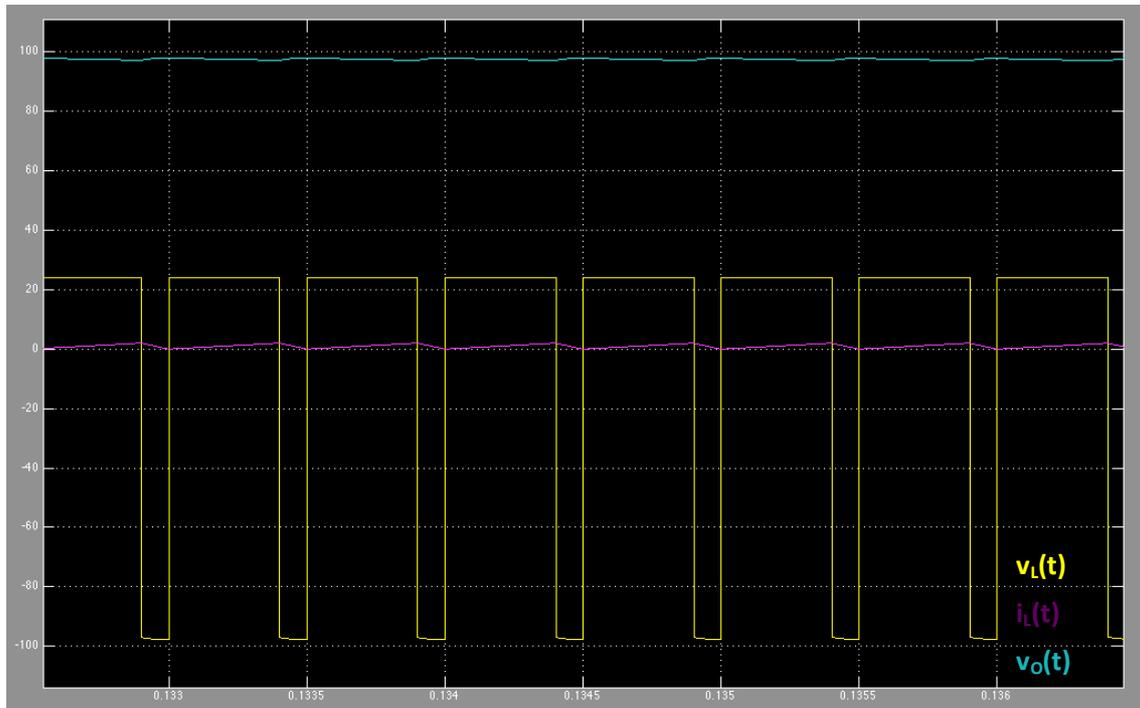


Figura 110 Señales simulación reductor-elevador en MCC para un ciclo de trabajo $D=0,8$.

Con un ciclo de trabajo $D=0,8$, se consigue una tensión superior a la tensión de entrada. La tensión de salida obtenida es de 80V con un error de 18V respecto al valor calculado en la simulación.

Al aumentar el ciclo de trabajo, es necesario incrementar el valor de la resistencia de carga para reducir el consumo de corriente por la fuente de alimentación.

Para las condiciones de la Tabla 17, el convertidor se encuentra en el límite entre MCC y MCD. En la Figura 111 y la Figura 112 se puede ver la corriente por la bobina. Tras cada tiempo de off, toma un valor nulo.

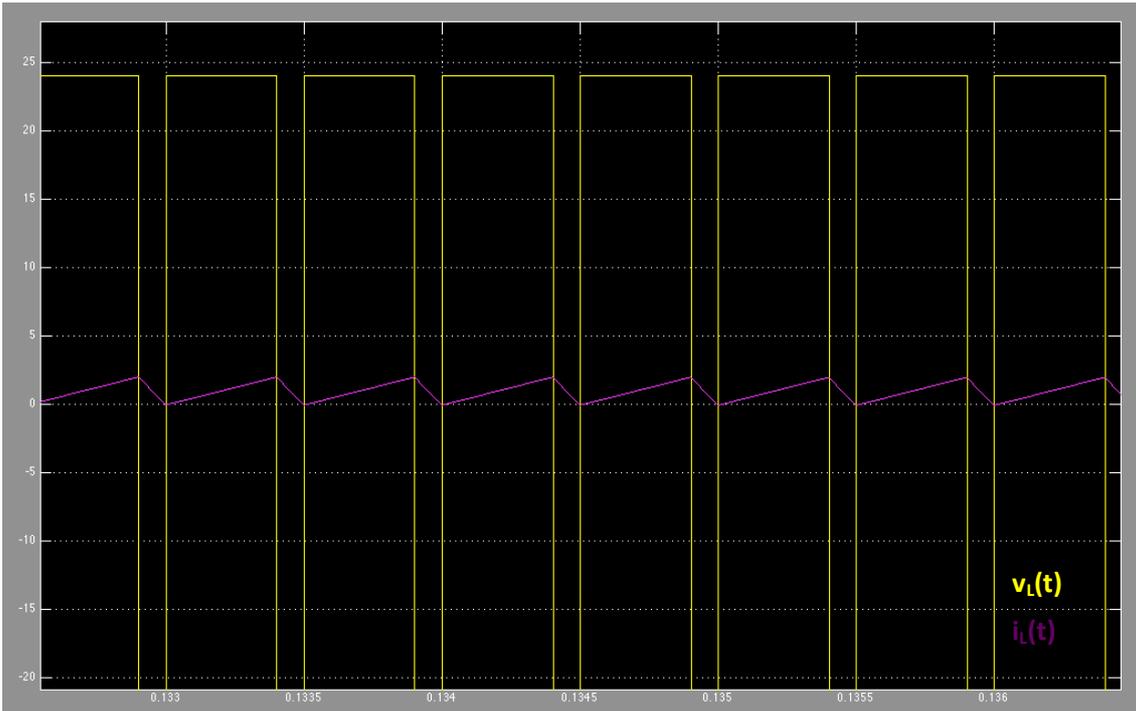


Figura 111 Ampliación de la corriente por la bobina.

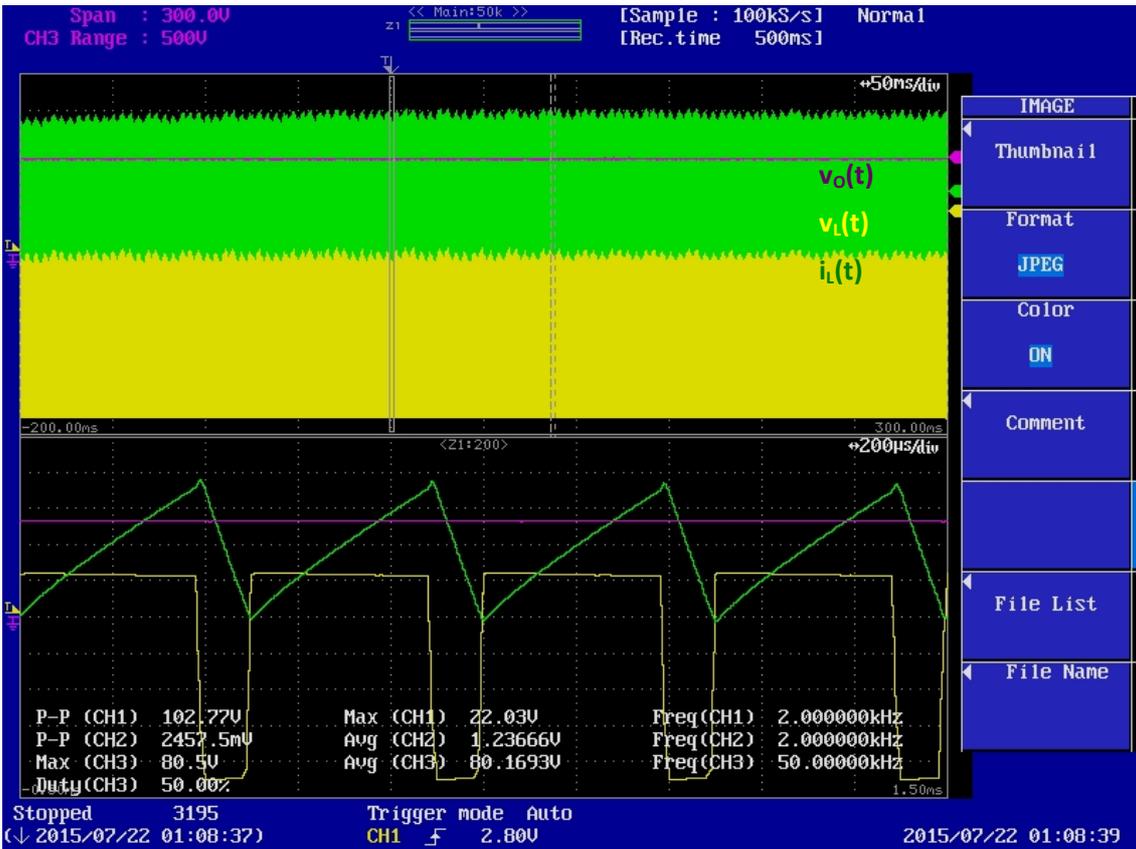


Figura 112 Señales reales reductor-elevador en MCC para un ciclo de trabajo $D=0,8$.

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

Nº transistores	1
Valor de la bobina	4,7 mH
Ciclo de trabajo (D)	0,8
Frecuencia de la señal	2kHz
Valor de la carga	510Ω
Modo	MCC

Tabla 18 Convertidor reductor-elevador. Valores de la prueba 3.

Los valores de los parámetros para esta prueba son iguales a los de la Tabla 17, difiere la excitación de los transistores. En este caso, el transistor Top1 lleva a cabo la función de interruptor y Bottom1 la de diodo.

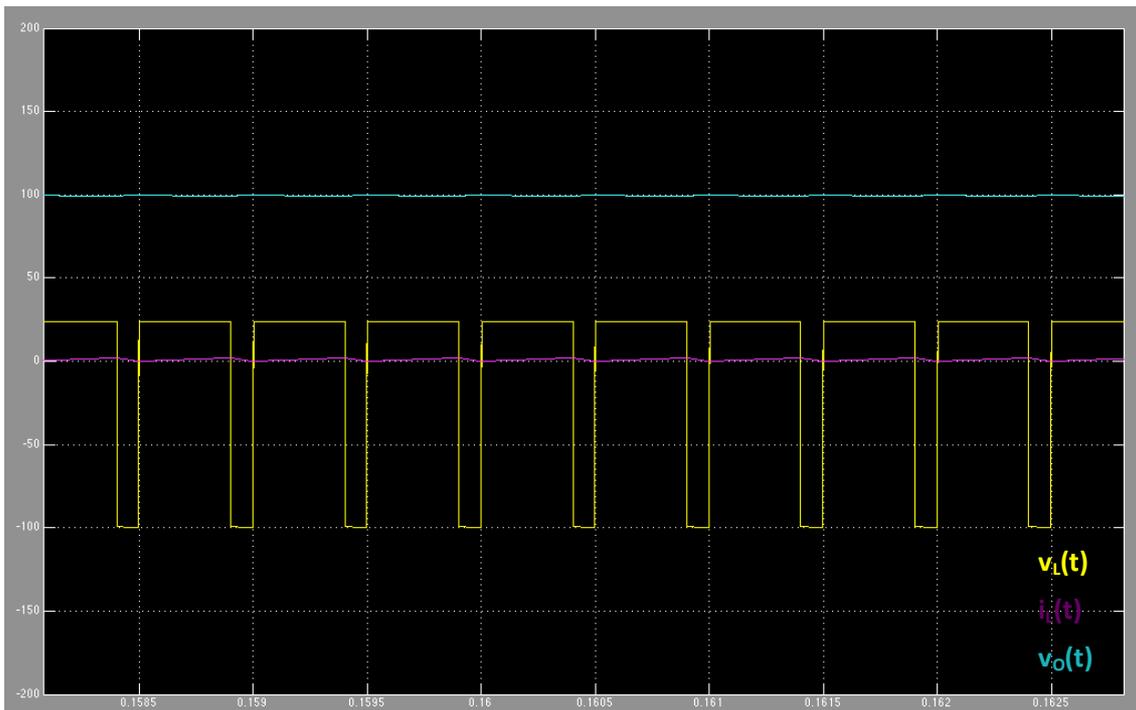


Figura 113 Señales simulación reductor-elevador en MCC para un ciclo de trabajo $D=0,8$.

A pesar del ligero aumento de la tensión de salida, el resto de medidas se mantiene igual que en el caso anterior. No existen diferencias significativas.

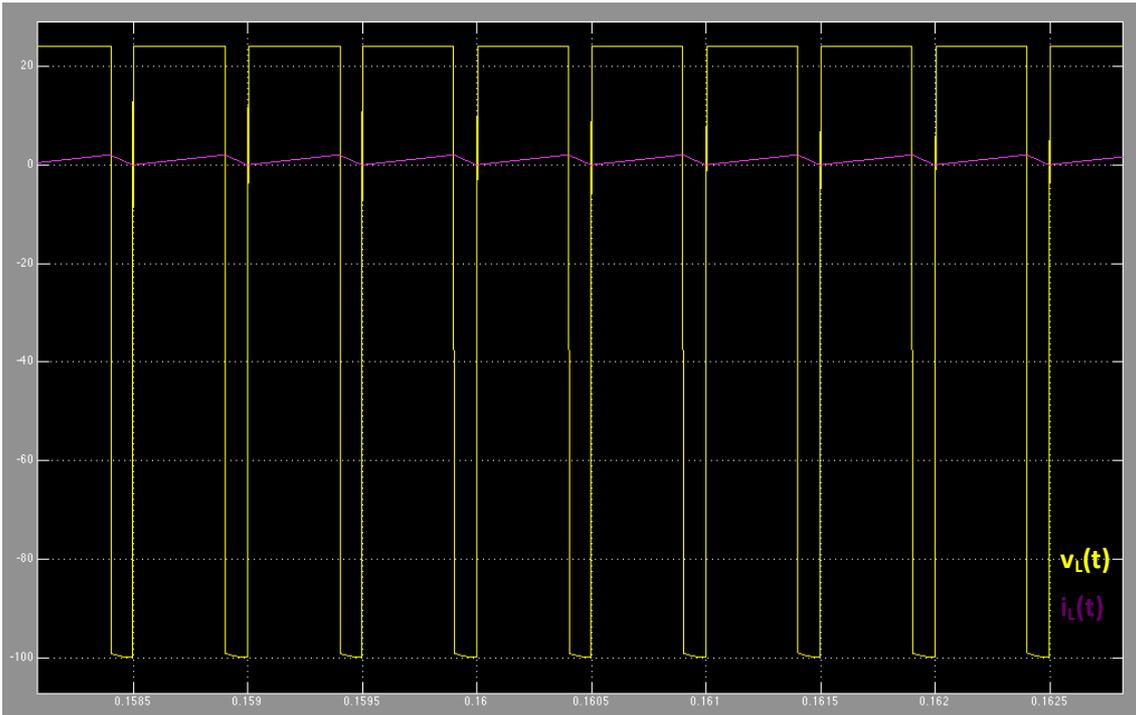


Figura 114 Ampliación de la corriente por la bobina.

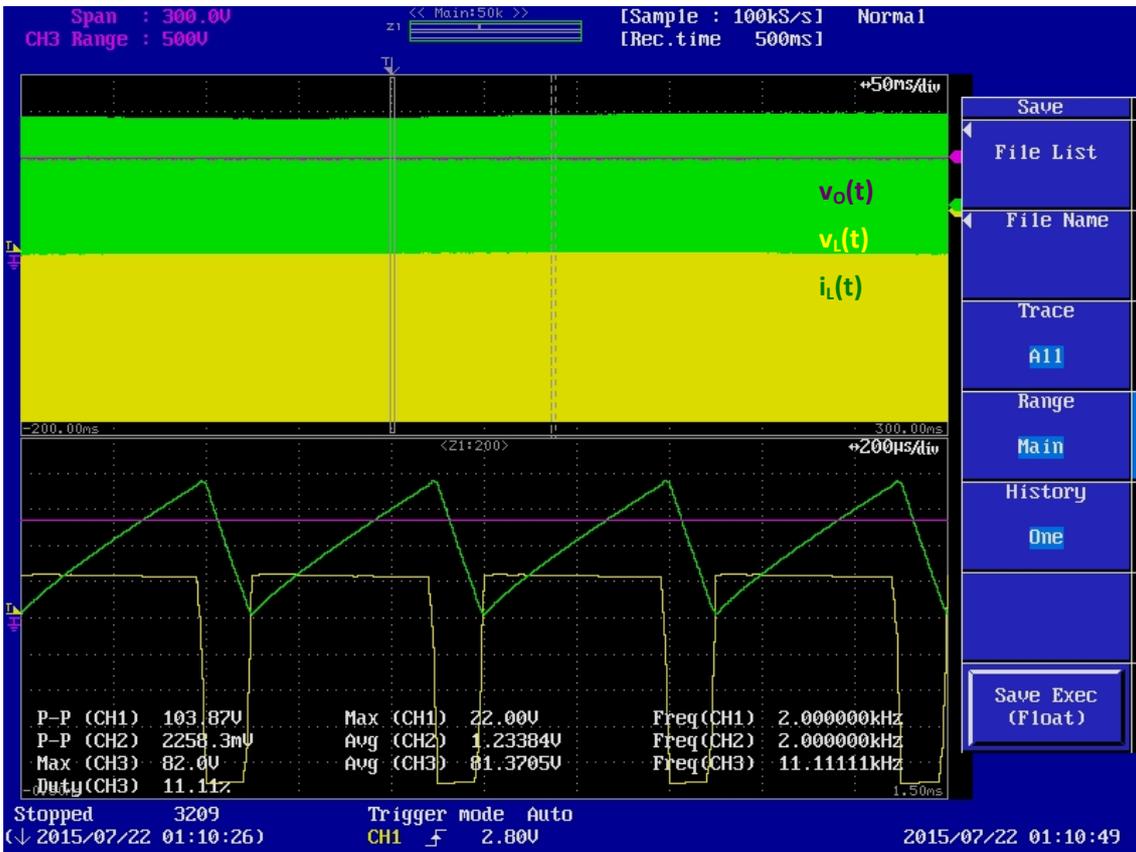


Figura 115 Señales reales reductor-elevador en MCC para un ciclo de trabajo D=0,8.

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

Nº transistores	2
Valor de la bobina	4,7 mH
Ciclo de trabajo (D)	0,5
Frecuencia de la señal	2kHz
Valor de la carga	510Ω
Modo	MCC

Tabla 19 Convertidor reductor-elevador. Valores de la prueba 4.

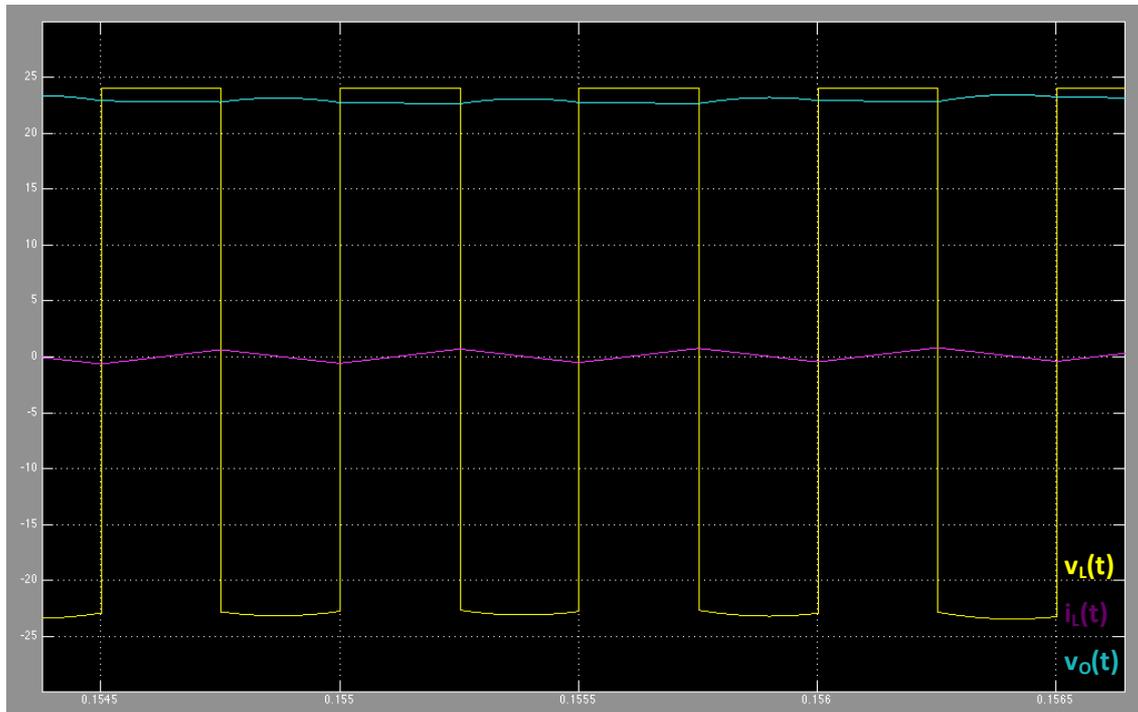


Figura 116 Señales simulación reductor-elevador en MCC para un ciclo de trabajo $D=0,5$.

El nivel de tensión de salida esperado en el convertidor reductor-elevador para un ciclo de trabajo $D=0,5$ es igual al de la tensión de entrada. Situación que se cumple tanto en la simulación como en la prueba experimental.

Como se aprecia en la Figura 117, la corriente por la bobina se hace negativa. Para llegar a este estado, con los componentes disponibles, es necesario excitar ambos transistores.

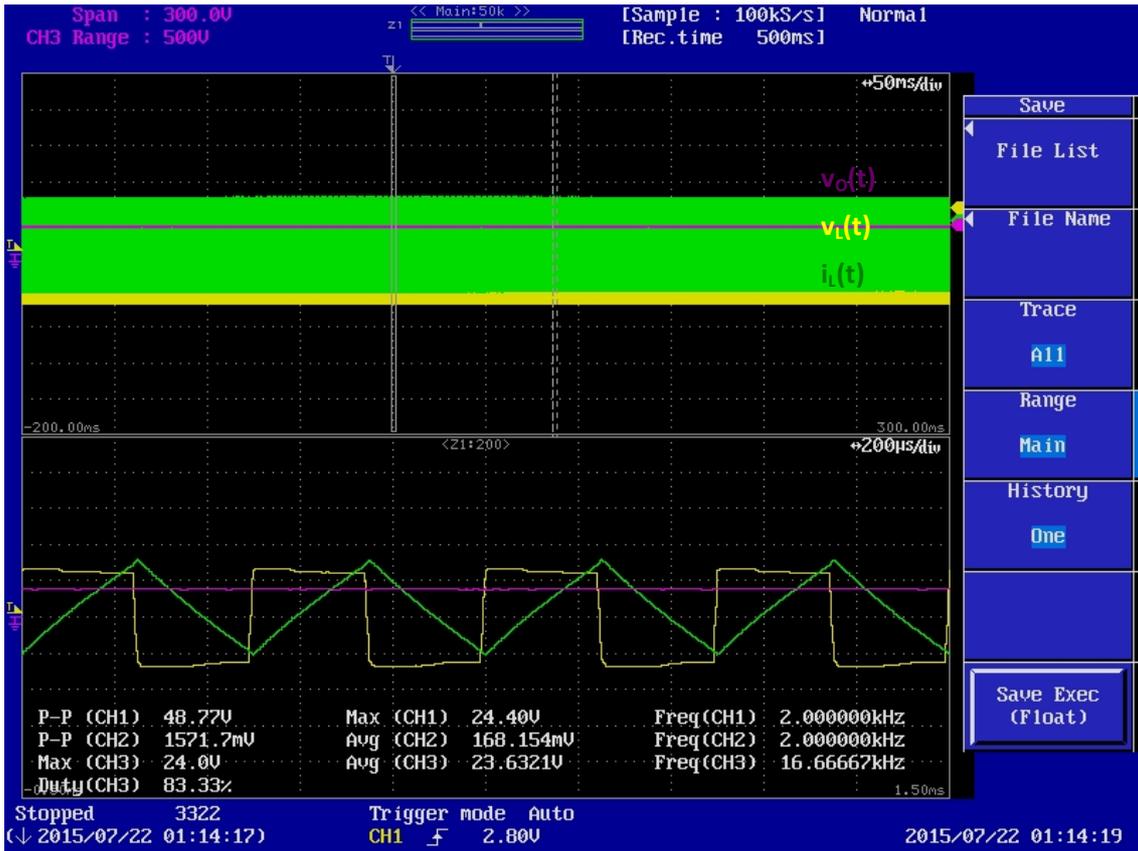


Figura 117 Señales reales reductor-elevador en MCC para un ciclo de trabajo D=0,5

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

Nº transistores	2
Valor de la bobina	4,7 mH
Ciclo de trabajo (D)	0,7
Frecuencia de la señal	2kHz
Valor de la carga	510 Ω
Modo	MCC

Tabla 20 Convertidor reductor-elevador. Valores de la prueba 5.

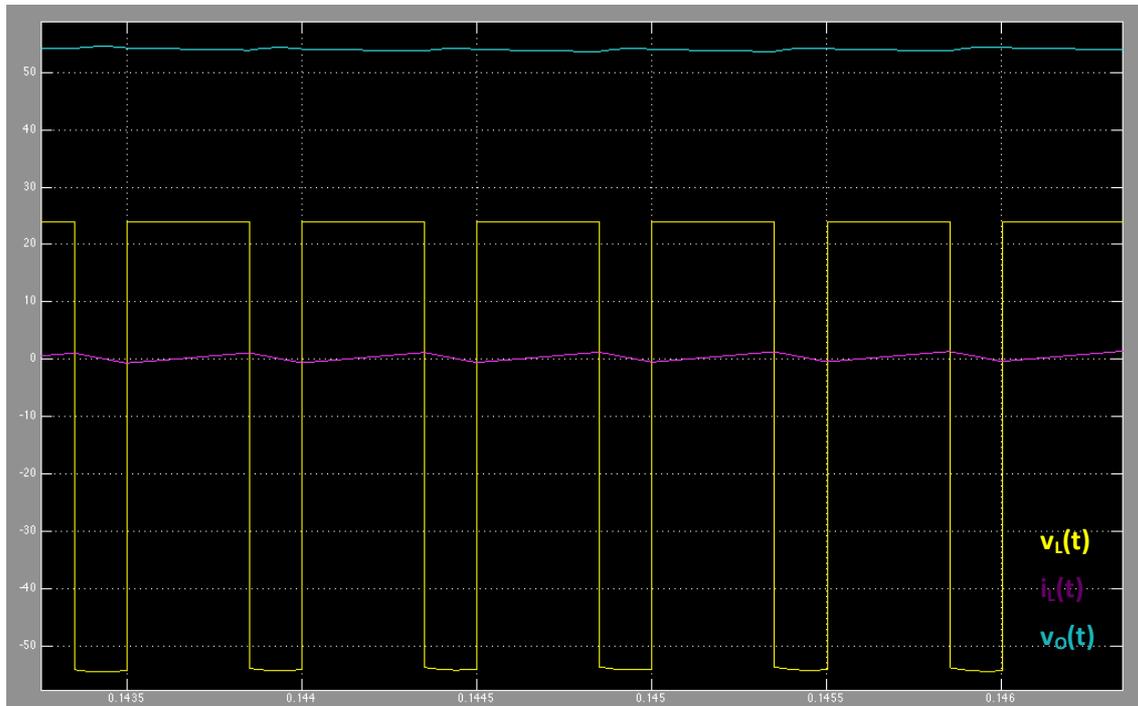


Figura 118 Señales simulación reductor-elevador en MCC para un ciclo de trabajo $D=0,7$.

Como se ha comprobado en la prueba de la Tabla 17, para un ciclo de trabajo superior a $D=0,5$, la tensión de salida es superior. Al reducir el ciclo de trabajo en 0,1, manteniendo el resto de parámetros igual, la tensión de salida disminuye 30V.

En esta prueba se reduce la discrepancia entre los valores de la simulación y los prácticos. Aun así, sigue habiendo casi 10V de error.

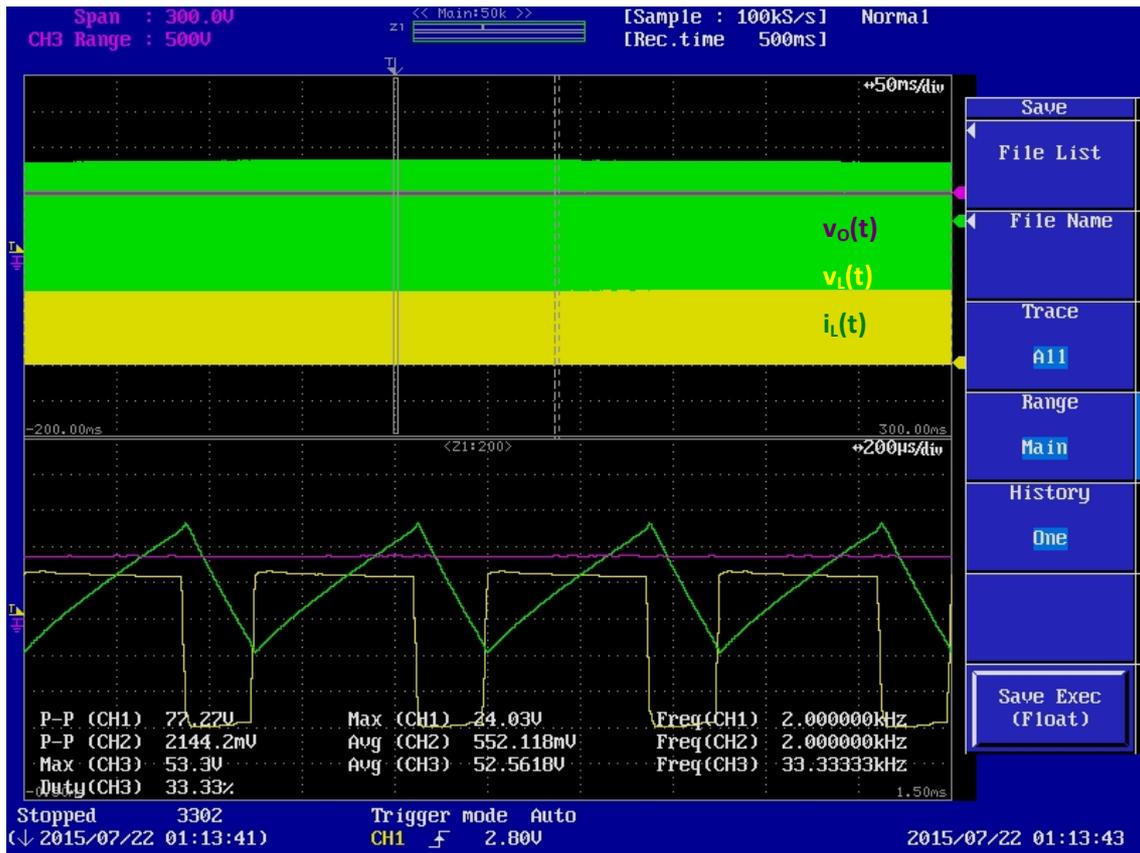


Figura 119 Señales reales reductor-elevador en MCC para un ciclo de trabajo D=0,7

b. MCD

Nº transistores	1
Valor de la bobina	4,7 mH
Ciclo de trabajo (D)	0,7
Frecuencia de la señal	2kHz
Valor de la carga	510Ω
Modo	MCD

Tabla 21 Convertidor reductor-elevador. Valores de la prueba 6.

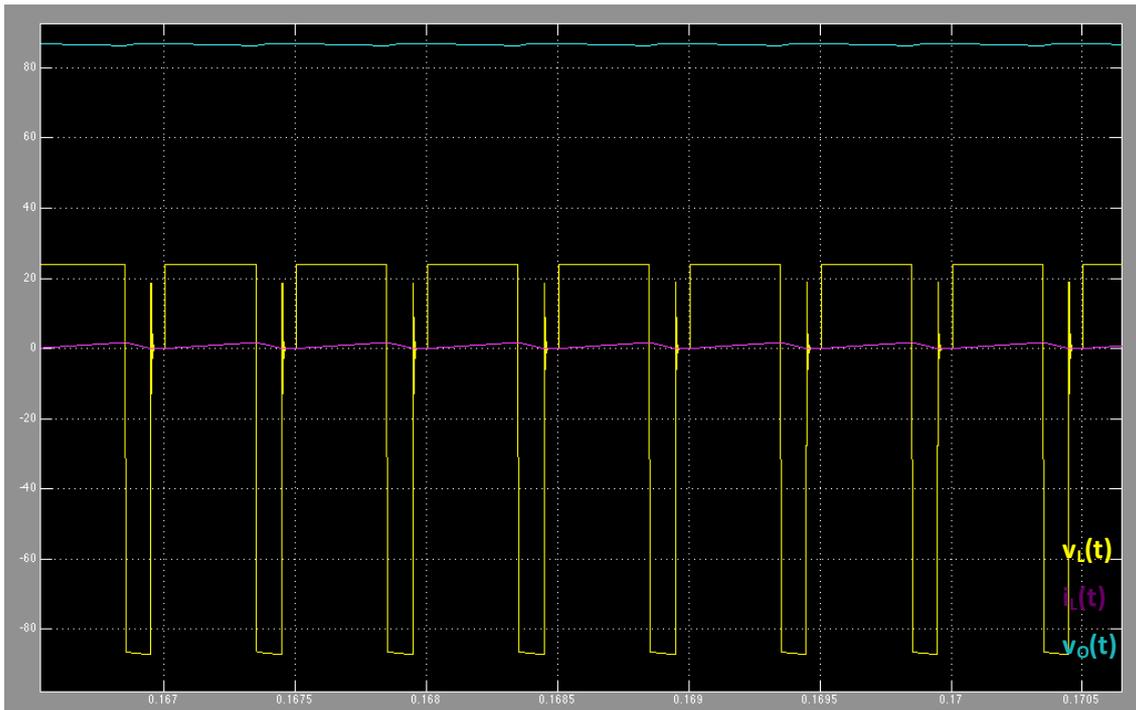


Figura 120 Señales simulación reductor-elevador en MCD para un ciclo de trabajo $D=0,7$.

Se consigue llegar al MCD con los mismos parámetros de la prueba anterior, Tabla 20, y cambiando la excitación de los transistores, sólo uno de ellos funciona como interruptor, el otro mantiene la funcionalidad del diodo.

Según la simulación, la tensión de salida debería tener un valor medio de 90V. Sin embargo, la prueba refleja que apenas varía respecto a la Figura 119.

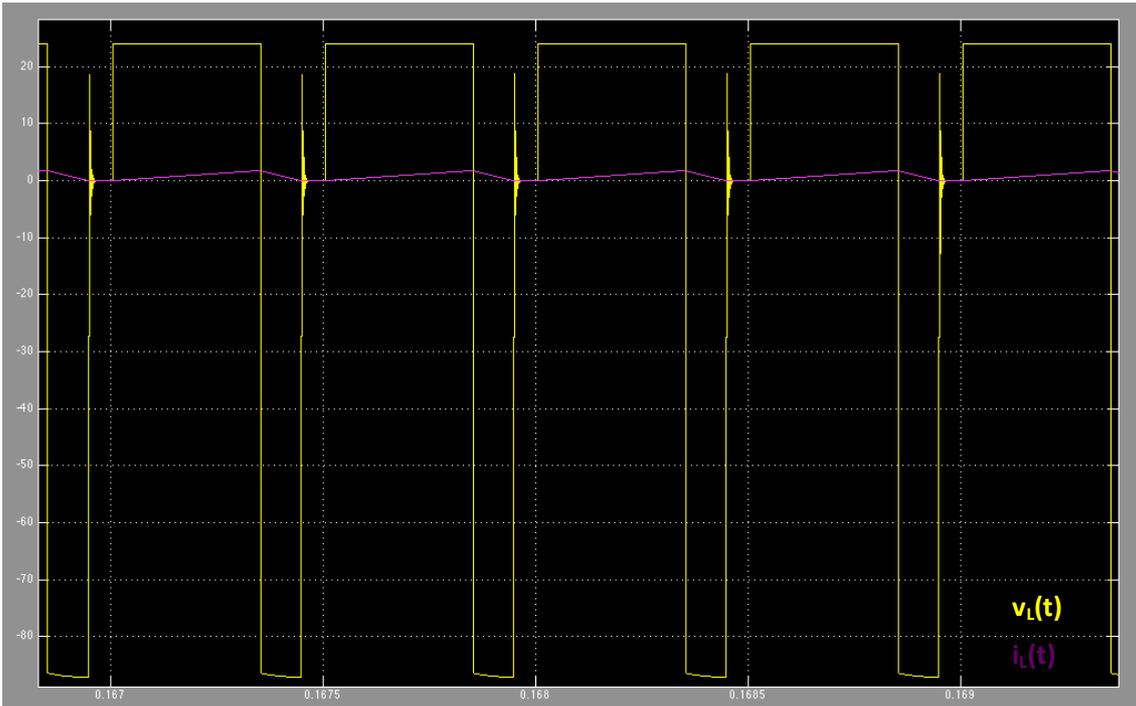


Figura 121 Zoom de la corriente por la bobina.

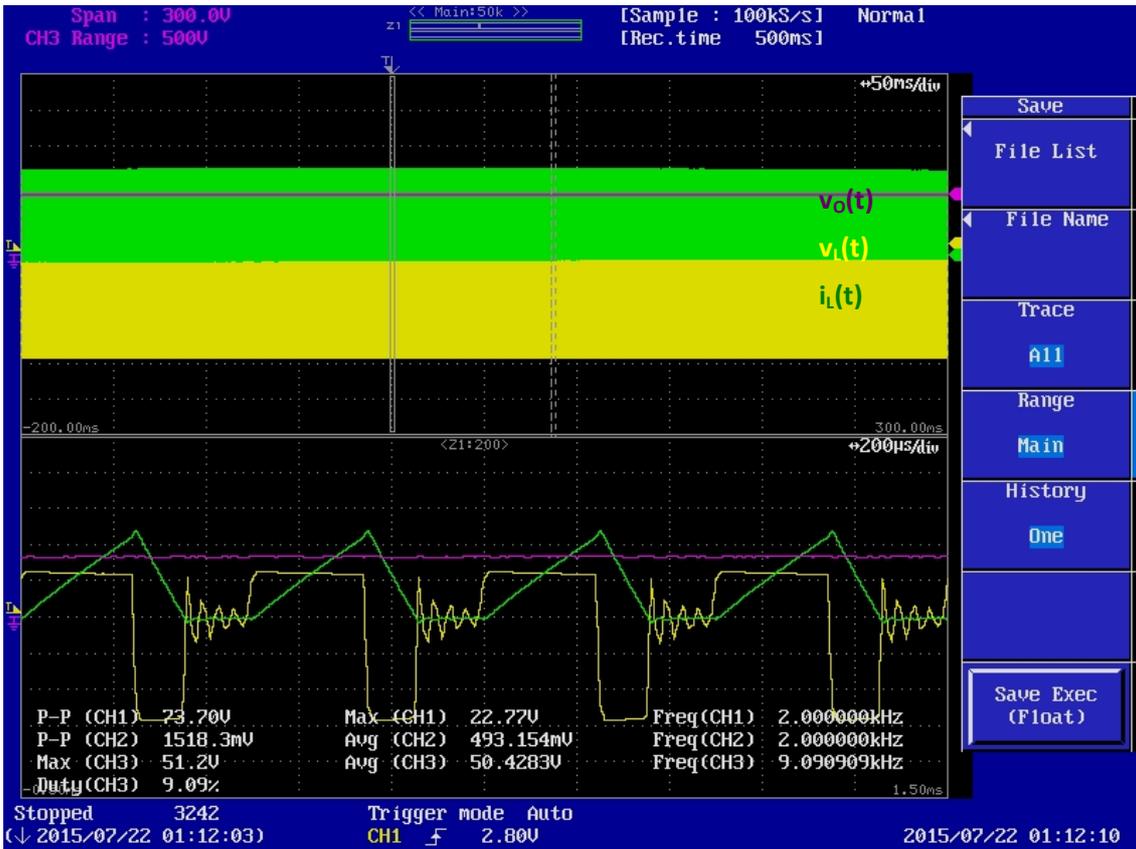


Figura 122 Señales reales reductor-elevador en MCD para un ciclo de trabajo D=0,7

4.5.2 Convertidor puente en H

4.5.2.1 Señales salida FPGA.

a. Unipolar

A continuación, se analiza la generación digital de las señales PWM mediante la comparación de la señal diente de sierra con la tensión de control V_{cont} para obtener TA+ y con $-V_{con}$ para obtener TB+ (ver 4.4.1 Revisión de convertidores DC/DC).

La señal de color azul es la señal de control negativa, se emplea para realizar la comparación con la señal diente de sierra (señal de color magenta) para obtener la señal de excitación de los *drivers*, señal color amarilla (TB+). Si se realiza la comparación con la señal de control positiva, se genera la señal de color verde (TA+).



Figura 123 Señal de salida de la FPGA para un ciclo de trabajo de D=0,2

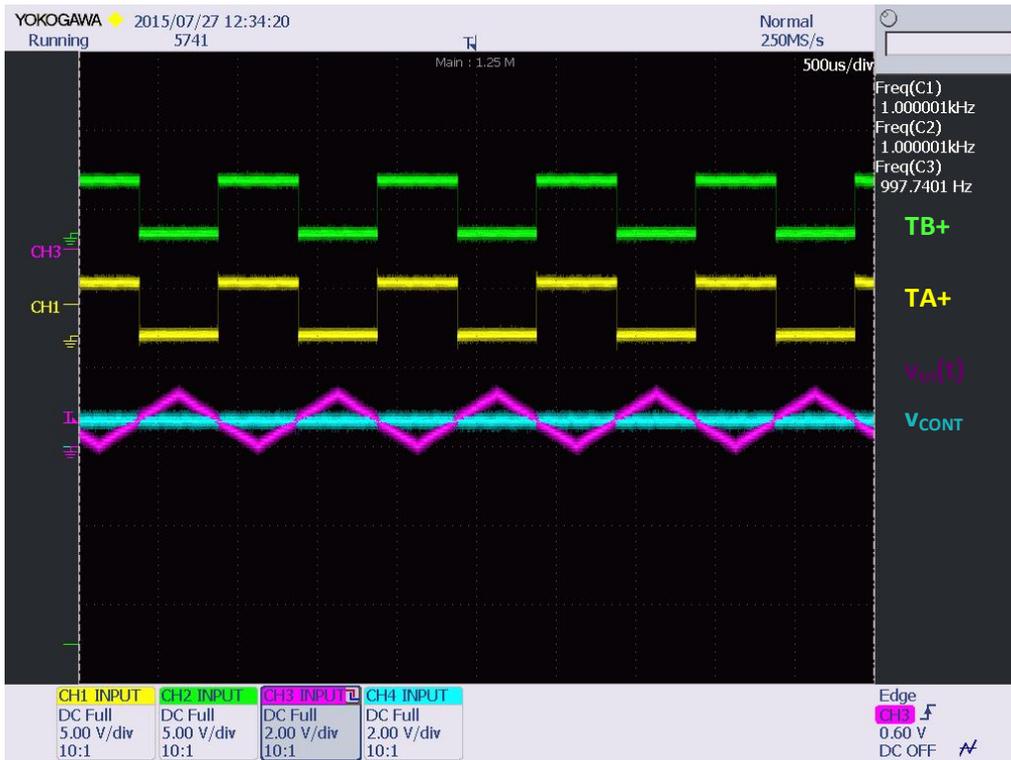


Figura 124 Señal de salida de la FPGA para un ciclo de trabajo de D=0,5

Las señales de la Figura 125 son las opuestas a las de la Figura 123 dado que el ciclo de trabajo es el complementario.



Figura 125 Señal de salida de la FPGA para un ciclo de trabajo de D=0,8

b. Bipolar

Para la creación de las señales PWM en el caso bipolar, se parte de que TB+ es igual a TA+ negada. Por ello, se produce la señal TA+ con la comparación entre la señal diente de sierra (señal magenta) y la señal de control azul V_{cont} dando lugar a la señal amarilla (TA+). La señal TB+ es la de color verde.



Figura 126 Señal de salida de la FPGA para un ciclo de trabajo de D=0,2

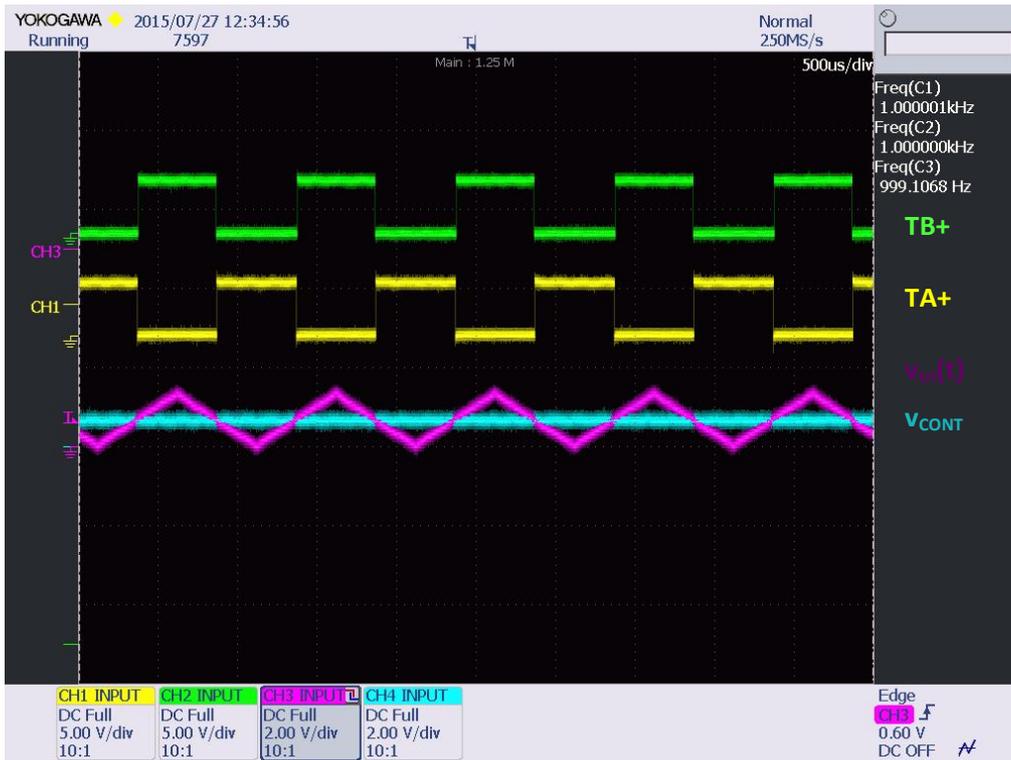


Figura 127 Señal de salida de la FPGA para un ciclo de trabajo de D=0,5



Figura 128 Señal de salida de la FPGA para un ciclo de trabajo de D=0,8

4.5.2.2 Señales salida circuito adaptación

A continuación, se recogen las señales PWM para el puente en H, tanto en modulación unipolar como bipolar.

a. Unipolar

La señal amarilla representa TA+ y la verde TA-, excitación de una de las ramas del puente. Las señales magenta y azul, son las señales homólogas de la rama B.

En la Figura 129 y en la Figura 130 se recogen todas las señales PWM para distintos ciclos de trabajo. En orden descendente, las señales que aparecen en las dos figuras son: TA+, TB+, TB- y TA-.

En la Figura 131 aparece una pareja de señales, ampliadas para ver los tiempos muertos. Al igual que para las señales de los convertidores simples, se necesita introducir un tiempo muerto de $3\mu\text{s}$ entre las señales PWM de cada rama (TA+ y TA-; TB+ y TB-). Se puede comparar con la Figura 132 sin tiempos muertos.

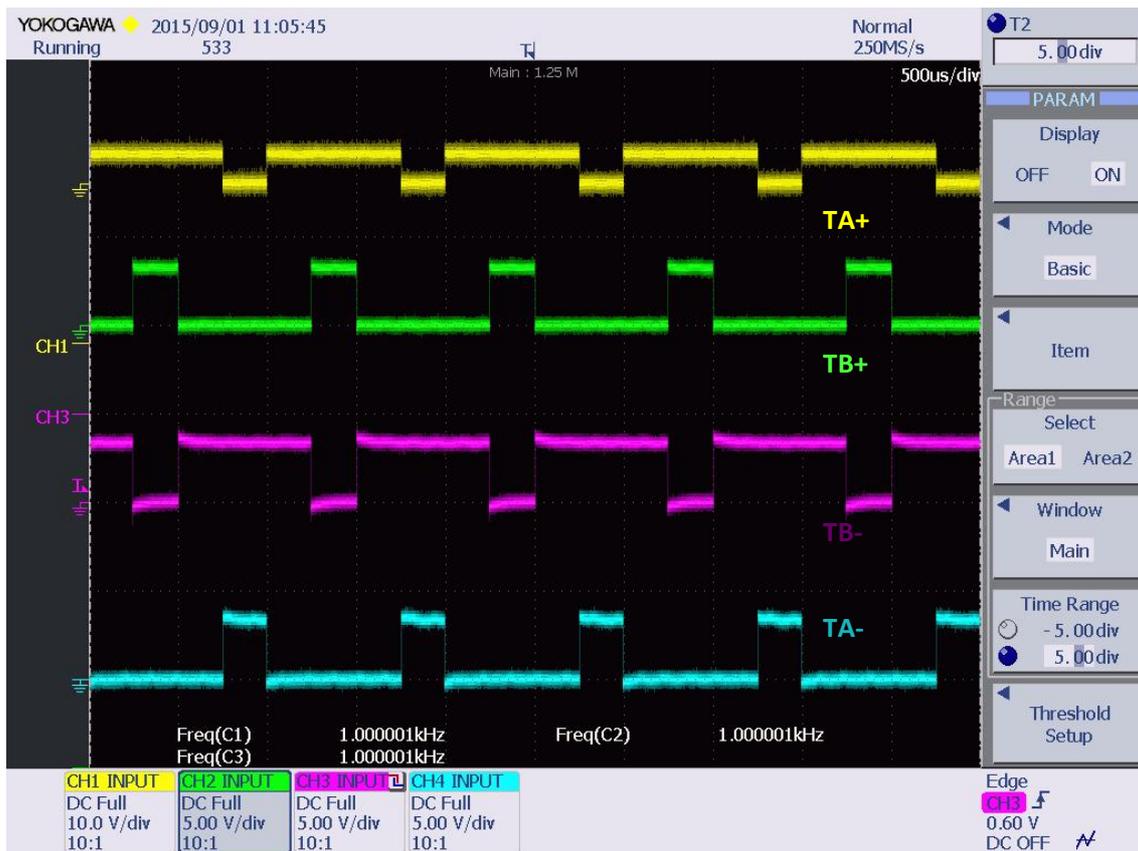


Figura 129 Señal de salida del circuito de adaptación con un ciclo de trabajo D=0,75

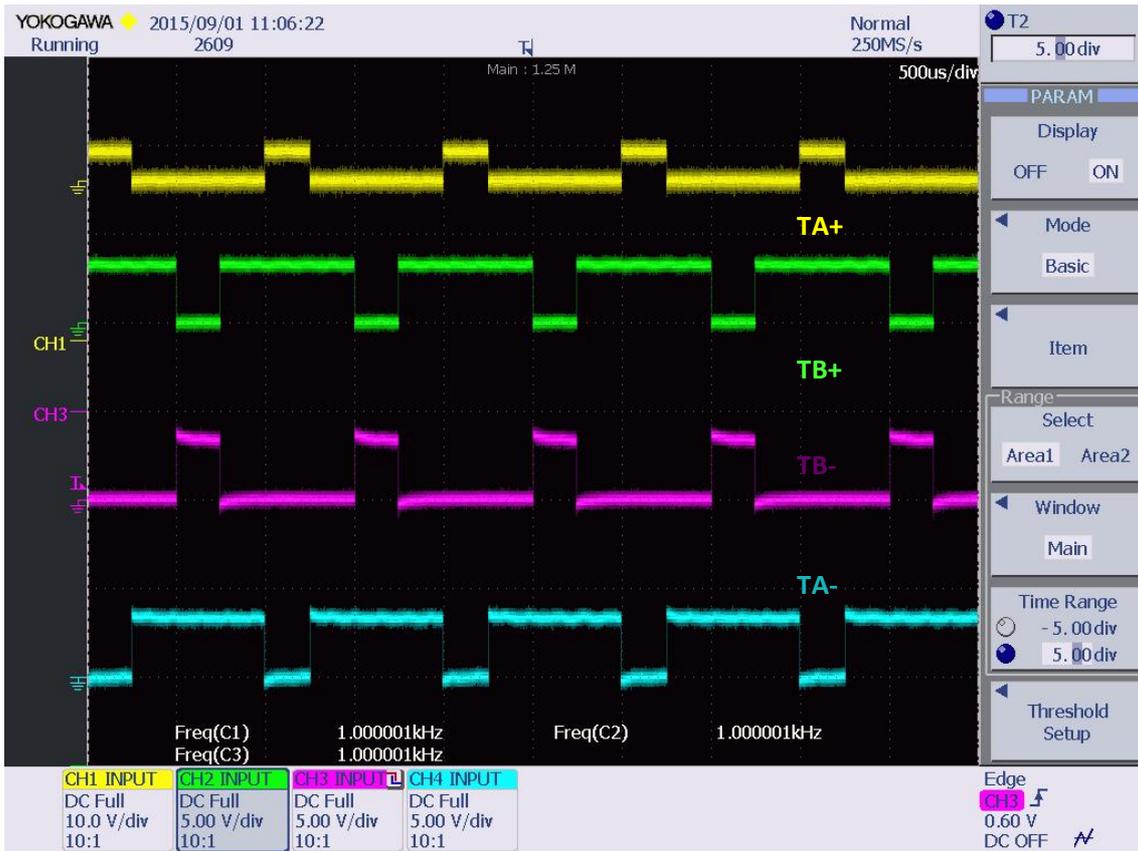


Figura 130 Señal de salida del circuito de adaptación con un ciclo de trabajo D=0,25



Figura 131 Señal de salida del circuito de adaptación con tiempo muerto de 3µs.

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio



Figura 132 Señal de salida del circuito de adaptación sin tiempos muertos

b. Bipolar

En la Figura 133 se dibujan las cuatro señales de excitación de cada rama. En orden descendente, las formas de onda que aparecen son: TA+, TB+, TB- y TA-.



Figura 133 Señal de salida del circuito de adaptación con un ciclo de trabajo D=0,75.

En la Figura 134 se aprecia el tiempo muerto que hay entre señales en contraposición a las de la Figura 135. El tiempo muerto programado es de 3µs.

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio



Figura 134 Señal de salida del circuito de adaptación con tiempos muertos de 3µs.

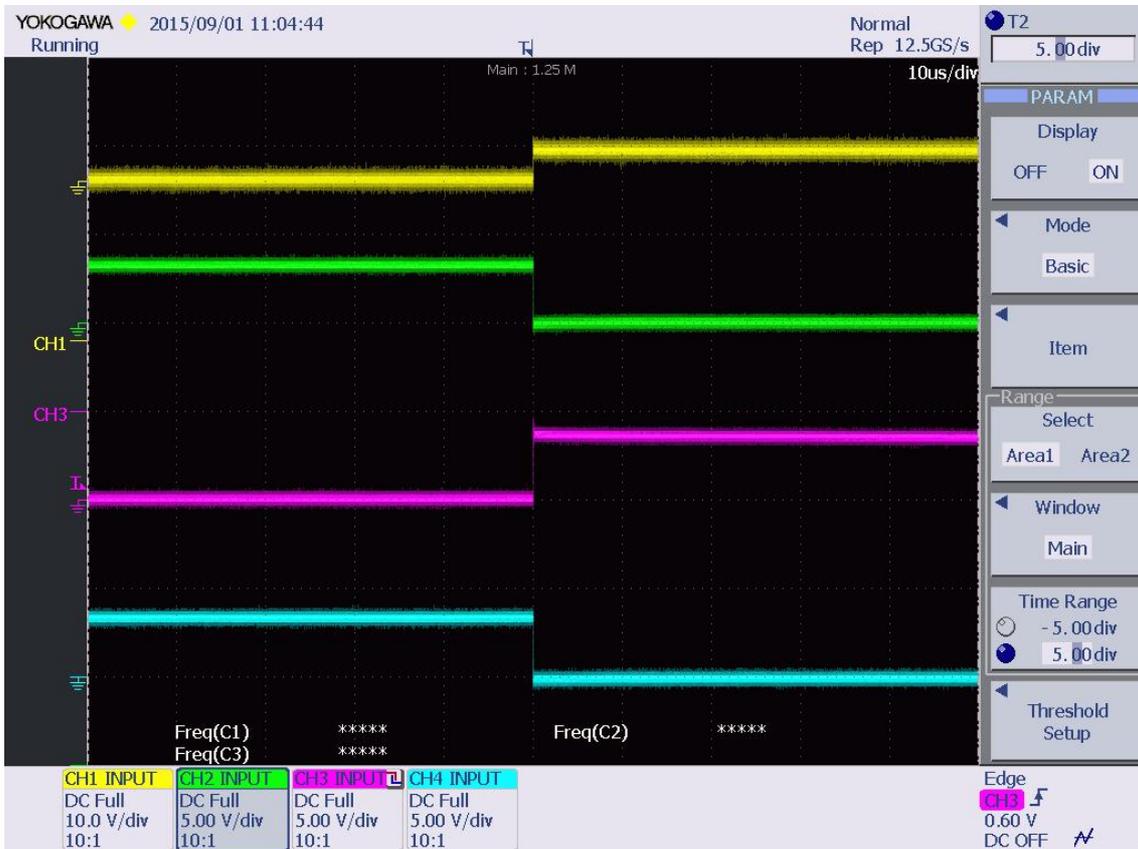


Figura 135 Señal de salida del circuito de adaptación sin tiempos muertos.

4.5.2.3 Señales salida

a. Unipolar

Ciclo de trabajo (D)	0,8
Frecuencia de la señal	2kHz
Valor de la carga	125Ω

Tabla 22 Convertidor puente en H. Valores de la prueba 1.

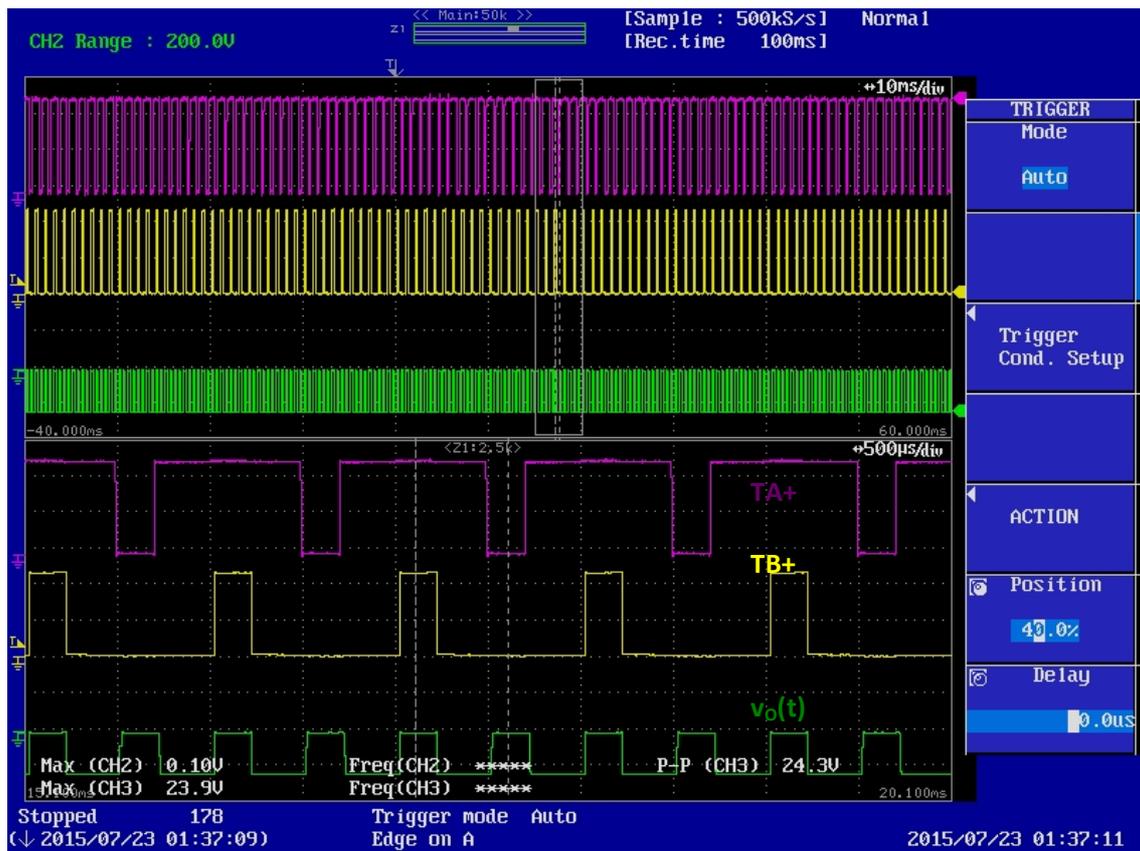


Figura 136 Señales reales del puente en H para un ciclo de trabajo D=0,8.

Si se compara, para las mismas condiciones, la tensión de salida de la Figura 136 (con modulación unipolar) y la de Figura 143 (con modulación bipolar). Para un periodo de la señal TA+, la señal unipolar es de frecuencia doble que la de la señal bipolar.

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

Ciclo de trabajo (D)	0,5
Frecuencia de la señal	2kHz
Valor de la carga	125Ω

Tabla 23 Convertidor puente en H. Valores de la prueba 2.

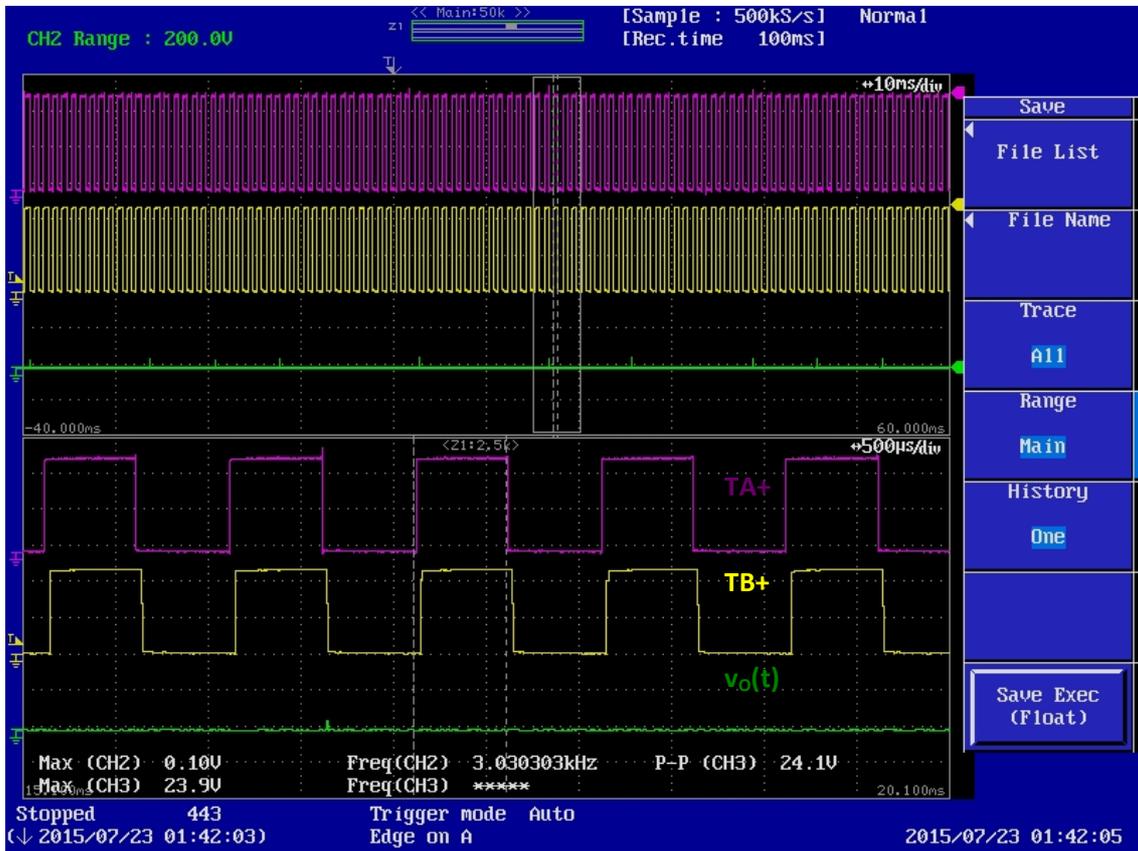


Figura 137 Señales simulación puente en H para un ciclo de trabajo D=0,5.

La tensión de salida se hace cero para un ciclo de trabajo D=0,5. Este comportamiento es característico del convertidor puente en H con una modulación unipolar.

b. Bipolar

Ciclo de trabajo (D)	0,2
Frecuencia de la señal	2kHz
Valor de la carga	125Ω

Tabla 24 Convertidor puente en H. Valores de la prueba 3.

El conjunto de gráficas de la Figura 138 representa, en orden descendente, TA+, TB+ y la tensión de salida v_o .

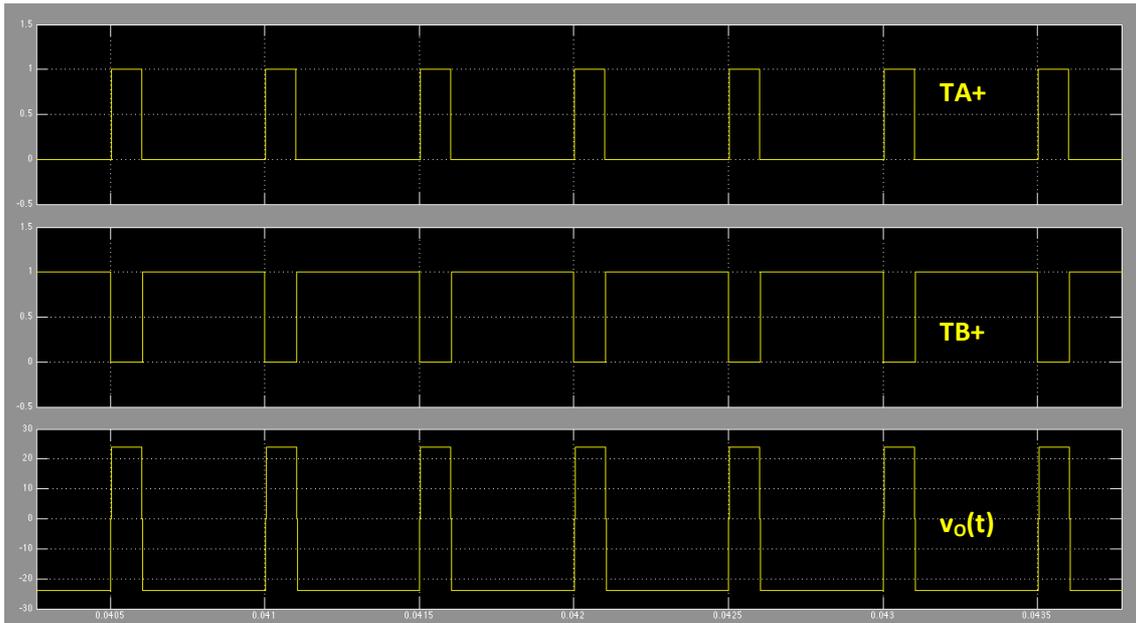


Figura 138 Señales simulación puente en H para un ciclo de trabajo D=0,2.

La gráfica magenta representa TA+, la amarilla es TB+ y la verde, la tensión de salida.

Se verifica, gracias a la simulación de la Figura 138, el correcto funcionamiento del puente en H. Los niveles de tensión de salida obtenidos con las pruebas son iguales que los simulados.

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

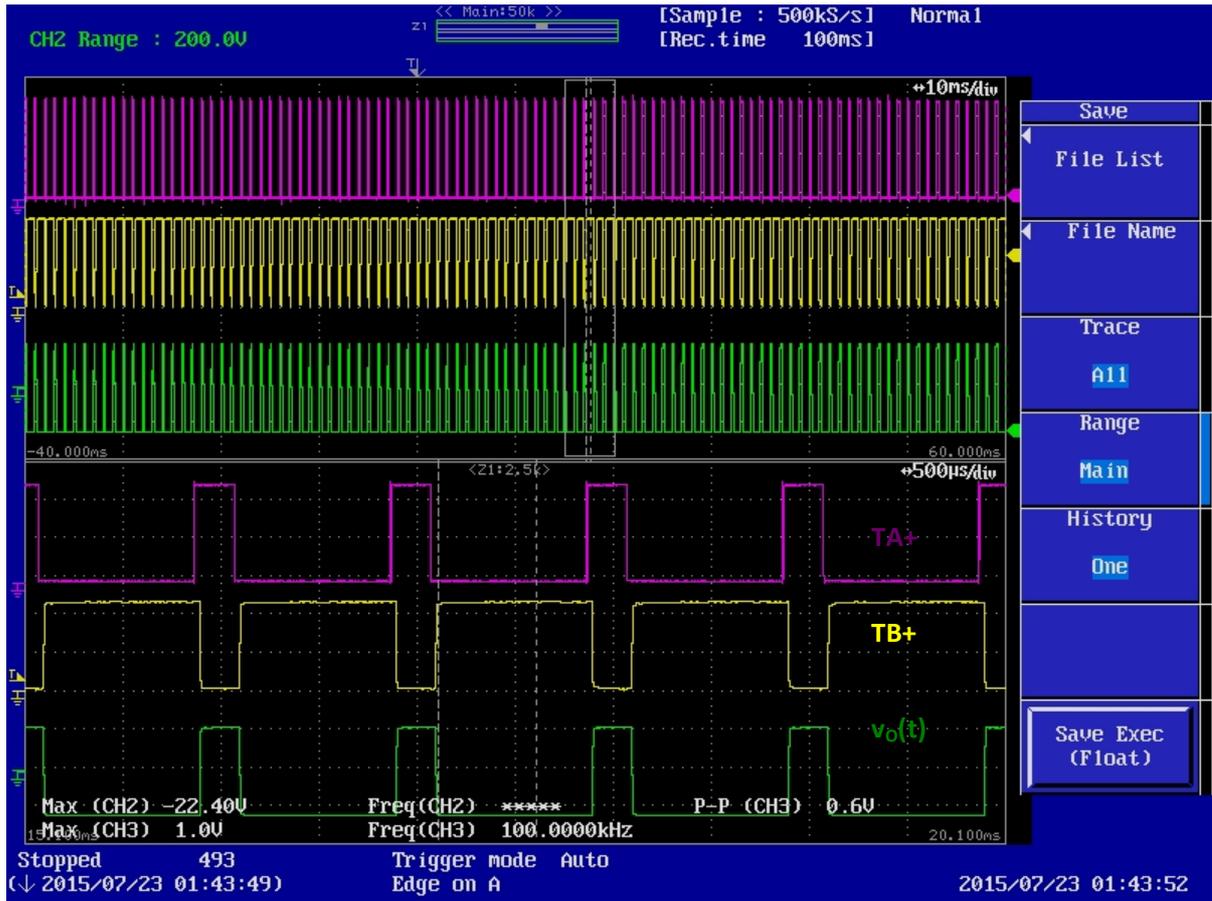


Figura 139 Señales reales del puente en H para un ciclo de trabajo $D=0,2$.

Ciclo de trabajo (D)	0,5
Frecuencia de la señal	2kH
Valor de la carga	125Ω

Tabla 25 Convertidor puente en H. Valores de la prueba 4.

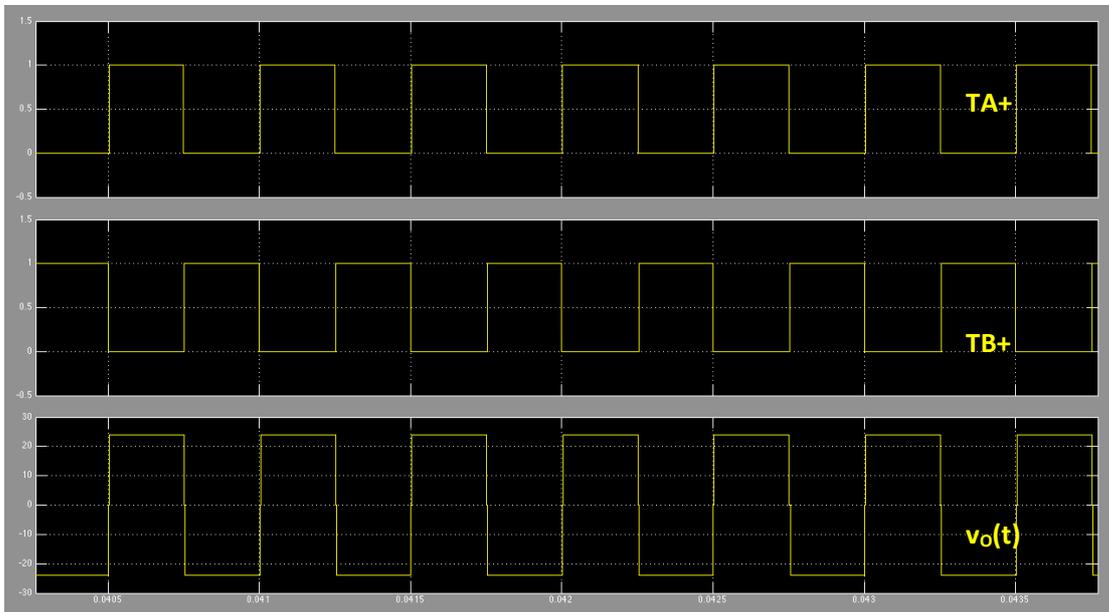


Figura 140 Señales simulación puente en H para un ciclo de trabajo D=0,5.

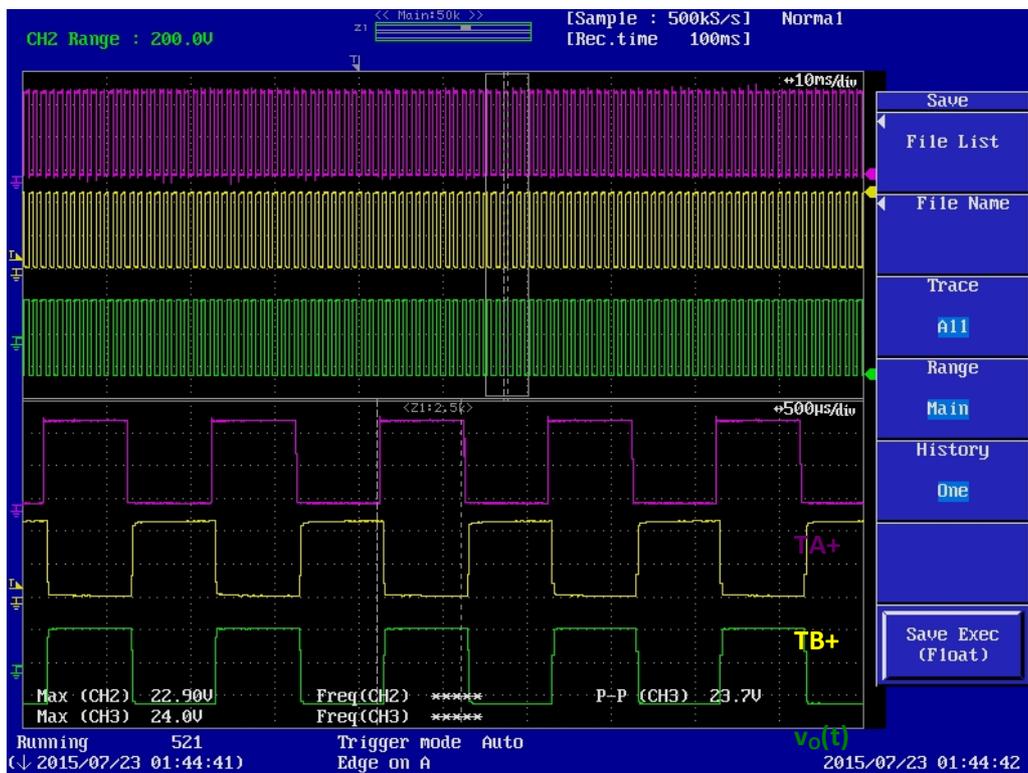


Figura 141 Señales reales del puente en H para un ciclo de trabajo D=0,5.

Al analizar las pruebas de la Tabla 25 y Tabla 26, se observa que la tensión de salida tiene muy poco error, hay menos pérdidas. Esto es debido a que el circuito del puente en H no tiene componentes pasivos almacenadores de energía.

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

Ciclo de trabajo (D)	0,8
Frecuencia de la señal	2kHz
Valor de la carga	125Ω

Tabla 26 Convertidor puente en H. Valores de la prueba 5.

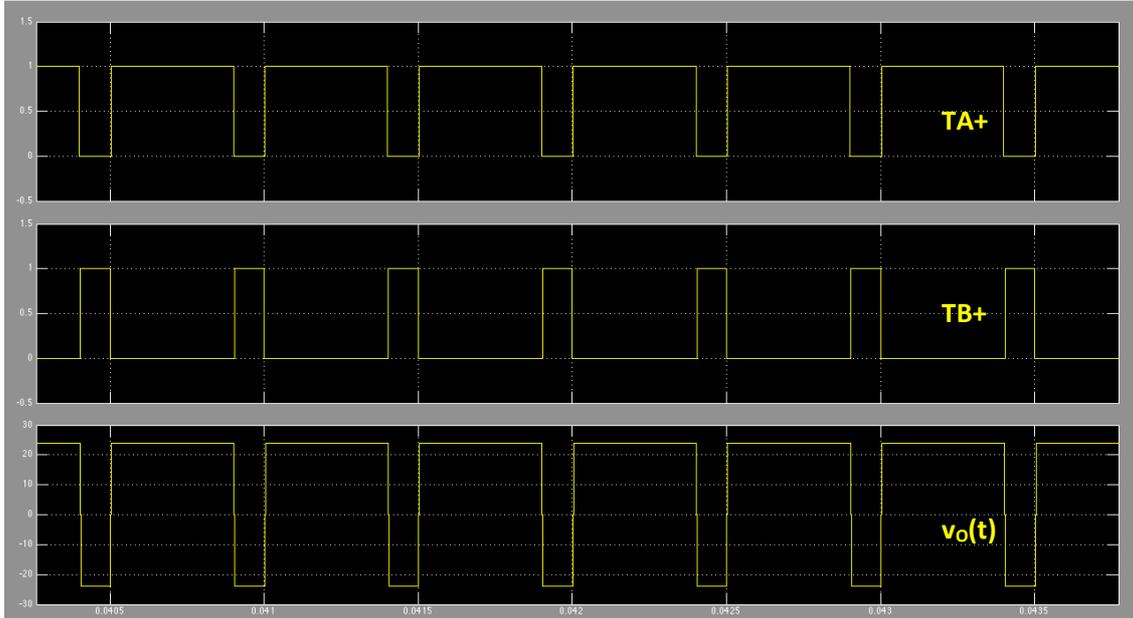


Figura 142 Señales simulación puente en H para un ciclo de trabajo D=0,2.



Figura 143 Señales simulación puente en H para un ciclo de trabajo D=0,8.

4.6 EJEMPLO DE PROPUESTA DE PRÁCTICAS DE LABORATORIO PARA CONVERTIDORES DC/DC BASADOS EN EQUIPO SEMITEACH/IGBT

Según la dinámica de trabajo propuesta en este TFG, las prácticas partirán de los contenidos teóricos vistos en las clases teóricas. El alumno en el laboratorio debe realizar las simulaciones y experimentos propuestos y realizar una memoria que recopile los resultados obtenidos.

A continuación se muestran algunos ejemplos de guías para que el alumno pueda realizar el trabajo en el laboratorio.

4.6.1 Práctica convertidor reductor

1. Simulación.

Simular con Matlab, sobre la herramienta de simulación proporcionada el comportamiento del convertidor DC/DC reductor. Partir de los valores mostrados en la Tabla 27.

Valor de la bobina	3.9 mH
Valor del condensador	220 μ F
Ciclo de trabajo (D)	0.8
Frecuencia de la señal	1.5kHz

Tabla 27 Convertidor reductor. Valores iniciales.

Cuestión 1.- Analizar y representar las corriente y tensiones instantáneas sobre el transistor, sobre la bobina y sobre la carga; así como la corriente y la tensión sobre el condensador, en los dos casos siguientes:

1.1 Si $R=10\Omega$.

1.2 Si $R=130\Omega$.

Cuestión 2.- Con los datos base, realizar una simulación paramétrica variando el valor de L desde 0.05mH hasta 1mH (en saltos de 0.05mH) para representar $V_o=f(L)$. Analizar el resultado.¹

Cuestión 3.- Repetir el apartado anterior variando R desde 1Ω hasta 150Ω para representar $V_o=f(R)$. Analizar el resultado.

Cuestión 4.- Repetir la simulación paramétrica, variando D, desde 0.1 hasta 0.9. Representar $V_o=f(D)$ para las dos situaciones de carga: $R=10\Omega$ y $R=130\Omega$.

2. Montajes prácticos.

Realizar el montaje del convertidor reductor. Ver MANUAL DE USUARIO.

3. Hoja de trabajo.

Para los valores recogidos en las tablas, medir la tensión $v_L(t)$ y corriente $i_L(t)$ por la bobina y la tensión en la carga. Dibujar las formas de onda en las cuadrículas, que representan la pantalla del osciloscopio, al menos un periodo de las señales.

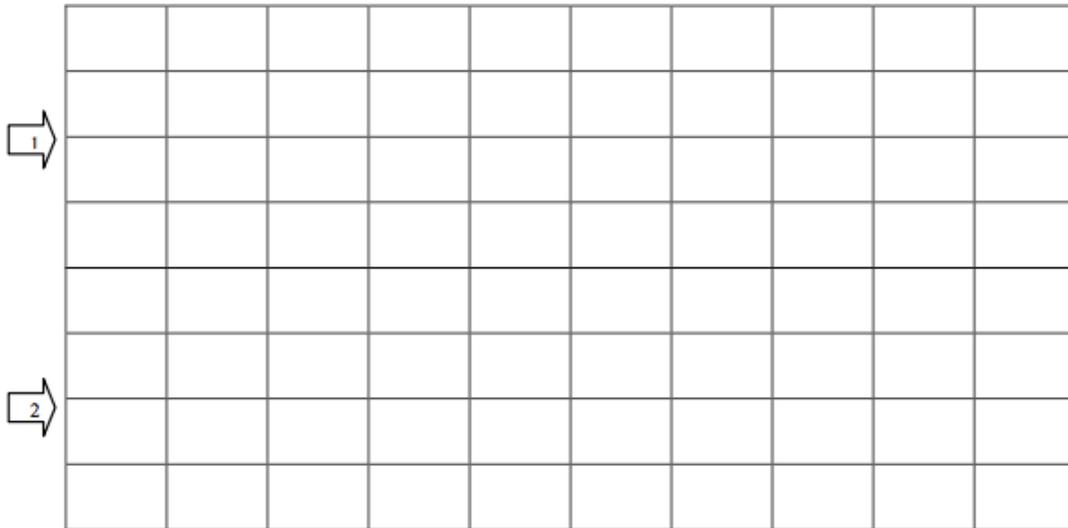
Analizar el modo de conducción en el que se encuentra cada prueba y el efecto de la variación de los distintos parámetros sobre las señales medidas.

¹Para realizar la simulación paramétrica, desde la ventana principal de convertidores DC/DC, pulsar el botón de "Barrido". En la ventana emergente, aparece un desplegable donde se puede seleccionar el parámetro que se quiere variar y seleccionar los valores de inicio, fin y paso.

Nº transistores	2
Valor de la bobina	3,9 mH
Ciclo de trabajo (D)	0,25
Frecuencia de la señal	1,5kHz
Valor de la carga	10Ω

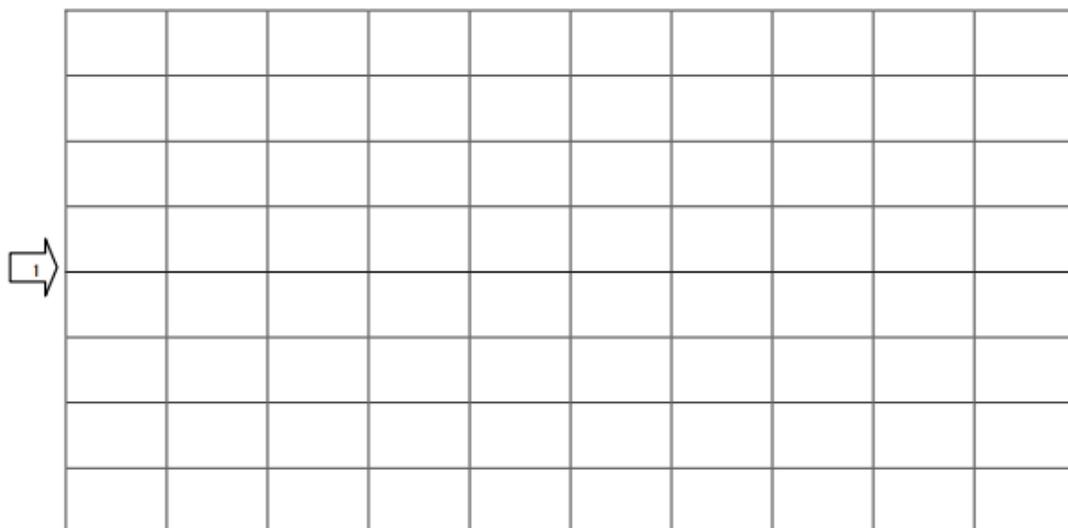
Representar la tensión v_L en el CH1 y corriente i_L por la bobina en el CH2.

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



Representar la tensión en la carga v_o .

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:

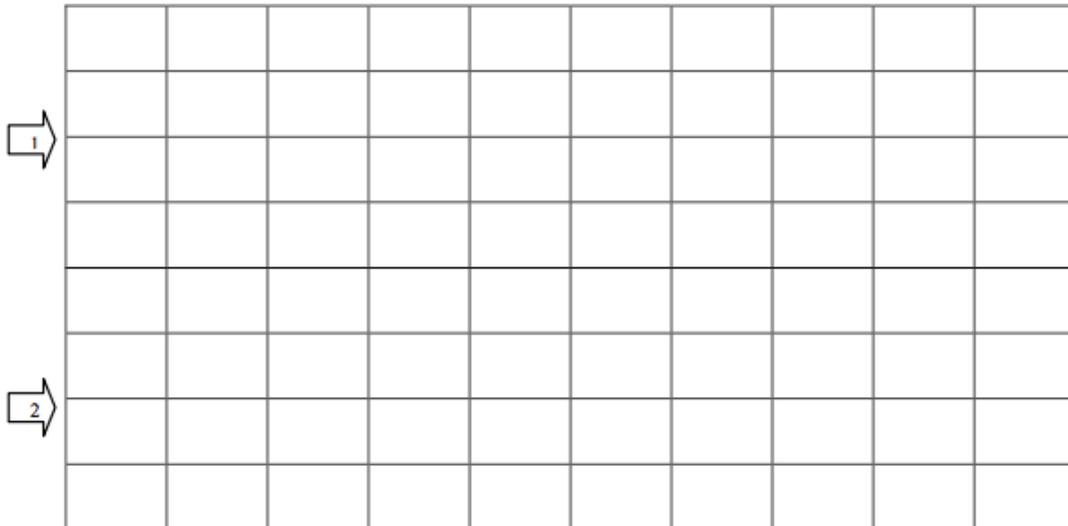


Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

Nº transistores	2
Valor de la bobina	3,9 mH
Ciclo de trabajo (D)	0,8
Frecuencia de la señal	1,5kHz
Valor de la carga	10Ω

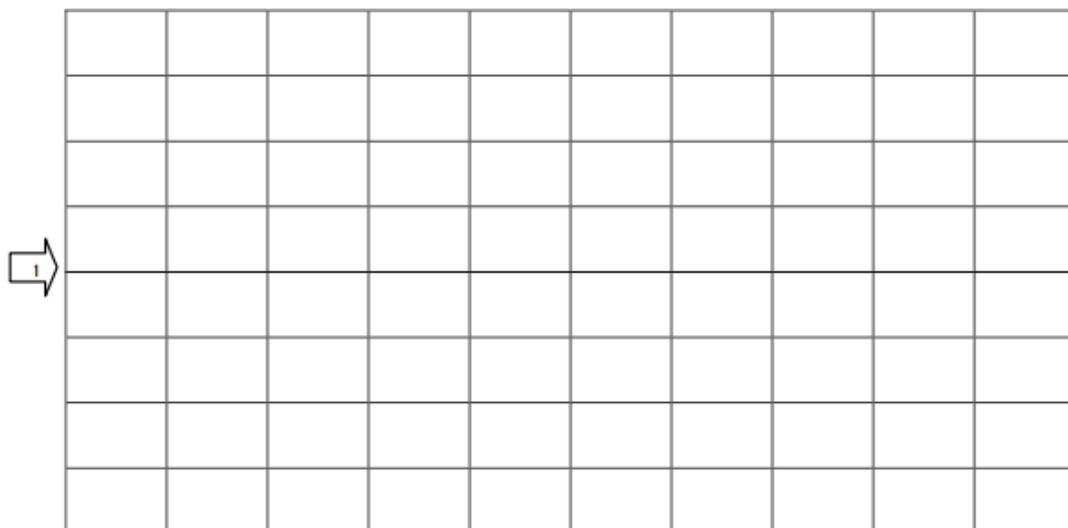
Representar la tensión v_L en el CH1 y corriente i_L por la bobina en el CH2.

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



Representar la tensión en la carga v_o .

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:

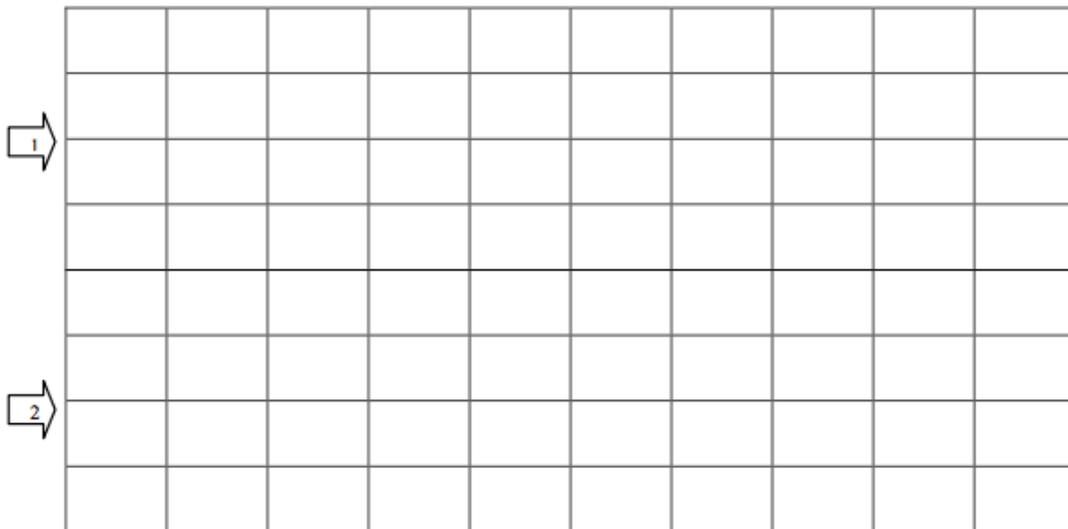


¿Qué sucede si quitamos la señal PWM del transistor 2 para que funcione como diodo?

Nº transistores	1
Valor de la bobina	3,9 mH
Ciclo de trabajo (D)	0,6
Frecuencia de la señal	1,5kHz
Valor de la carga	130Ω

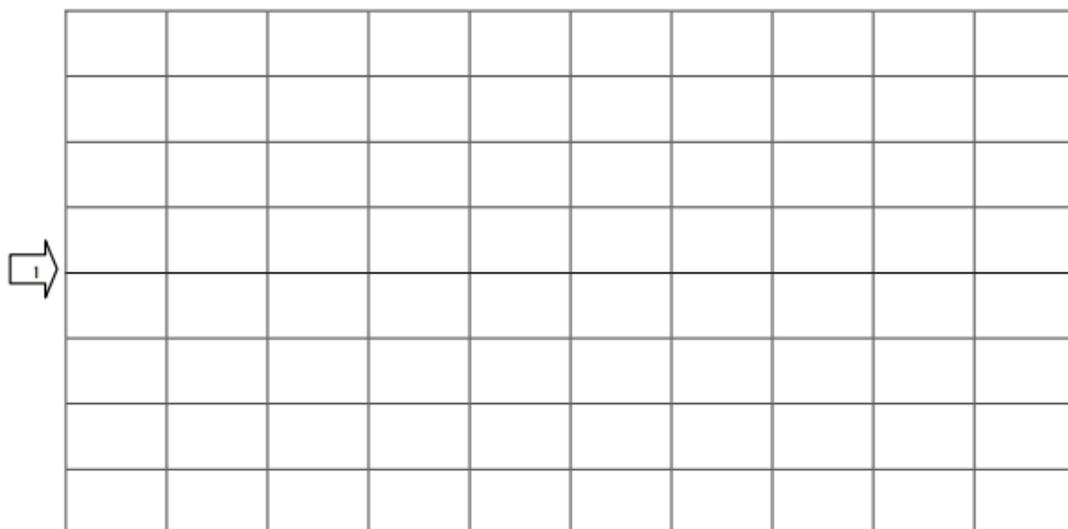
Representar la tensión v_L en el CH1 y corriente i_L por la bobina en el CH2.

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



Representar la tensión en la carga v_o .

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



4. Análisis y conclusiones de los datos obtenidos

4.6.2 Práctica convertidor elevador

1. Simulación.

Simular con Matlab, sobre la herramienta de simulación proporcionada el comportamiento del convertidor DC/DC elevador. Partir de los valores mostrados en la Tabla 28.

Valor de la bobina	3.9 mH
Valor del condensador	220 μ F
Ciclo de trabajo (D)	0.8
Frecuencia de la señal	2kHz

Tabla 28 Convertidor elevador. Valores iniciales.

Cuestión 1.- Analizar y representar las corriente y tensiones instantáneas sobre el transistor, sobre la bobina y sobre la carga; así como la corriente y la tensión sobre el condensador, en los dos casos siguientes:

1.3 Si $R=510\Omega$.

1.4 Si $R=1010\Omega$.

Cuestión 2.- Con los datos base, realizar una simulación paramétrica variando el valor de L desde 0.05mH hasta 1mH (en saltos de 0.05mH) para representar $V_o=f(L)$. Analizar el resultado.²

Cuestión 3.- Repetir el apartado anterior variando R desde 1 Ω hasta 150 Ω para representar $V_o=f(R)$. Analizar el resultado.

Cuestión 4.- Repetir la simulación paramétrica, variando D, desde 0.1 hasta 0.9. Representar $V_o=f(D)$ para las dos situaciones de carga: $R=510\Omega$ y $R=1010\Omega$.

2. Montajes prácticos.

Realizar el montaje del convertidor reductor. Ver MANUAL DE USUARIO.

3. Hoja de trabajo.

Para los valores recogidos en las tablas, medir la tensión y corriente por la bobina y la tensión en la carga. Dibujar las formas de onda en las cuadrículas, representan la pantalla del osciloscopio, al menos un periodo de las señales.

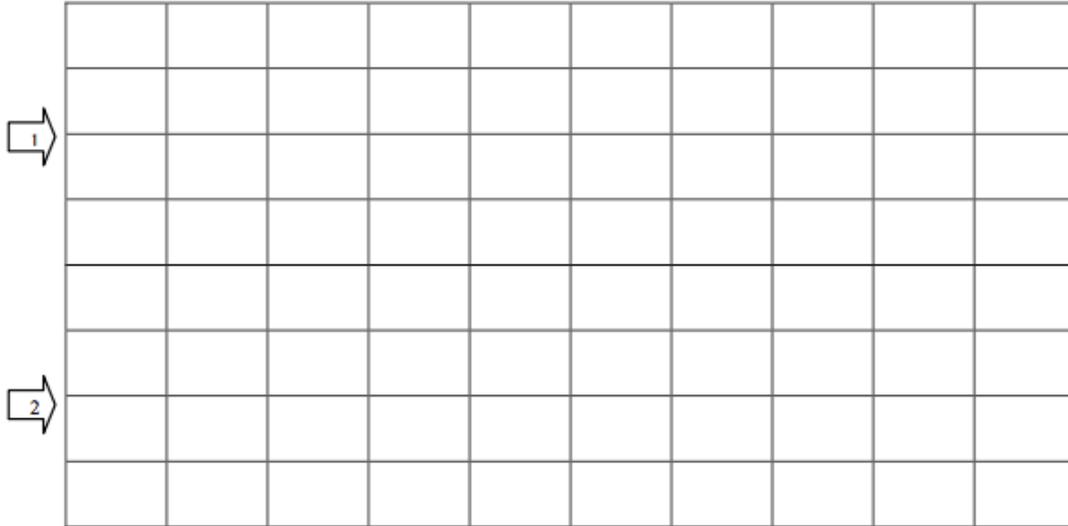
Analizar el modo de conducción en el que se encuentra cada prueba y el efecto de la variación de los distintos parámetros sobre las señales medidas.

² Para realizar la simulación paramétrica, desde la ventana principal de convertidores DC/DC, pulsar en "Barrido". En la ventana emergente, aparece un desplegable donde se puede seleccionar el parámetro que se quiere variar y seleccionar los valores de inicio, fin y paso.

Nº transistores	2
Valor de la bobina	3.9 mH
Ciclo de trabajo (D)	0.8
Frecuencia de la señal	2kHz
Valor de la carga	1010 Ω

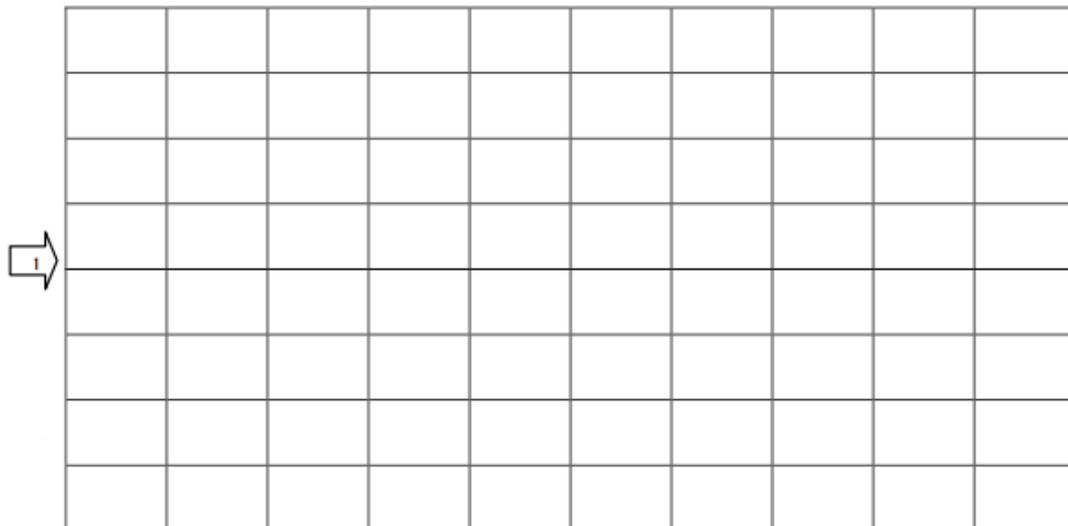
Representar la tensión v_L en el CH1 y corriente i_L por la bobina en el CH2.

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



Representar la tensión en la carga v_o .

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:

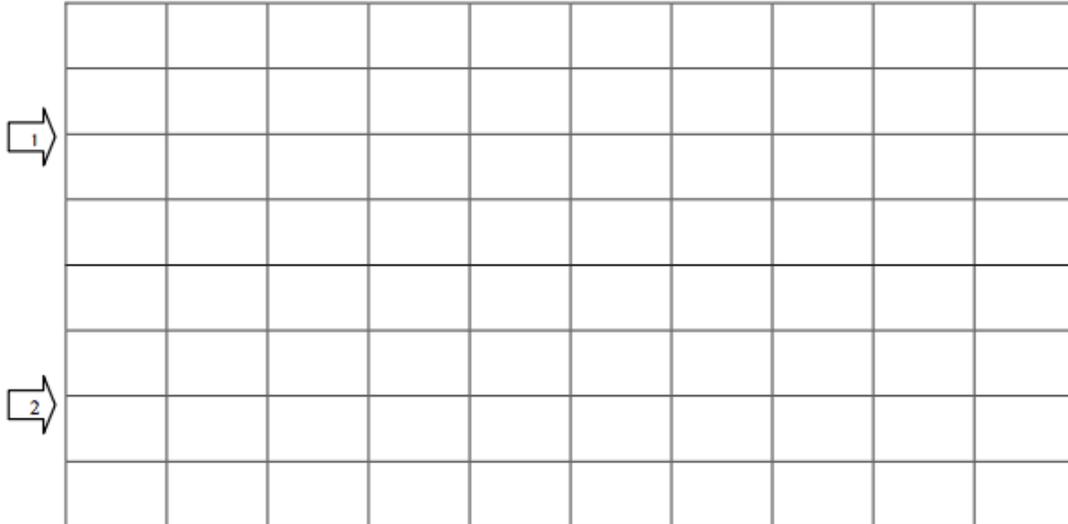


Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

Nº transistores	1
Valor de la bobina	3.9 mH
Ciclo de trabajo (D)	0.8
Frecuencia de la señal	2kHz
Valor de la carga	1010Ω

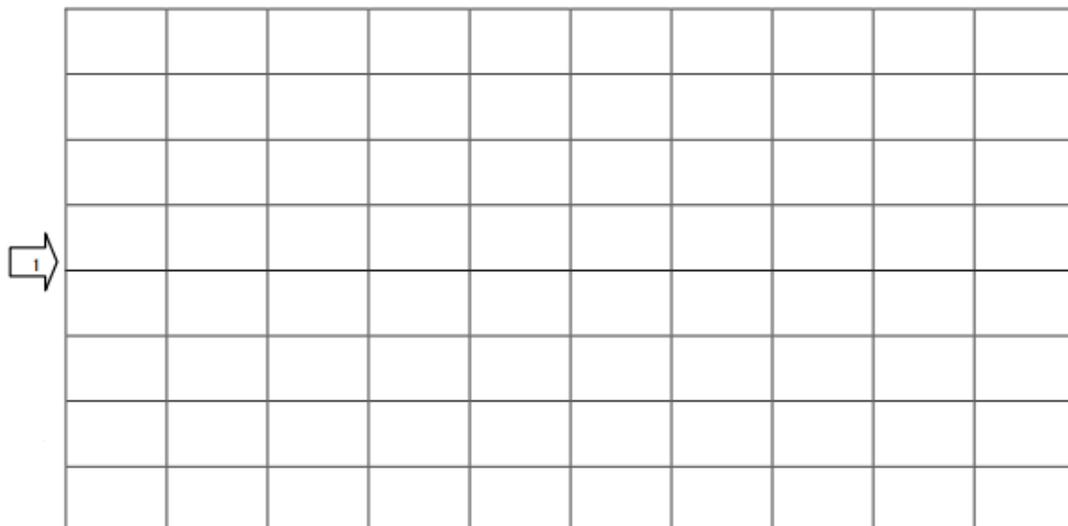
Representar la tensión v_L en el CH1 y corriente i_L por la bobina en el CH2.

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



Representar la tensión en la carga v_o .

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:

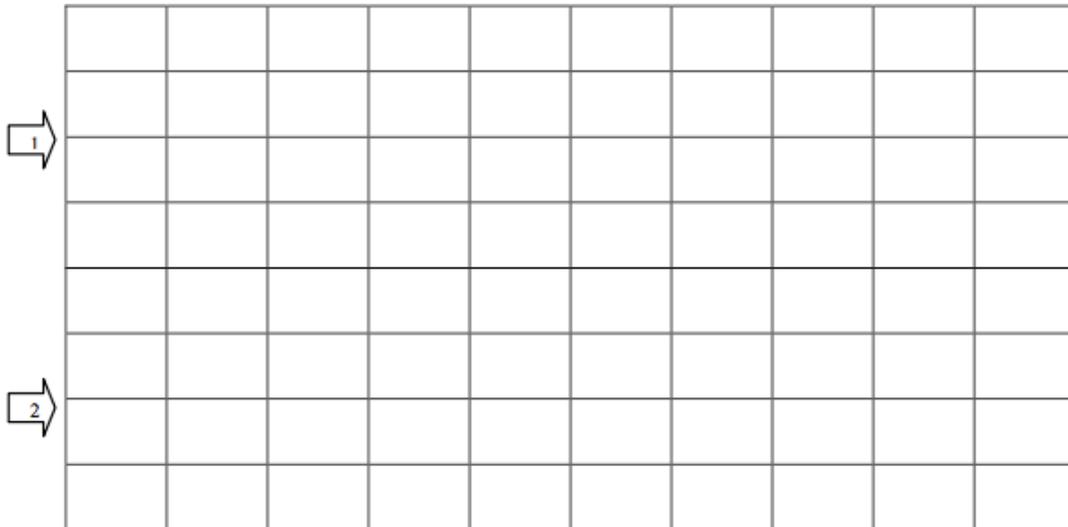


¿Qué sucede si se quita la señal PWM del transistor 2 para que funcione como diodo?

Nº transistores	1
Valor de la bobina	3.9 mH
Ciclo de trabajo (D)	0.6
Frecuencia de la señal	2kHz
Valor de la carga	510Ω

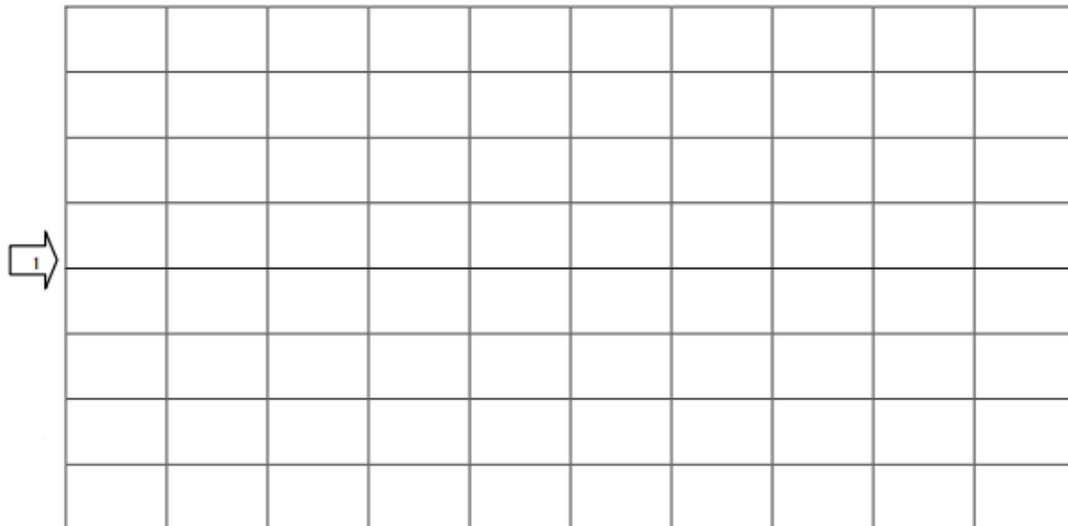
Representar la tensión v_L en el CH1 y corriente i_L por la bobina en el CH2.

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



Representar la tensión en la carga v_o .

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



4. Análisis y conclusiones de los datos obtenidos

4.6.3 Práctica convertidor reductor-elevador

1. Simulación.

Simular con Matlab, sobre la herramienta de simulación proporcionada el comportamiento del convertidor DC/DC elevador. Partir de los valores mostrados en la Tabla 29.

Valor de la bobina	4,7 mH
Valor del condensador	220 μ F
Ciclo de trabajo (D)	0,4
Frecuencia de la señal	2kHz

Tabla 29 Convertidor reductor-elevador. Valores iniciales.

Cuestión 1.- Analizar y representar las corriente y tensiones instantáneas sobre el transistor, sobre la bobina y sobre la carga; así como la corriente y la tensión sobre el condensador, en los dos casos siguientes:

1.5 Si $R=10\Omega$.

1.6 Si $R=510\Omega$.

Cuestión 2.- Con los datos base, realizar una simulación paramétrica variando el valor de L desde 0.05mH hasta 1mH (en saltos de 0.05mH) para representar $V_o=f(L)$. Analizar el resultado.³

Cuestión 3.- Repetir el apartado anterior variando R desde 1Ω hasta 150Ω para representar $V_o=f(R)$. Analizar el resultado.

Cuestión 4.- Repetir la simulación paramétrica, variando D, desde 0.1 hasta 0.9. Representar $V_o=f(D)$ para las dos situaciones de carga: $R=10\Omega$ y $R=510\Omega$.

2. Montajes prácticos.

Realizar el montaje del convertidor reductor. Ver MANUAL DE USUARIO.

3. Hoja de trabajo.

Para los valores recogidos en las tablas, medir la tensión y corriente por la bobina y la tensión en la carga. Dibujar las formas de onda en las cuadrículas, representan la pantalla del osciloscopio, al menos un periodo de las señales.

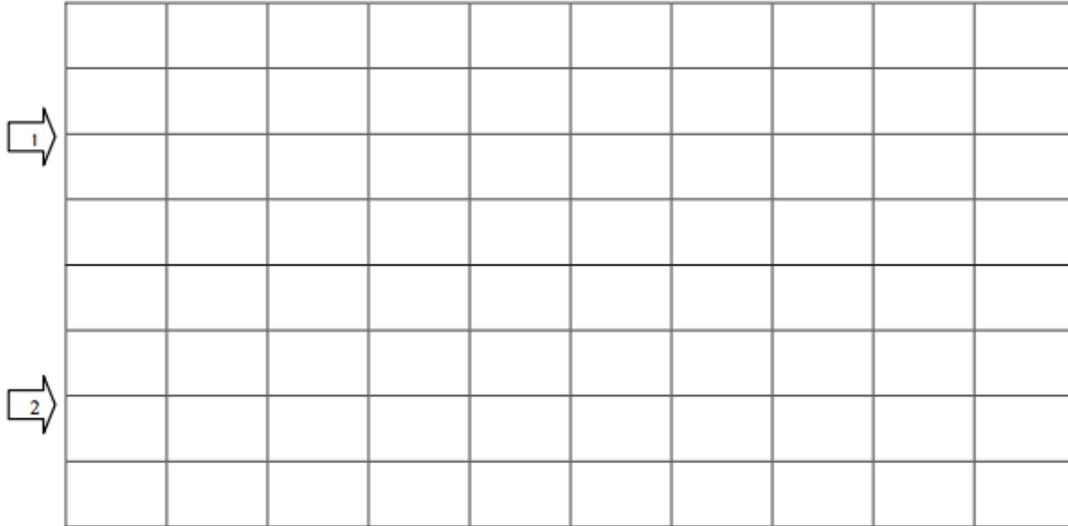
Analizar el modo de conducción en el que se encuentra cada prueba y el efecto de la variación de los distintos parámetros sobre las señales medidas.

³ Para realizar la simulación paramétrica, desde la ventana principal de convertidores DC/DC, pulsar en "Barrido". En la ventana emergente, aparece un desplegable donde se puede seleccionar el parámetro que se quiere variar y seleccionar los valores de inicio, fin y paso.

Nº transistores	2
Valor de la bobina	4,7 mH
Ciclo de trabajo (D)	0,4
Frecuencia de la señal	2kHz
Valor de la carga	10Ω

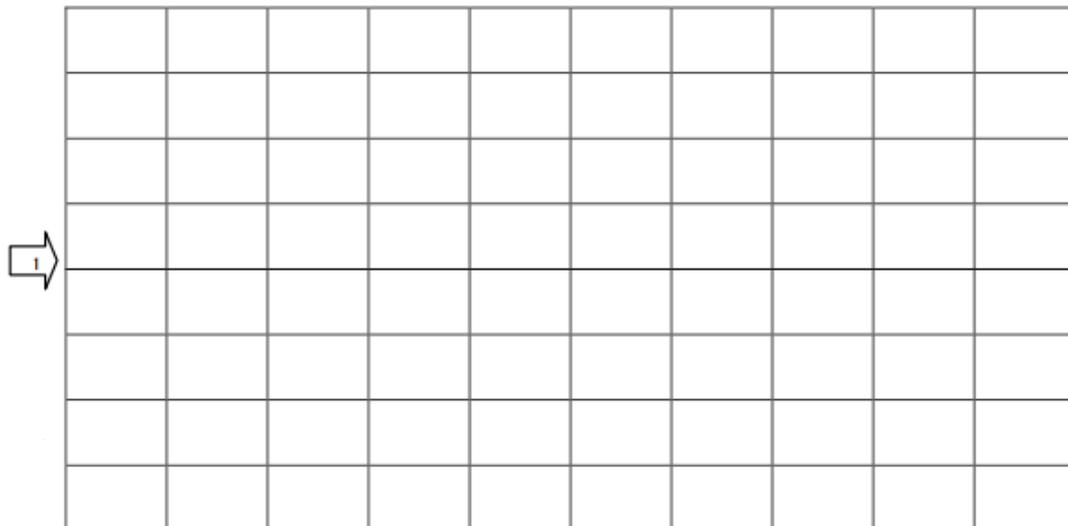
Representar la tensión v_L en el CH1 y corriente i_L por la bobina en el CH2.

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



Representar la tensión en la carga v_o .

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:

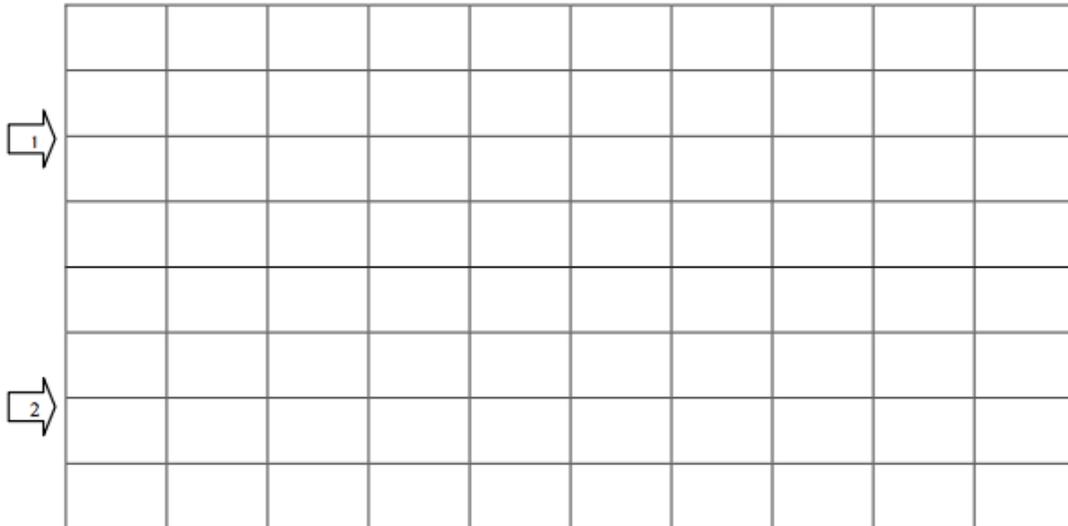


Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

Nº transistores	2
Valor de la bobina	4,7 mH
Ciclo de trabajo (D)	0,8
Frecuencia de la señal	2kHz
Valor de la carga	510Ω

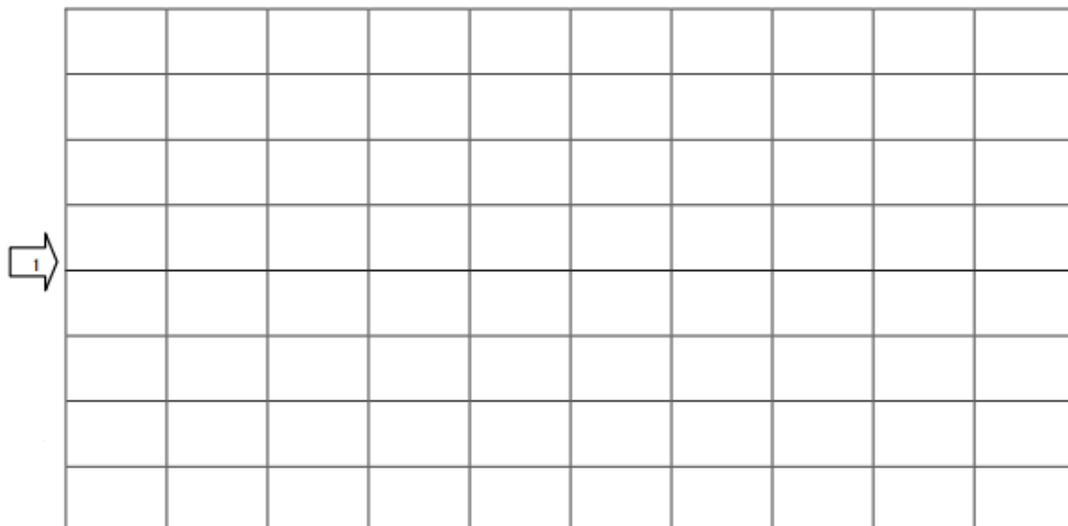
Representar la tensión v_L en el CH1 y corriente i_L por la bobina en el CH2.

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



Representar la tensión en la carga v_o .

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:

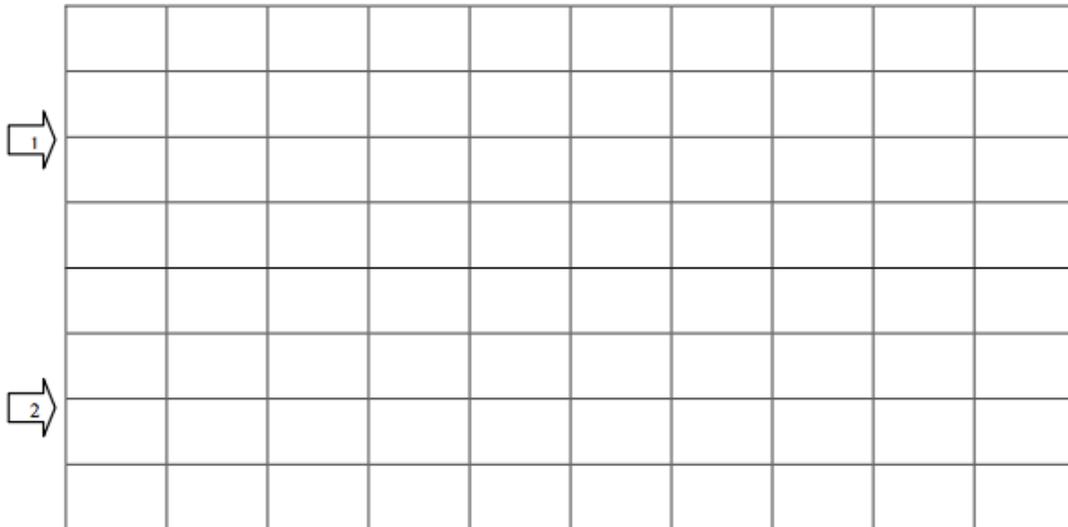


¿Qué sucede si se quita la señal PWM del transistor 2 para que funcione como diodo?

Nº transistores	1
Valor de la bobina	4,7 mH
Ciclo de trabajo (D)	0,8
Frecuencia de la señal	2kHz
Valor de la carga	510Ω

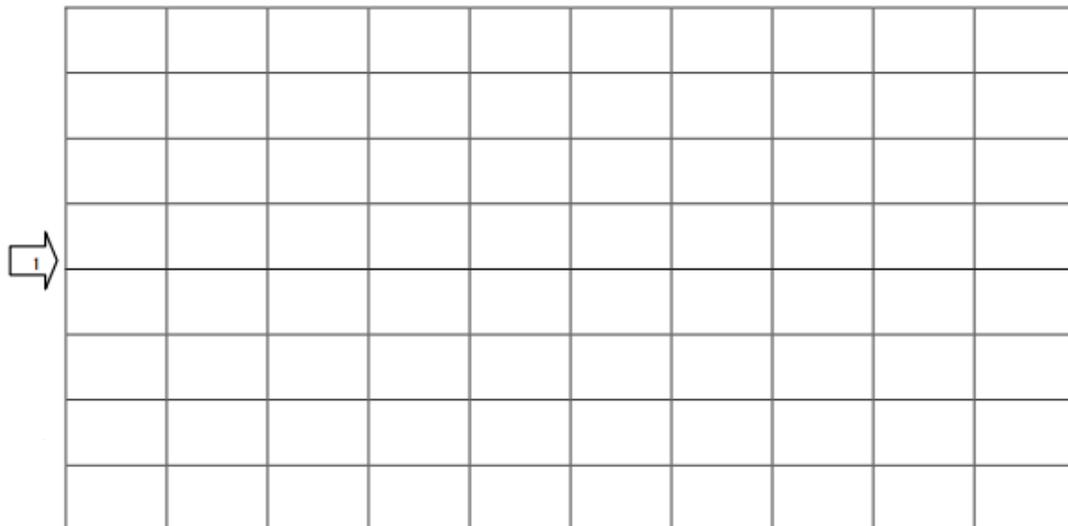
Representar la tensión v_L en el CH1 y corriente i_L por la bobina en el CH2.

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



Representar la tensión en la carga v_o .

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:

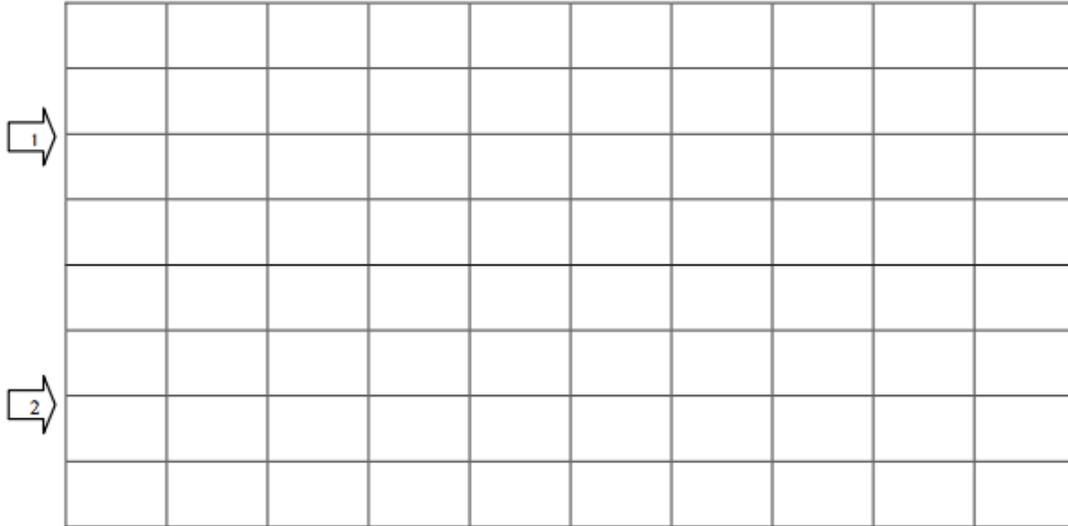


Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

Nº transistores	1
Valor de la bobina	4,7 mH
Ciclo de trabajo (D)	0,7
Frecuencia de la señal	2kHz
Valor de la carga	510Ω

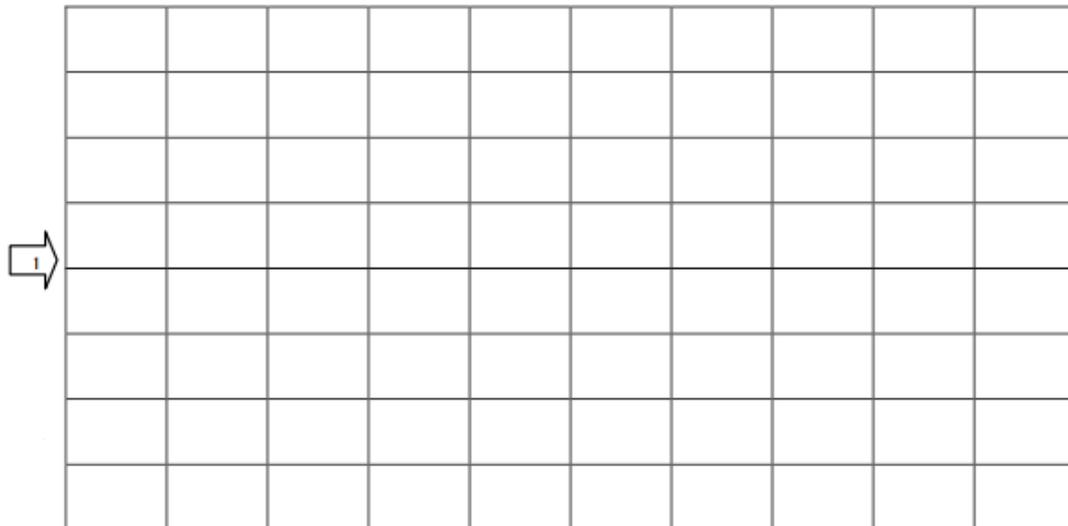
Representar la tensión v_L en el CH1 y corriente i_L por la bobina en el CH2.

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



Representar la tensión en la carga v_o .

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



4. Análisis y conclusiones de los datos obtenidos

4.6.4 Práctica puente en H

1. Simulación.

Simular con Matlab, sobre la herramienta de simulación proporcionada el comportamiento del convertidor DC/DC elevador. Partir de los valores mostrados en la Tabla 30.

Valor de la bobina	4,7 mH
Ciclo de trabajo (D)	0,8
Frecuencia de la señal	2kHz
Valor de la carga	125Ω

Tabla 30 Convertidor puente en H. Valores iniciales.

Cuestión 1.- Representar las siguientes señales, justificando sus formas de onda, para los dos casos de generación de señales PWM contemplados (PWM bipolar, PWM unipolar), y los siguientes ciclos de trabajo $DTA+ = 0,2; 0,5; \text{ y } 0,8$.

- Señales de control de la conmutación: v_{tri} , $v_{control}$ y, si corresponde, $-v_{control}$.
- Señales de control de los interruptores del puente: TA+, TA-, TB+ y TB-.
- Tensión sobre la carga v_o y valor medio V_o .
- Corriente por la carga i_o y valor medio I_o .
- Tensión v_{TA+} y corriente i_{TA+} en uno de los interruptores del puente.

Cuestión 2.- Para el caso PWM bipolar, representense los valores eficaces del rizado de tensión y rizado de corriente en la carga, en función del ciclo de trabajo $DTA+$ (considere valores desde 0.05 hasta 0.95, en saltos de 0.05).

Cuestión 3.- Repetir el apartado 2, pero ahora seleccionando PWM unipolar.

Compare los resultados obtenidos en el apartado 2 (caso bipolar), con los obtenidos en el apartado 3 (caso unipolar).

2. Montajes prácticos.

Realizar el montaje del convertidor reductor. Ver MANUAL DE USUARIO.

3. Hoja de trabajo.

Para los valores recogidos en las tablas, medir la tensión y corriente por la bobina y la tensión en la carga. Dibujar las formas de onda en las cuadrículas, representan la pantalla del osciloscopio, al menos un periodo de las señales.

Analizar el modo de conducción en el que se encuentra cada prueba y el efecto de la variación de los distintos parámetros sobre las señales medidas.

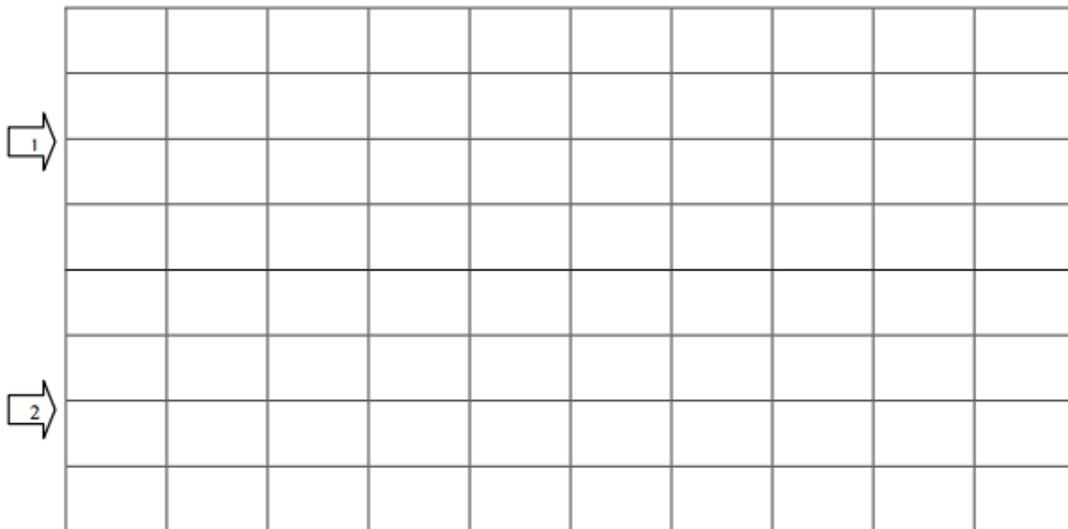
Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

3.1 Unipolar

Valor de la bobina	4,7 mH
Ciclo de trabajo (D)	0,2
Frecuencia de la señal	2kHz
Valor de la carga	125Ω

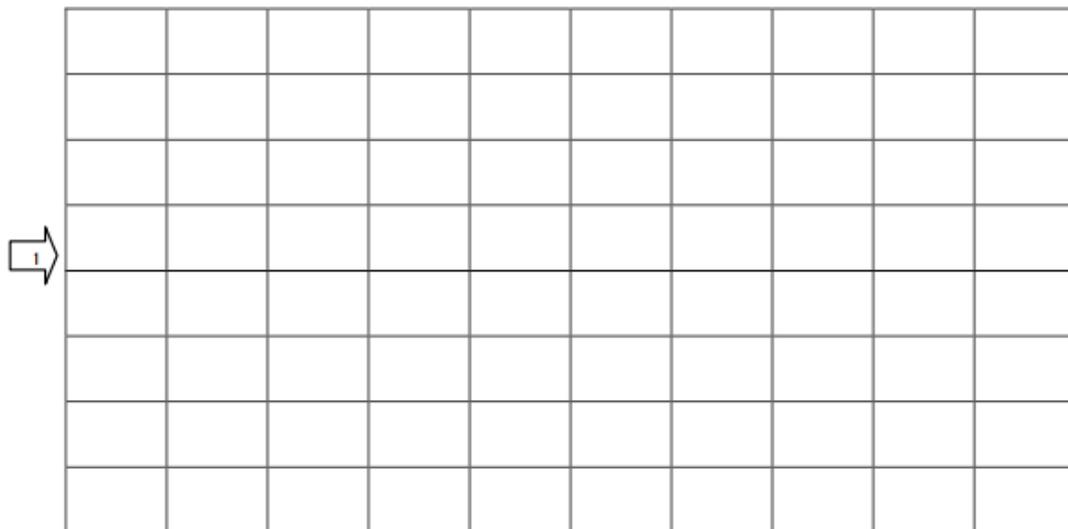
Representar la tensión v_L en el CH1 y corriente i_L por la bobina en el CH2.

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



Representar la tensión en la carga v_o .

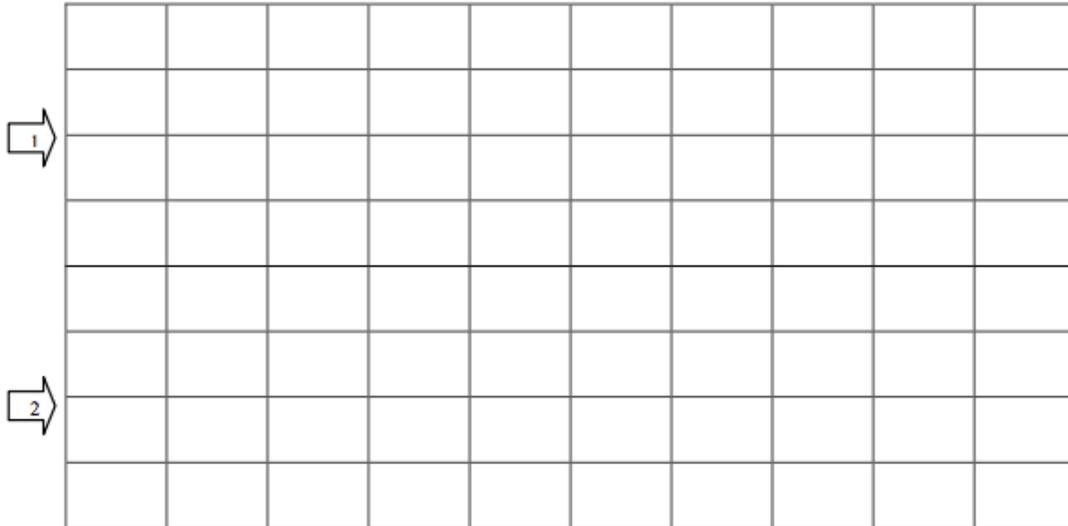
CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



Valor de la bobina	4,7 mH
Ciclo de trabajo (D)	0,5
Frecuencia de la señal	2kHz
Valor de la carga	125Ω

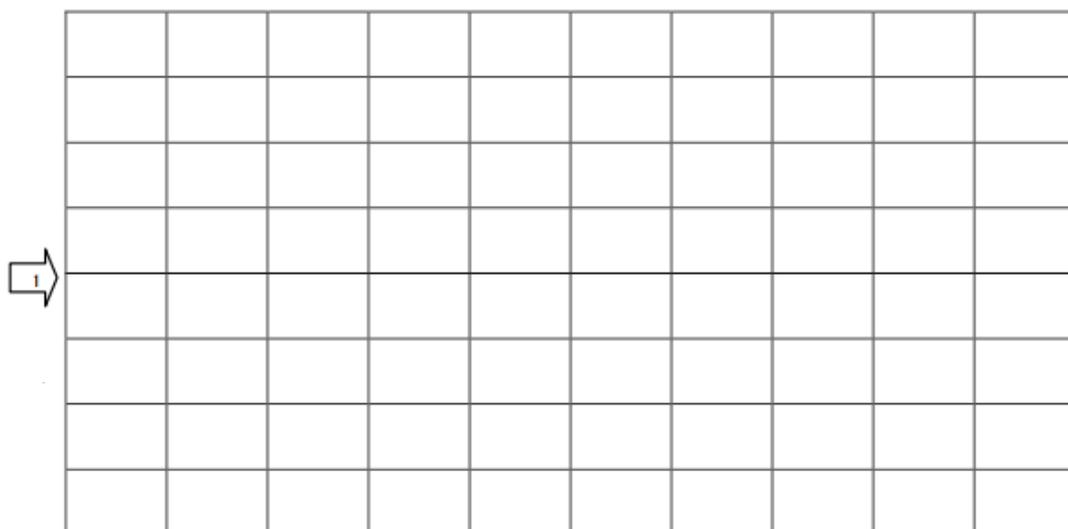
Representar la tensión v_L en el CH1 y corriente i_L por la bobina en el CH2.

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



Representar la tensión en la carga v_o .

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:

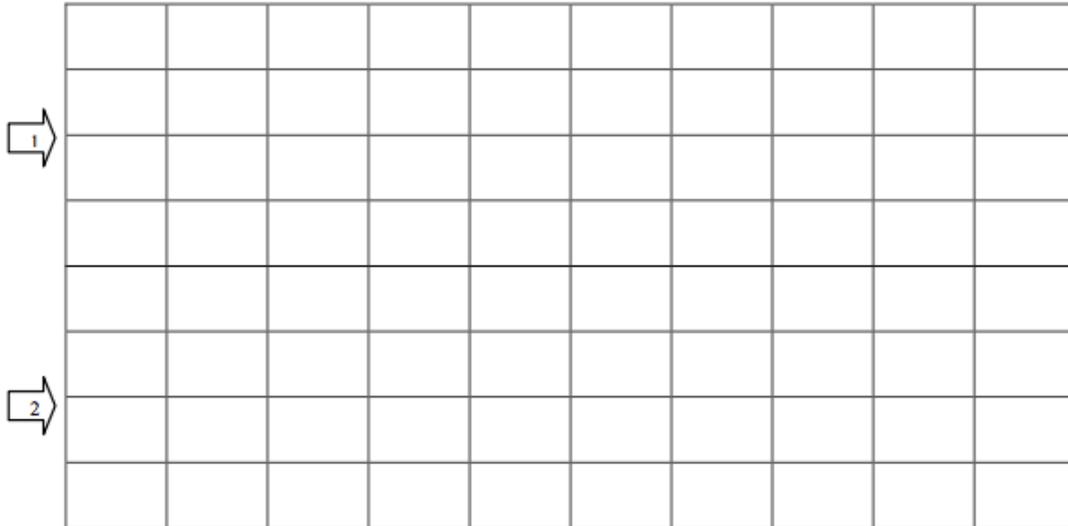


Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

Valor de la bobina	4,7 mH
Ciclo de trabajo (D)	0,8
Frecuencia de la señal	2kHz
Valor de la carga	125Ω

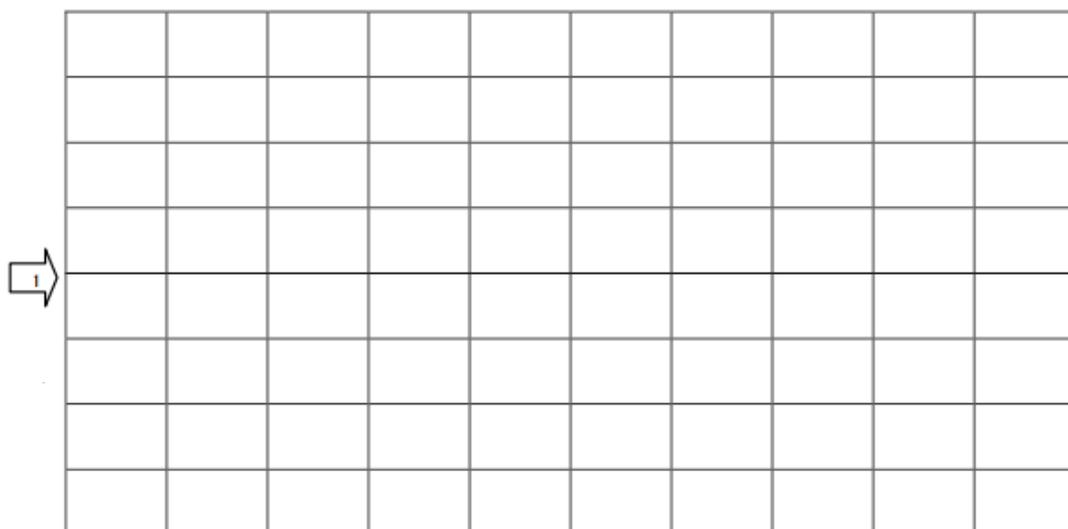
Representar la tensión v_L en el CH1 y corriente i_L por la bobina en el CH2.

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



Representar la tensión en la carga v_o .

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:

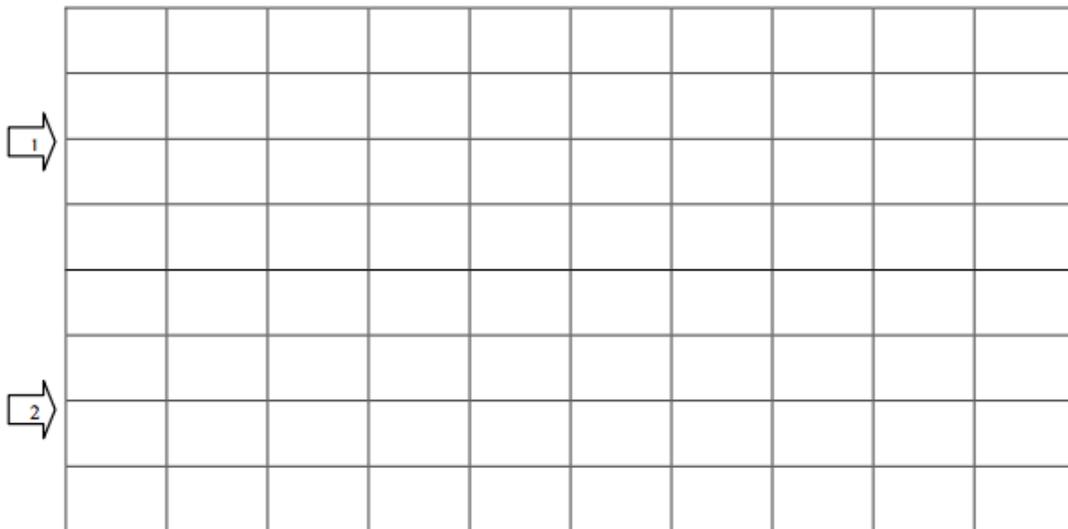


3.2 Bipolar

Valor de la bobina	4,7 mH
Ciclo de trabajo (D)	0,2
Frecuencia de la señal	2kHz
Valor de la carga	125Ω

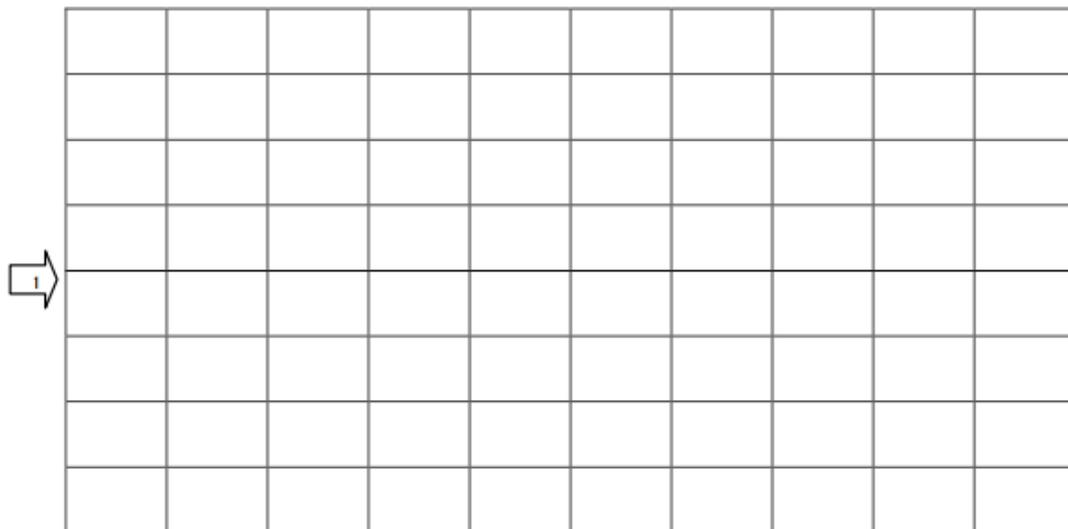
Representar la tensión v_L en el CH1 y corriente i_L por la bobina en el CH2.

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



Representar la tensión en la carga v_o .

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:

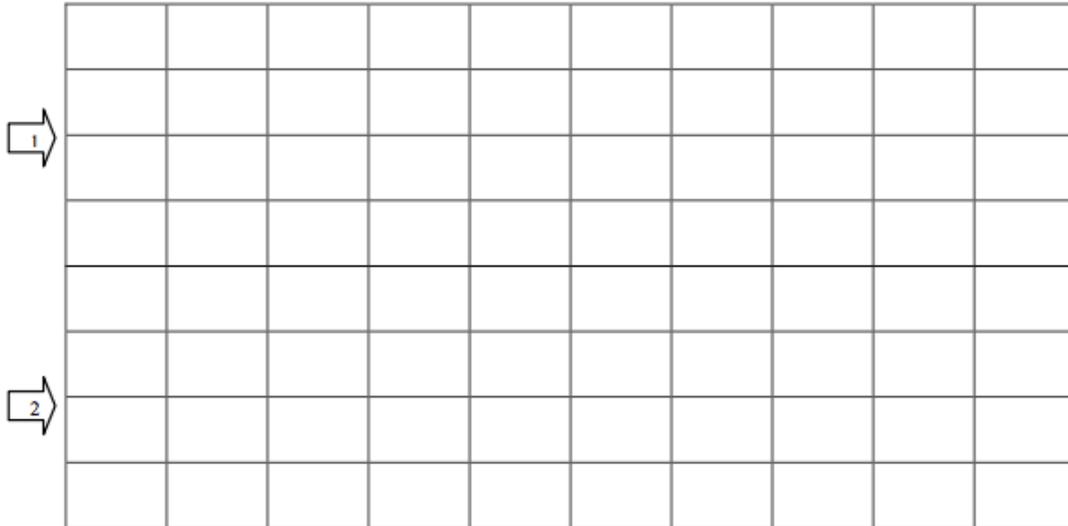


Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

Valor de la bobina	4,7 mH
Ciclo de trabajo (D)	0,5
Frecuencia de la señal	2kHz
Valor de la carga	125Ω

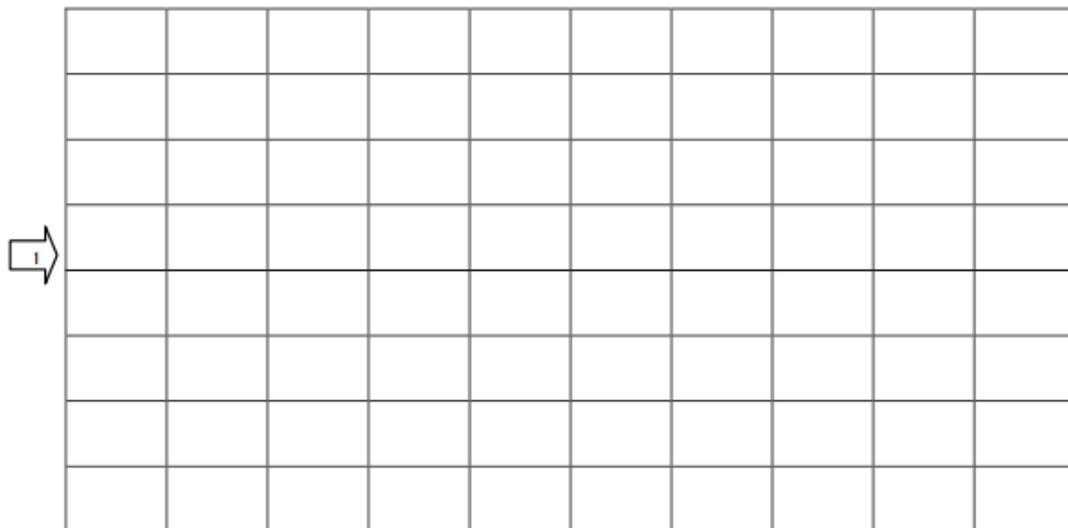
Representar la tensión v_L en el CH1 y corriente i_L por la bobina en el CH2.

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



Representar la tensión en la carga v_o .

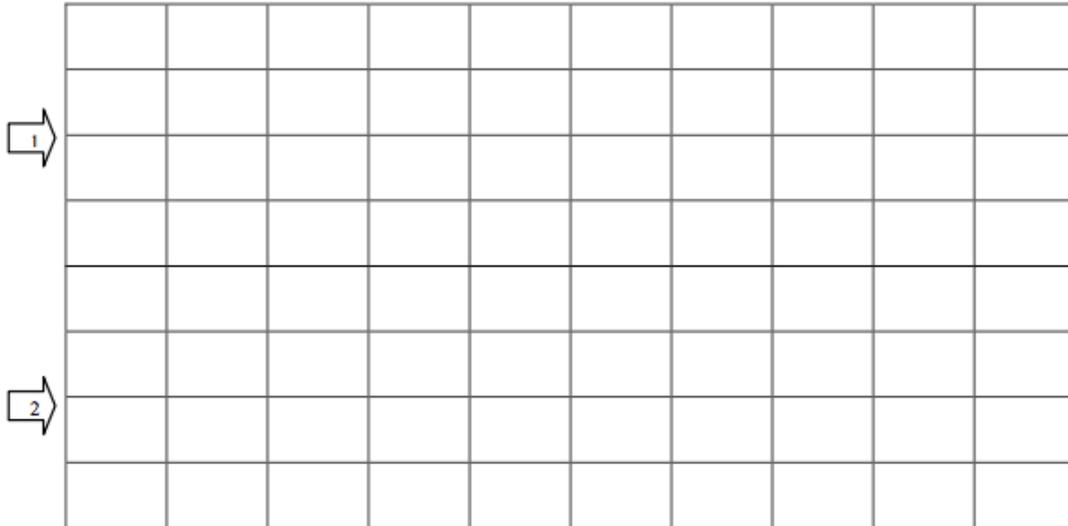
CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



Valor de la bobina	4,7 mH
Ciclo de trabajo (D)	0,8
Frecuencia de la señal	2kHz
Valor de la carga	125Ω

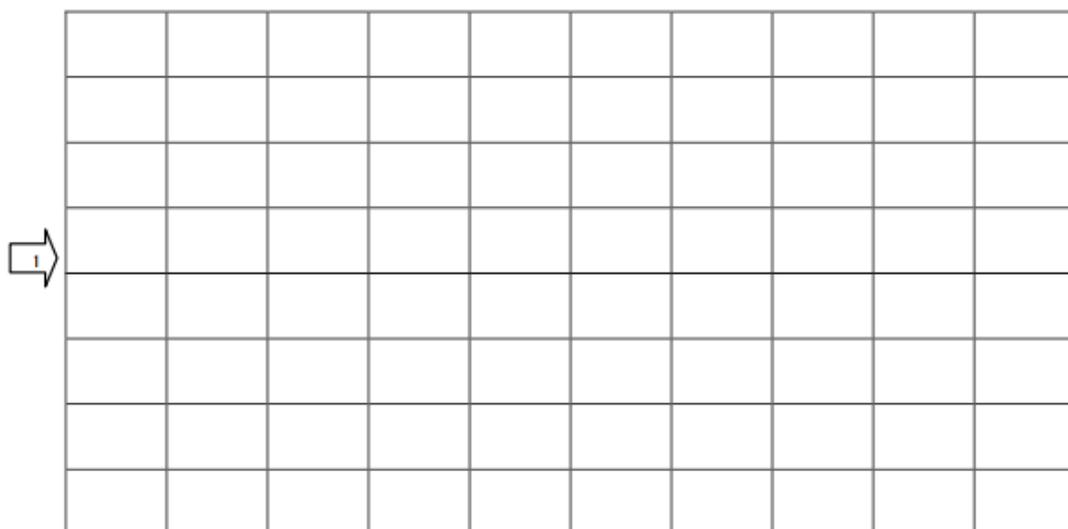
Representar la tensión v_L en el CH1 y corriente i_L por la bobina en el CH2.

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



Representar la tensión en la carga v_o .

CH1: Voltios/div: Tiempo/div: **CH2:** Voltios/div: Tiempo/div:



4. Análisis y conclusiones de los datos obtenidos

4.7 CONCLUSIONES Y TRABAJOS FUTUROS

El equipo Semiteach-IGBT tiene una gran versatilidad, permite montar distintos tipos de convertidores de potencia y comprobar su funcionamiento tomando medidas. Estas características lo hacen óptimo para docencia, los alumnos pueden realizar numerosas pruebas en el laboratorio y analizar los resultados obtenidos. De esta forma, se asimila el funcionamiento de los convertidores DC/DC a partir del estudio de la topología de cada configuración, formas de onda y valores característicos de las señales, y se complementa la formación con el estudio del conexionado, toma de medidas y análisis de resultados.

A lo largo de este TFG, se han conseguido los siguientes objetivos:

- Se ha diseñado e implementado un circuito de adaptación que transmite las señales, del nivel demandado, al equipo Semiteach-IGBT; además de proteger la FPGA.
- Se ha logrado diseñar una carga que permite trabajar con todos los tipos de convertidores DC/DC, en MCC y en MCD.
- A través del estudio de conexionado se han conseguido realizar todas las configuraciones del convertidor DC/DC.
- Las pruebas realizadas han arrojado los datos esperados.
- Y, basándose en la metodología propuesta, se han creado un conjunto de prácticas para el Laboratorio de Electrónica de Potencia.

Se pueden seguir desarrollando en esta línea trabajos que completen el aquí presentado.

Este TFG se ha centrado en el estudio de los convertidores DC/DC. Se puede ampliar a los convertidores DC/AC completando la parte *software*, para la simulación, y la parte *hardware*, con el objetivo de probar el funcionamiento.

La electrónica de potencia es un campo multidisciplinar, complementado por control electrónico. Por lo que se puede completar el estudio con convertidores en lazo cerrado. Esto permite al alumno interrelacionar los conocimientos vistos en distintas asignaturas consiguiendo una visión más amplia de la materia.

5. DIAGRAMAS

PC. Simulación y descarga en placa

Osciloscopio. Visualización de resultados

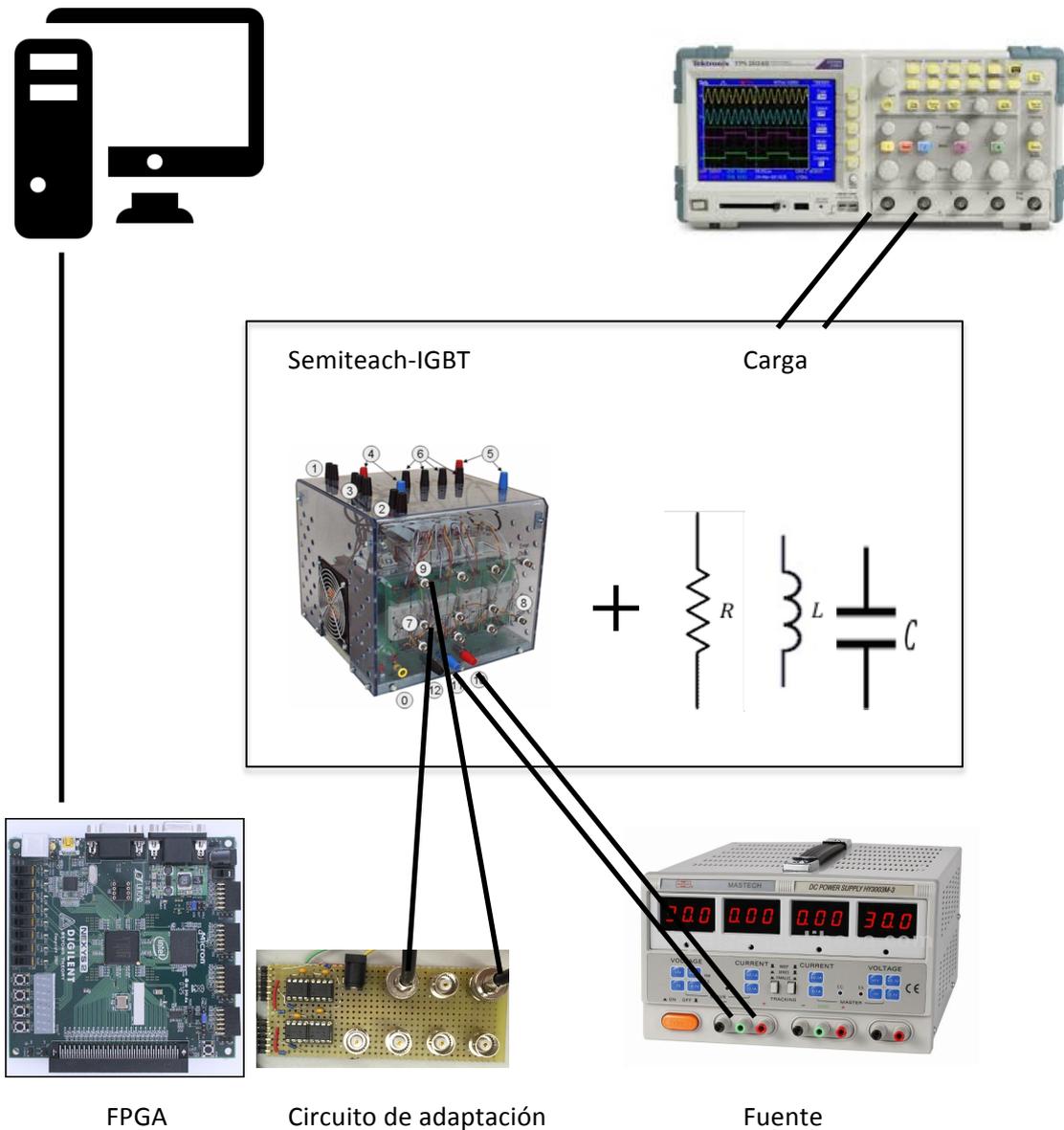


Figura 144 Diagrama completo del sistema de pruebas.

En la Figura 144 aparecen todos los equipos y circuitos que conforman el sistema de pruebas. En el PC se genera el programa que se descarga a la FPGA. Las señales de salida de la FPGA llegan al circuito de adaptación. Se conectan las señales de salida del circuito de adaptación al equipo Semiteach-IGBT, y este, a la alimentación y a la carga, creando la topología demandada. Con el osciloscopio se visualizan las señales deseadas.

6. PLIEGO DE CONDICIONES

A continuación, se adjuntan las hojas con las especificaciones de los componentes utilizados.

Las especificaciones del *driver* del Semiteach-IGBT, [Semiteach-IGBT, 2015], son :

SKHI 22 A / B (R) ...



SEMIDRIVER™

Hybrid Dual IGBT Driver

SKHI 22 A / B (R)

Features

- Double driver for halfbridge IGBT modules
- SKHI 22A is compatible to old SKHI 22
- SKHI 22B has additional functionality
- CMOS compatible inputs
- Short circuit protection by V_{CE} monitoring and switch off
- Drive interlock top / bottom
- Isolation by transformers
- Supply undervoltage protection (13 V)
- Error latch / output

Typical Applications

- Driver for IGBT modules in bridge circuits in industrial applications

1) see fig. 6
2) At $R_{CE} = 18 \text{ k}\Omega$, $C_{CE} = 330 \text{ pF}$

Absolute Maximum Ratings			
Symbol	Conditions	Values	Units
V_S	Supply voltage prim.	18	V
V_{iH}	Input signal volt. (High) SKHI 22A	$V_S + 0,3$	V
	SKHI 22B	$5 + 0,3$	V
$I_{outPEAK}$	Output peak current	8	A
$I_{outAVmax}$	Output average current	40	mA
f_{max}	max. switching frequency	50	kHz
V_{CEmax}	Collector emitter voltage sense across the IGBT	1200	V
dv/dt	Rate of rise and fall of voltage secondary to primary side	50	kV/ μ s
V_{isolIO}	Isolation test voltage input - output (2 sec. AC)	2500	Vac
V_{isol12}	Isolation test voltage output 1 - output 2 (2 sec. AC)	1500	V
R_{Gonmin}	Minimum rating for R_{Gon}	3	Ω
$R_{Goffmin}$	Minimum rating for R_{Goff}	3	Ω
$Q_{out/pulse}$	Max. rating for output charge per pulse	4 ¹⁾	μ C
T_{op}	Operating temperature	- 40 ... + 85	$^{\circ}$ C
T_{stg}	Storage temperature	- 40 ... + 85	$^{\circ}$ C

Characteristics $T_a = 25 \text{ }^{\circ}\text{C}$, unless otherwise specified					
Symbol	Conditions	min.	typ.	max.	Units
V_S	Supply voltage primary side	14,4	15	15,6	V
I_{SO}	Supply current primary side (no load)		80		mA
	Supply current primary side (max.)			290	mA
V_i	Input signal voltage SKHI 22A on/off		15 / 0		V
	SKHI 22B on/off		5 / 0		V
V_{iT+}	Input threshold voltage (High) SKHI 22A			12,5	V
	SKHI 22B			3,9	V
V_{iT-}	Input threshold voltage (Low) SKHI 22A	4,5			V
	SKHI 22B	1,5			V
R_{in}	Input resistance SKHI 22A		10		k Ω
	SKHI 22B		3,3		k Ω
$V_{G(on)}$	Turn on gate voltage output		+ 15		V
$V_{G(off)}$	Turn off gate voltage output		- 7		V
R_{GE}	Internal gate-emitter resistance		22		k Ω
f_{ASIC}	Asic system switching frequency		8		MHz
$t_{d(on)IO}$	Input-output turn-on propagation time	0,85	1	1,15	μ s
$t_{d(off)IO}$	Input-output turn-off propagation time	0,85	1	1,15	μ s
$t_{d(Err)}$	Error input-output propagation time		0,6		μ s
$t_{PERRRESET}$	Error reset time		9		μ s
t_{TD}	Top-Bot Interlock Dead Time SKHI 22A		4,3		μ s
	SKHI 22B	no interlock		4,7	μ s
V_{CEsat}	Reference voltage for V_{CE} -monitoring		5 ²⁾	10	V
C_{ps}	Coupling capacitance primary secondary		12		pF
MTBF	Mean Time Between Failure $T_a = 40^{\circ}\text{C}$		2,0		10^6 h
w	weight		45		g

This technical information specifies semiconductor devices but promises no characteristics. No warranty or guarantee expressed or implied is made regarding delivery, performance or suitability.

El optoacoplador de [Avagotech, 2015] utilizado para el circuito de adaptación tiene las siguientes propiedades:

DIGITAL INTERFACE

Figure 3 shows a photodiode cascaded amplifier, coupled to a Schottky transistor, open collector output stage. In order for an open collector output stage to function, a pull-up resistor is required at the output of the Optoisolator.

Figure 4 shows a photodiode and cascaded amplifier, coupled to a totem pole output stage. This type of output stage eliminates the necessity of using a pull-up resistor at the output. The outputs can sink or source current allowing higher output power drive capability.

Figure 5 shows a push-pull CMOS output stage. These types of optoisolators are designed to achieve highest speed performance (up to 25 M bit/s for HCPL-7721/7720). The amplifier stage presents very low input impedance to the photodiode, and does not become saturated, while allowing the signal to be amplified several folds through the amplifier stages, allowing operation at relatively low LED drive currents (2 to 5 mA).

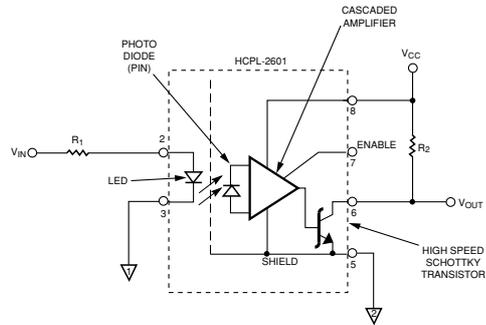


Figure 3. Cascaded Amplifier Optoisolator

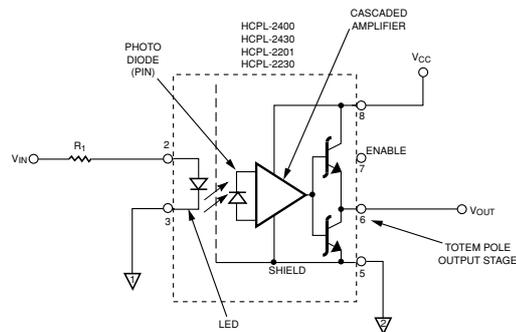


Figure 4. Totem Pole Output Optoisolator

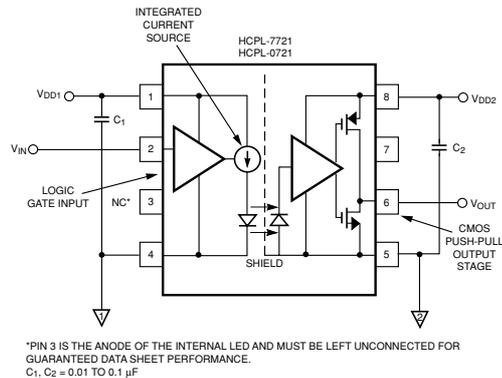


Figure 5. High Speed CMOS Optoisolators

7. PRESUPUESTO

7.1 EQUIPOS

La Tabla 31 recoge el valor de los equipos utilizados y están calculados para una amortización por un periodo de uso de 10 años.

Descripción	Cantidad	Precio(€)	Subtotal (€)
Semiteach-IGBT	1	3.000	300
Osciloscopio	1	5.000	500
Fuente	1	2.000	200
FPGA Nexys 2	1	150	150
		Total	1.000

Tabla 31 Coste de equipos.

7.2 COMPONENTES

La Tabla 32 los componentes utilizados para el circuito de adaptación y la carga.

Descripción	Cantidad	Precio(€)	Subtotal (€)
Resistencias	2	6,29+5,9	12,19
Bobinas	2	20,2	40,4
Condensadores	2	6,46+3,27	9,73
Caja	1	15,27	15,27
Conector pared	12	2,96	35,52
HPLC-2231	4	8,87	35,48
		Total	148,59

Tabla 32 Coste de componentes.

7.3 COSTE DE PERSONAL

En la Tabla 33 aparecen el coste de personal, calculado a partir de las horas dedicadas al desarrollo del trabajo y realización de pruebas.

Descripción	Cantidad	Precio(€/h)	Subtotal (€)
Tareas de ingeniería	350	62,5	21.875
Tareas de mecanografía	150	12	1.800
		Total	23.675

Tabla 33 Coste de personal.

7.4 IMPORTE TOTAL

La Tabla 34 presenta el importe total de este TFG.

Descripción	Precio(€)
Equipos	1.000
Componentes	148,59
Coste de personal	23.675
I.V.A. (21%)	5.212
Total	30.035

Tabla 34 Coste total.

8. MANUAL DE USUARIO

8.1 CONFIGURACIÓN FPGA: ESPECIFICACIONES PARA CADA CONVERTIDOR

Primero se debe cargar el fichero en la FPGA con el programa, específico de *Diligent, Adept*. El archivo necesario para realizar las pruebas de los convertidores simples (convertidor reductor, convertidor elevador y convertidor reductor-elevador) es `pwm1_cw.bit` y para las pruebas con el puente en H, el archivo `pwmpuenuni_cw.bit`.

Para realizar la descarga en placa seguir los siguiente pasos:

1. Conectar la placa SPARTAN 3-E al ordenador y encender (interruptor POWER SWITCH). Véase la Figura 145.

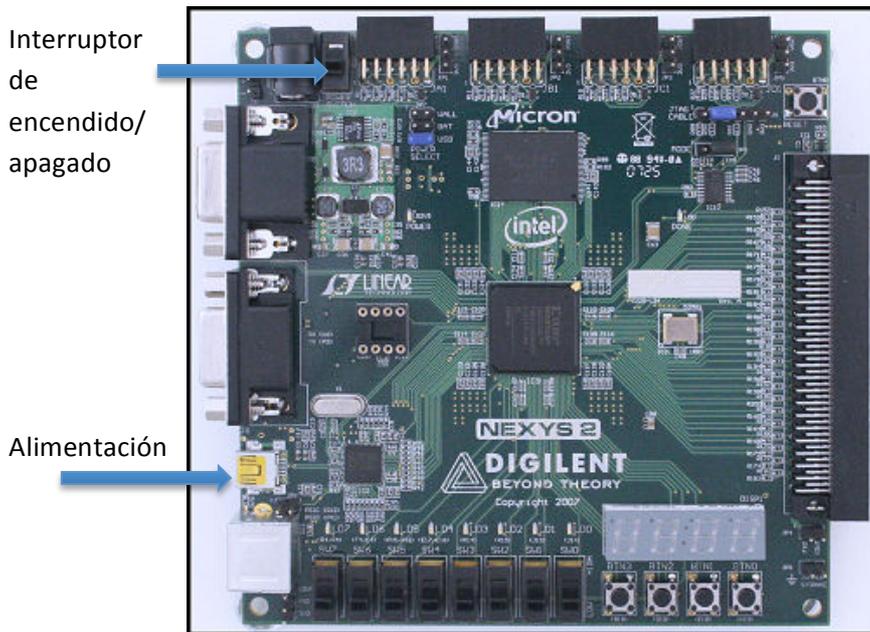


Figura 145 Alimentación e interruptor de encendido/apagado de la FPGA.

2. Abrir el programa *Adept* de [Digilentinc, 2015].
3. Buscar el archivo que se vaya a utilizar seleccionando *Browse* de la FPGA. Aceptar los posibles *Warnings* que aparezcan.

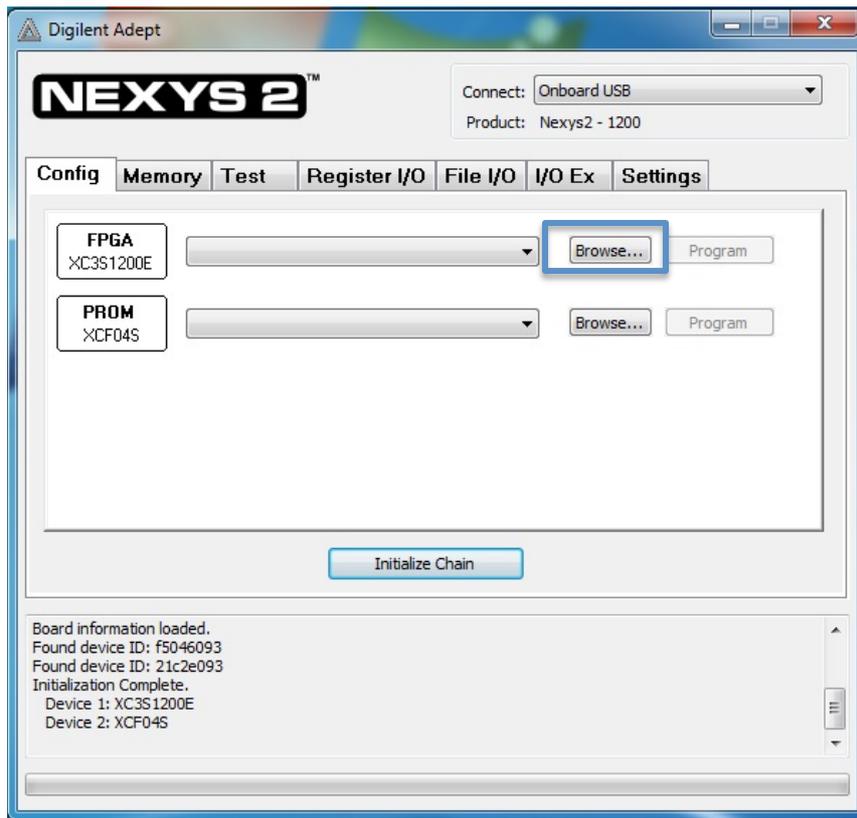


Figura 146 Pantalla principal de Adept para buscar archivos.

4. El archivo seleccionado debe aparecer en el cuadro desplegable. En este momento, pulsar en el botón *Program*. Aceptar si vuelven a aparecer *Warnings*.

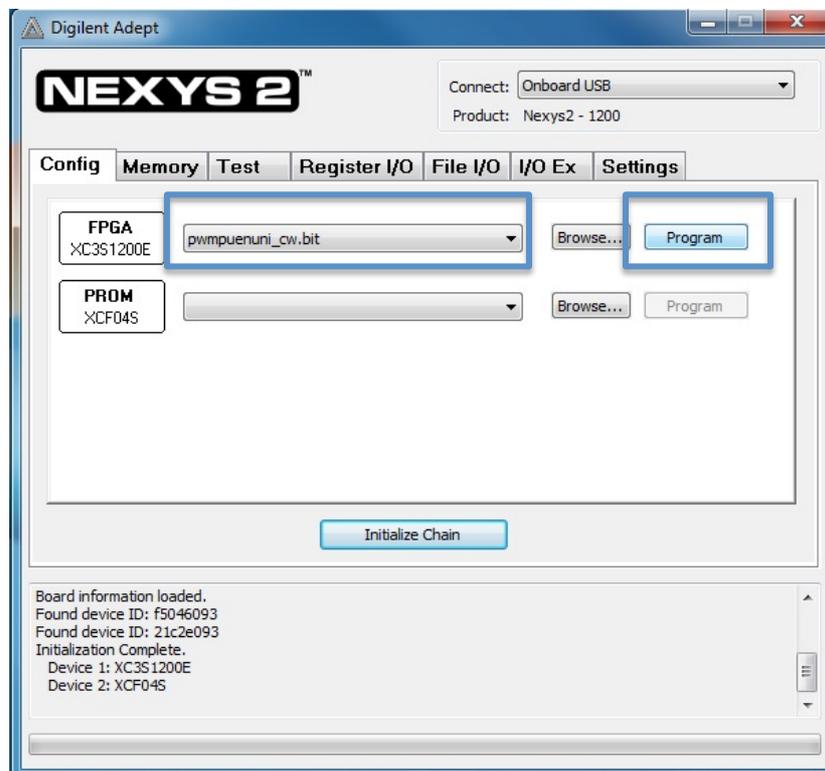


Figura 147 Pantalla principal de Adept para programar la FPGA

- Esperar unos segundos a que se cargue el programa y aparecerá un mensaje que indica que la programación ha sido correcta.

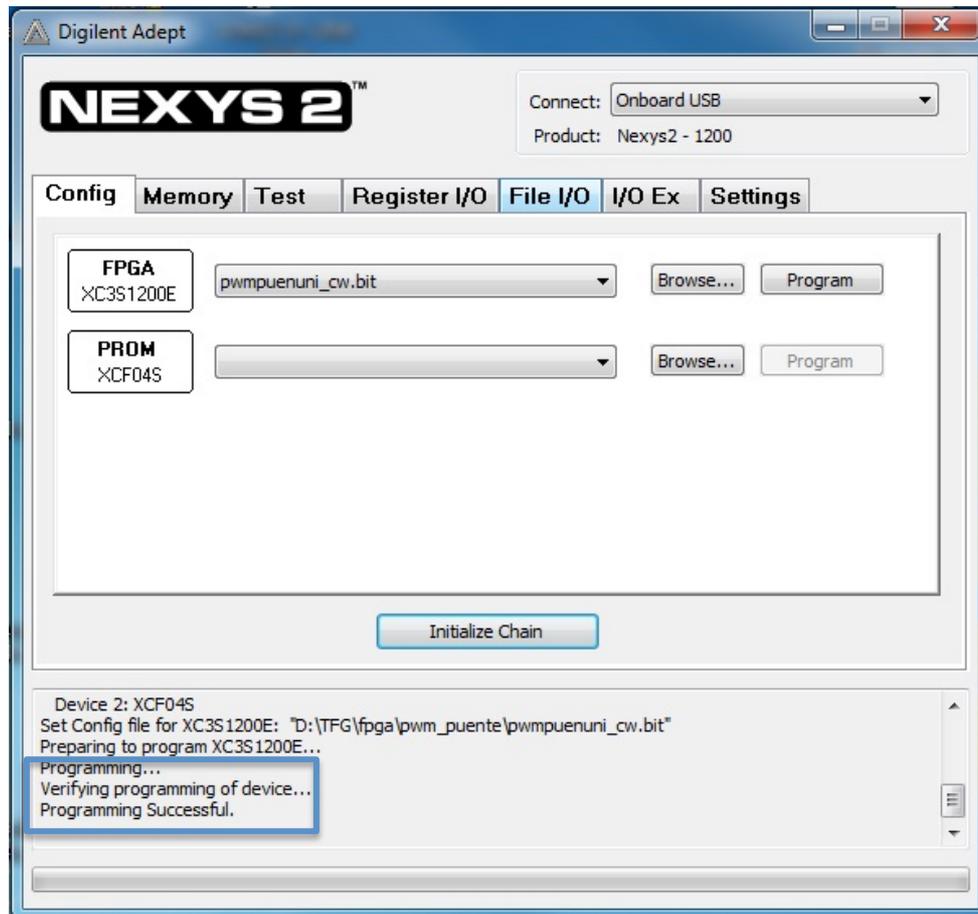


Figura 148 Mensaje de Adept para confirmar programación correcta.

Una vez que se ha cargado el programa en la FPGA, se puede manipular el programa a través de los interruptores.

La distribución de los interruptores aparece en la Figura 149.



Figura 149 Identificación de interruptores y pulsadores en la FPGA.

A partir de este punto, se explican las funciones de cada interruptor.

SW0: a nivel bajo, selecciona la frecuencia para que pueda ser visualizada en los *displays* y modificada con los pulsadores (BTN2 y BTN3). A nivel alto, muestra el ciclo de trabajo en los *displays* y permite que se modifique su valor con los pulsadores (BTN0 y BTN1).

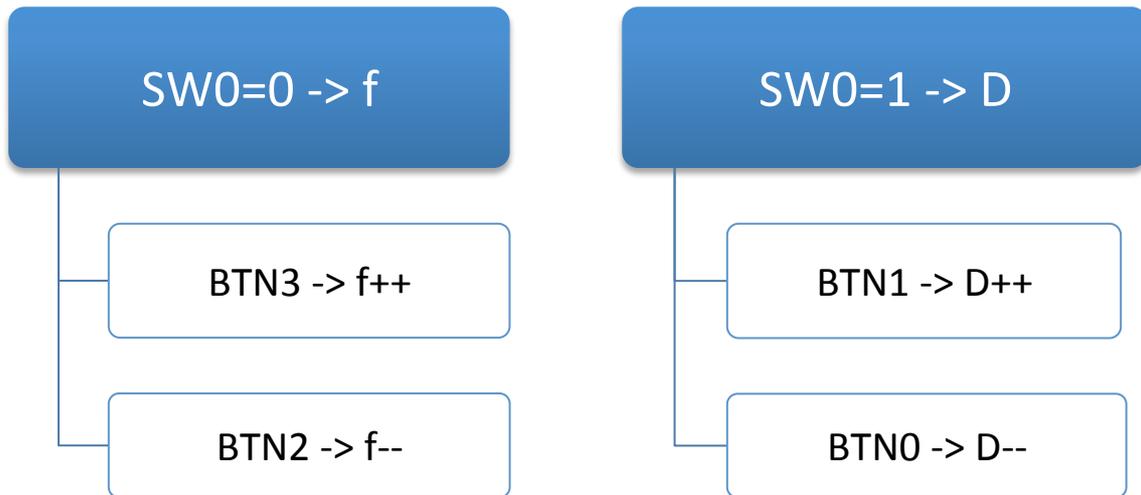


Figura 150 Funciones del interruptor SW0.

SW1: solo está configurado para el puente en H. A nivel bajo genera la señal PWM unipolar y a nivel alto la bipolar.



Figura 151 Funciones del interruptor SW1.

SW2: a nivel bajo no introduce tiempos muertos mientras que si está a nivel alto genera las señales un tiempo muerto de 3ns.



Figura 152 Funciones del interruptor SW2.

SW3: habilita la salida de las señales PWM por los puertos de salida de la FPGA. A nivel bajo inhibe la salida y a nivel alto saca las señales correspondientes al archivo cargado. El equipo Semiteach-IGBT necesita estar alimentado antes de introducir las señales PWM, por lo que se habilitará la salida una vez que esté conectado y alimentado el sistema.



Figura 153 Funciones del interruptor SW3.

8.2 CONFIGURACIÓN DEL CIRCUITO DE ADAPTACIÓN

El circuito de adaptación se debe conectar a la FPGA antes de alimentar. Los puertos asignados para el circuito de adaptación son el JA1 y JB1, y se debe encajar en la fila inferior de pines.

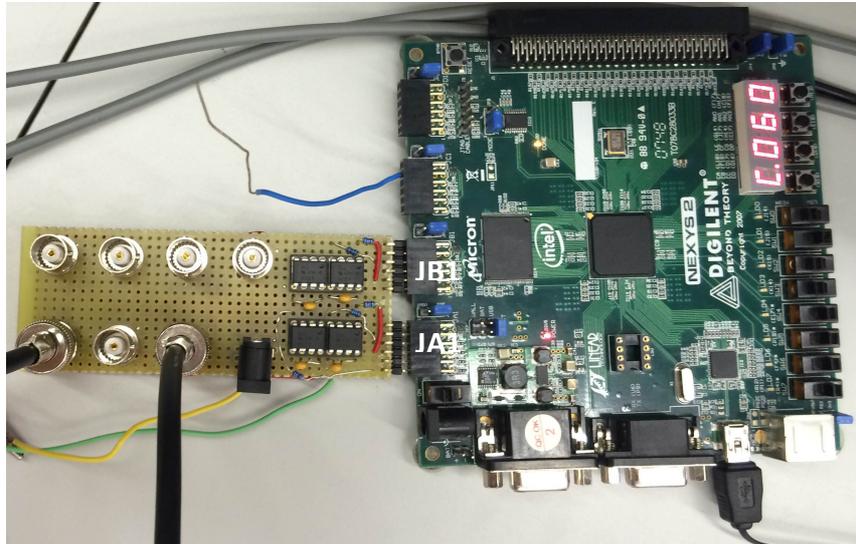


Figura 154 Conexión entre la FPGA y el circuito de adaptación.

Para alimentar el circuito de adaptación se han conectado dos cables, así se puede utilizar una fuente de alimentación. El cable amarillo es $V_{CC}=+15V$ y el verde, la masa de la fuente. Esta misma fuente de alimentación se puede utilizar para alimentar los driver del equipo Semiteach-IGBT dado que necesita los mismos niveles de tensión.

Conexiones para los convertidores simples (convertidor reductor, convertidor elevador y convertidor reductor-elevador):

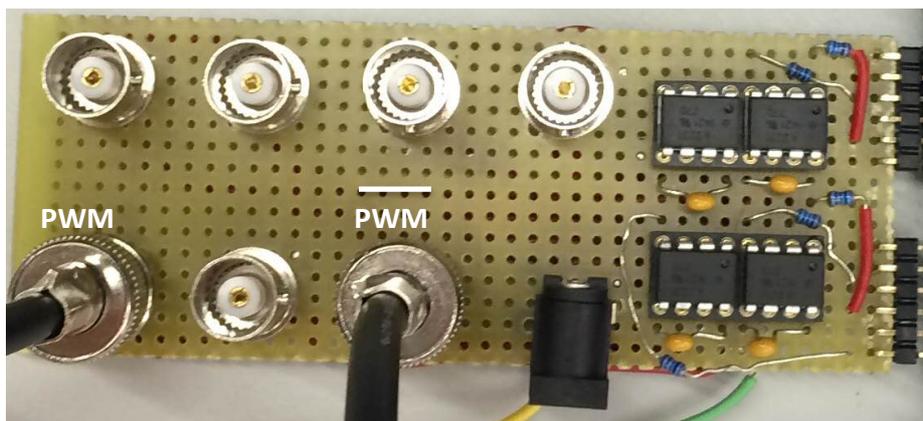


Figura 155 Conexión del circuito de adaptación para convertidores simples.

El puerto de salida de la FPGA es configurable por *Software*. En el archivo de Matlab se puede asignar el pin de salida de la FPGA, se debe analizar la correspondencia de ese pin con la señal de entrada y salida del optoacoplador al que está cableado, y el conector BCN.

Conexiones para el puente en H:

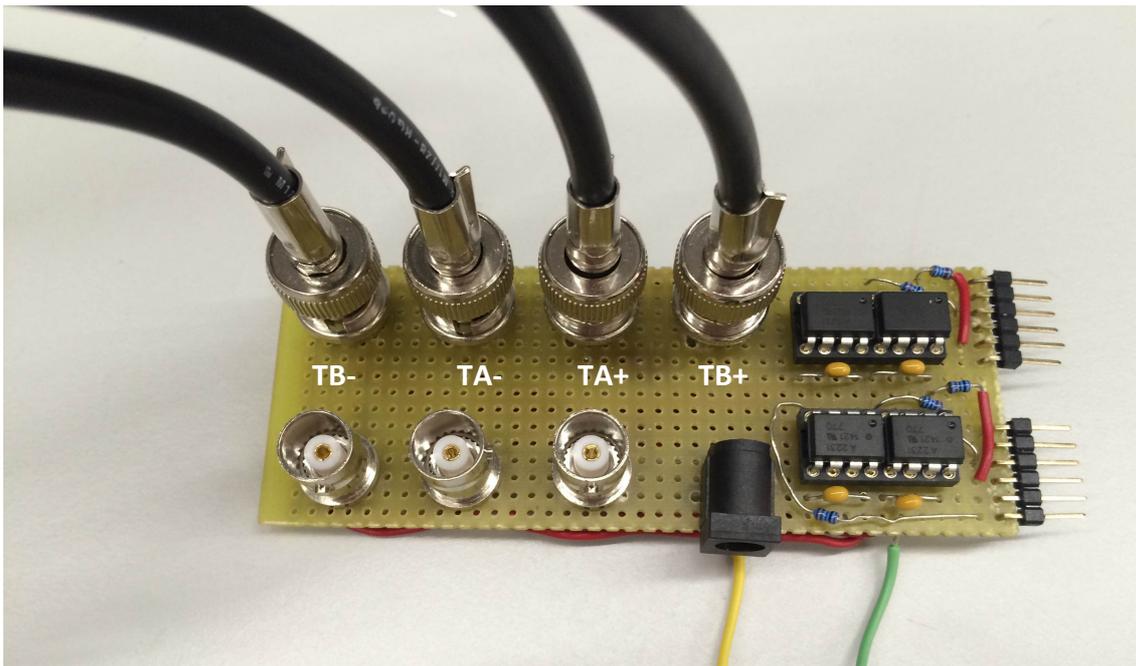


Figura 156 Conexión del circuito de adaptación para el convertidor puente en H.

8.3 CONFIGURACIÓN DEL CIRCUITO DE POTENCIA

8.3.1 Conexiones del convertidor reductor

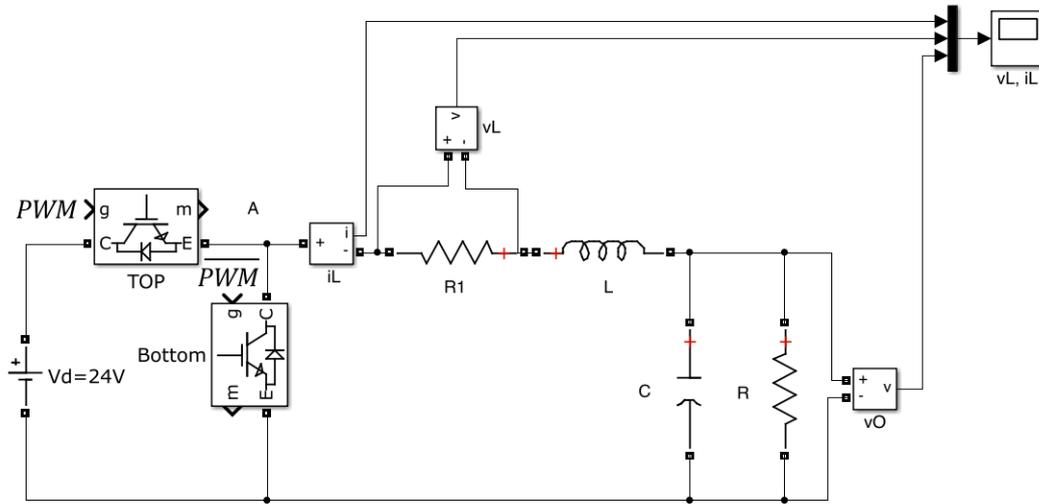


Figura 157 Esquema conexiones para el convertidor reductor.

En la Figura 157 se identifica, sobre el esquema del convertidor reductor, cada elemento del circuito a montar. La Figura 158 captura la parte frontal de equipo Semiteach-IGBT donde se conectan las señales de excitación de los transistores y la alimentación a 15V conectada a los terminales rojo y azul.

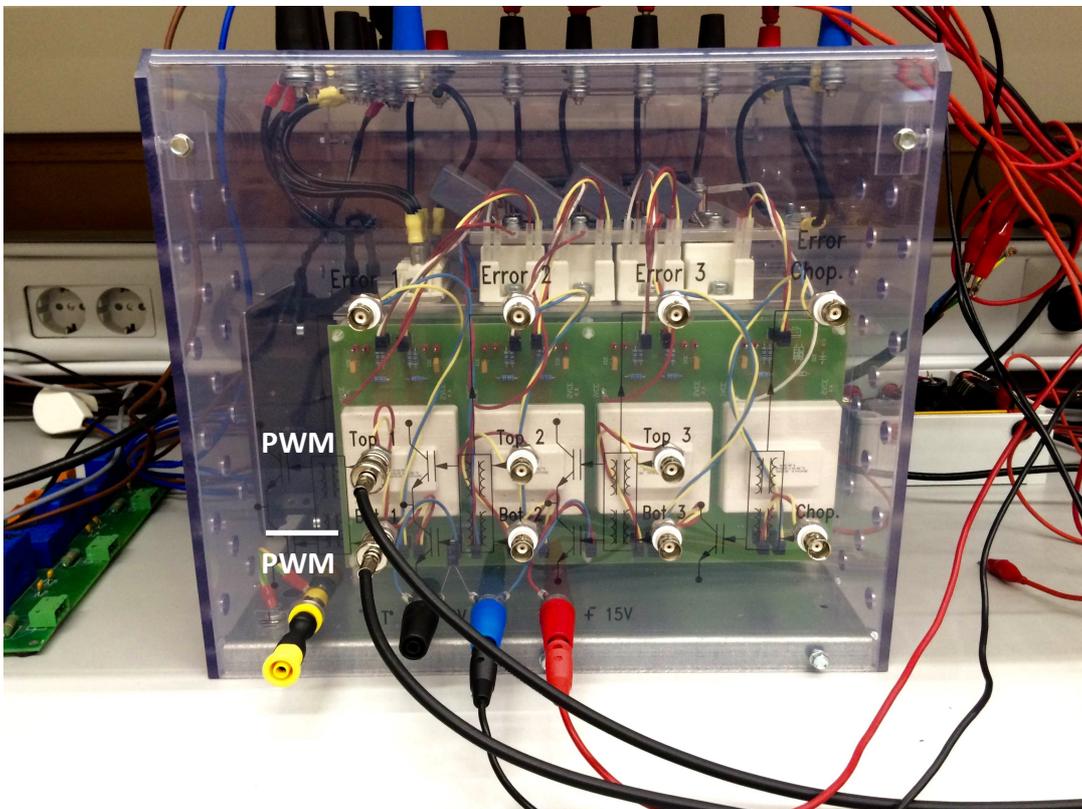


Figura 158 Frontal del equipo Semiteach-IGBT. Conexiones para el convertidor reductor.

Configuración y Prueba de convertidores DC/DC para Prácticas de Laboratorio

La Figura 159 y Figura 160 muestran las etiquetas sobre la parte superior del Semiteach-IGBT y la carga.

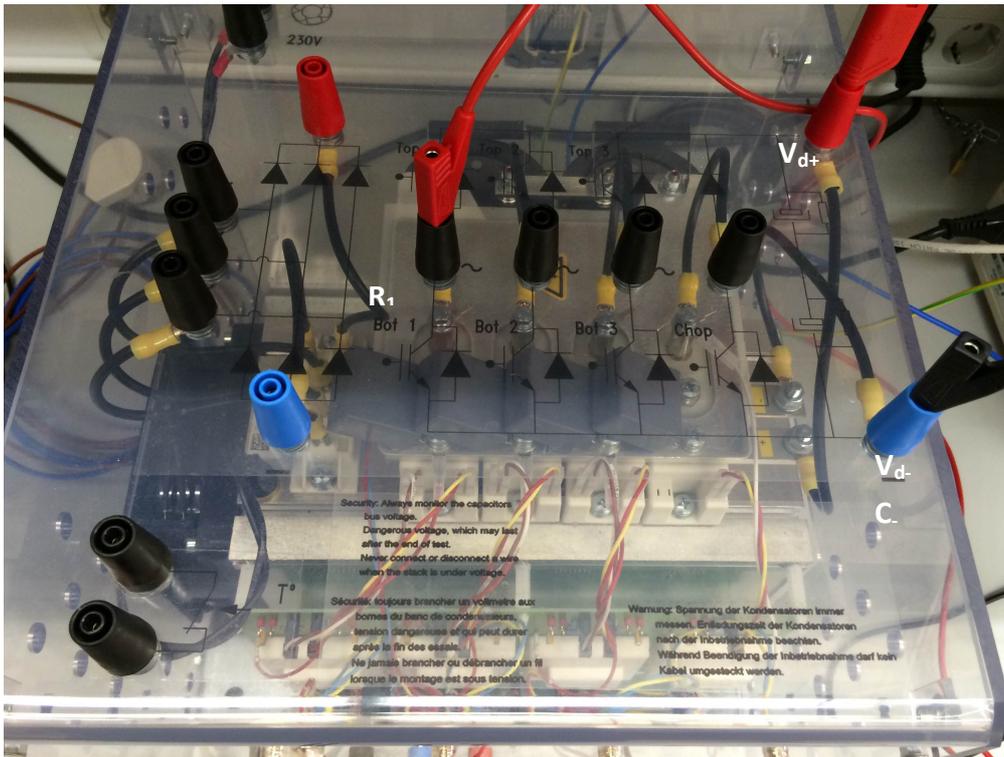


Figura 159 Parte superior del equipo Semiteach-IGBT. Conexiones para el convertidor reductor.

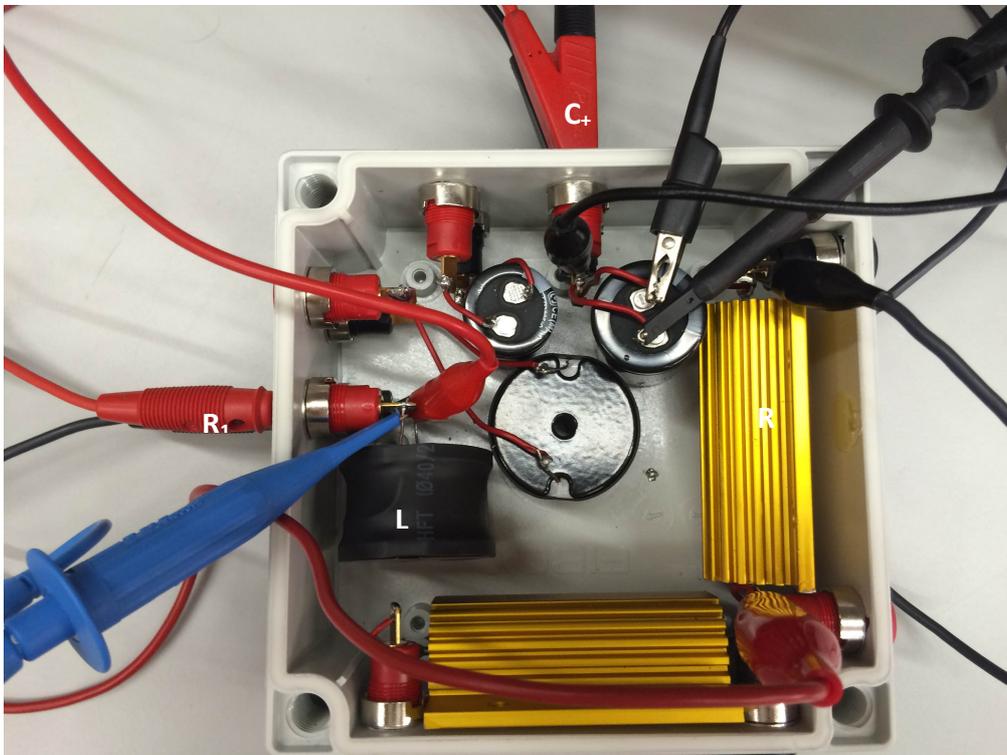


Figura 160 Carga. Conexiones para el convertidor reductor.

8.3.2 Conexiones del convertidor elevador

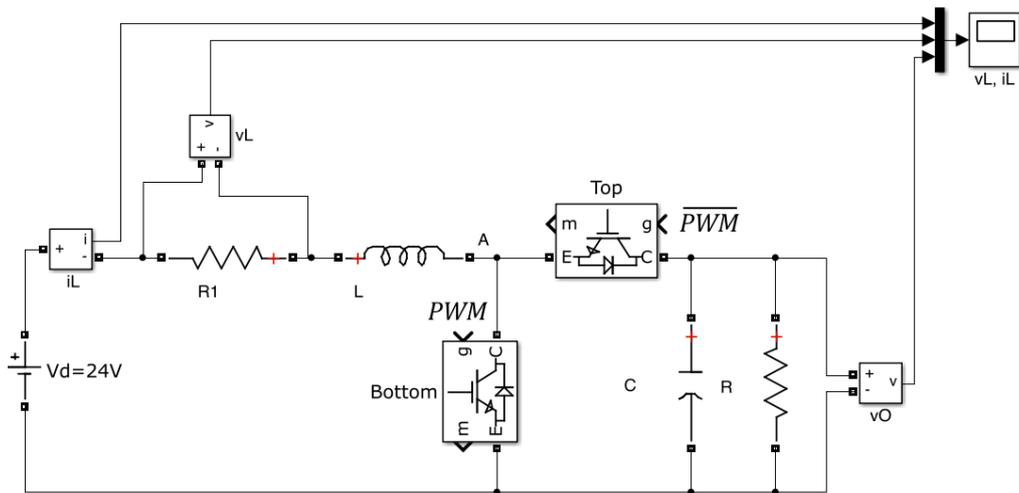


Figura 161 Esquema conexiones para el convertidor elevador.

Se debe prestar atención al conectar las señales PWM y PWM negada ya que se invierte respecto a la conexión del convertidor reductor. Debido a la disposición de los transistores se deben excitar como muestra la Figura 162.

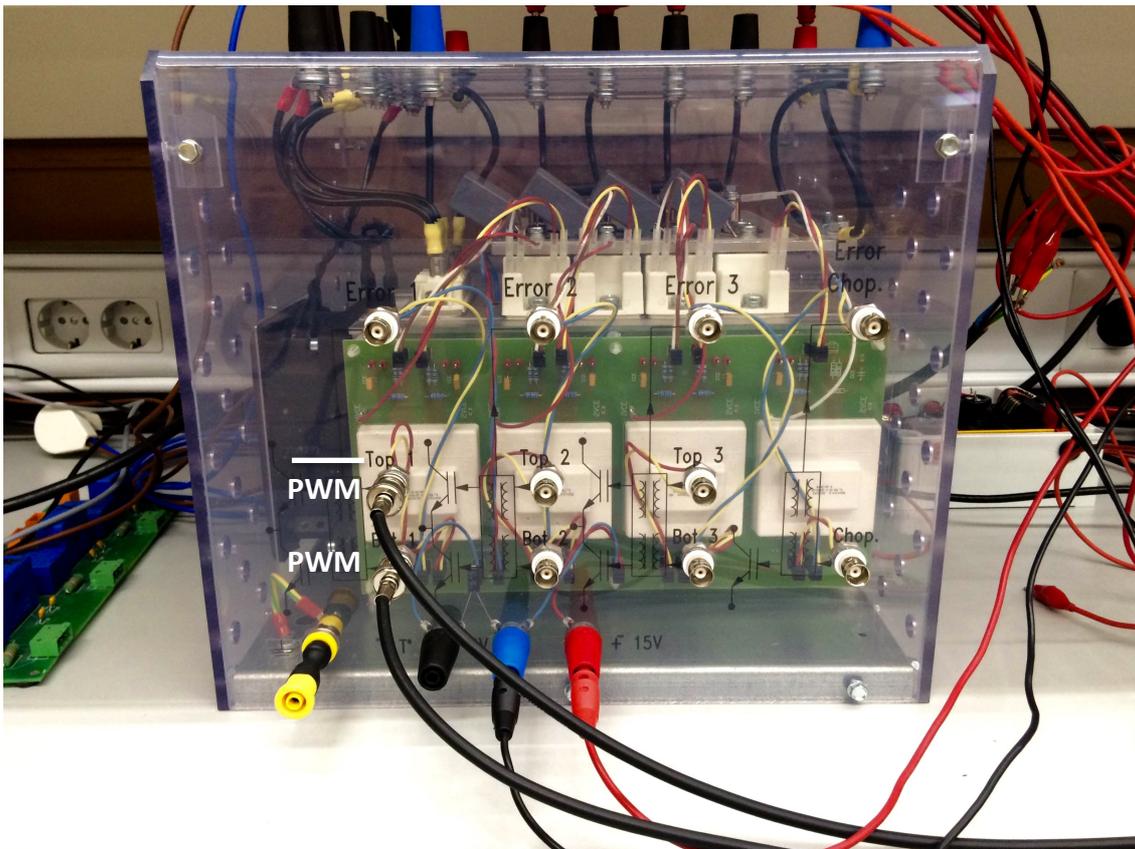


Figura 162 Frontal del equipo Semiteach-IGBT. Conexiones para el convertidor elevador.

La Figura 163 y Figura 164 muestran las etiquetas sobre la parte superior del Semiteach-IGBT y la carga.

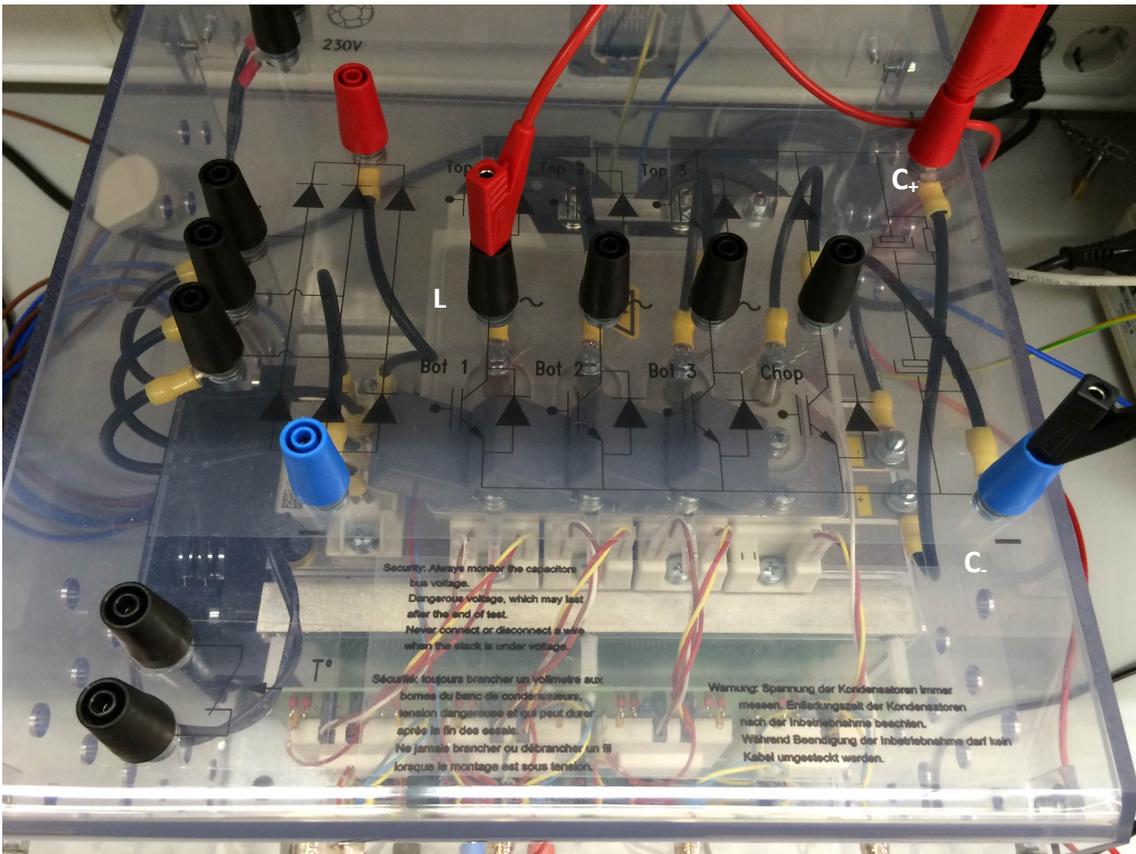


Figura 163 Parte superior del equipo Semiteach-IGBT. Conexiones para el convertidor elevador.

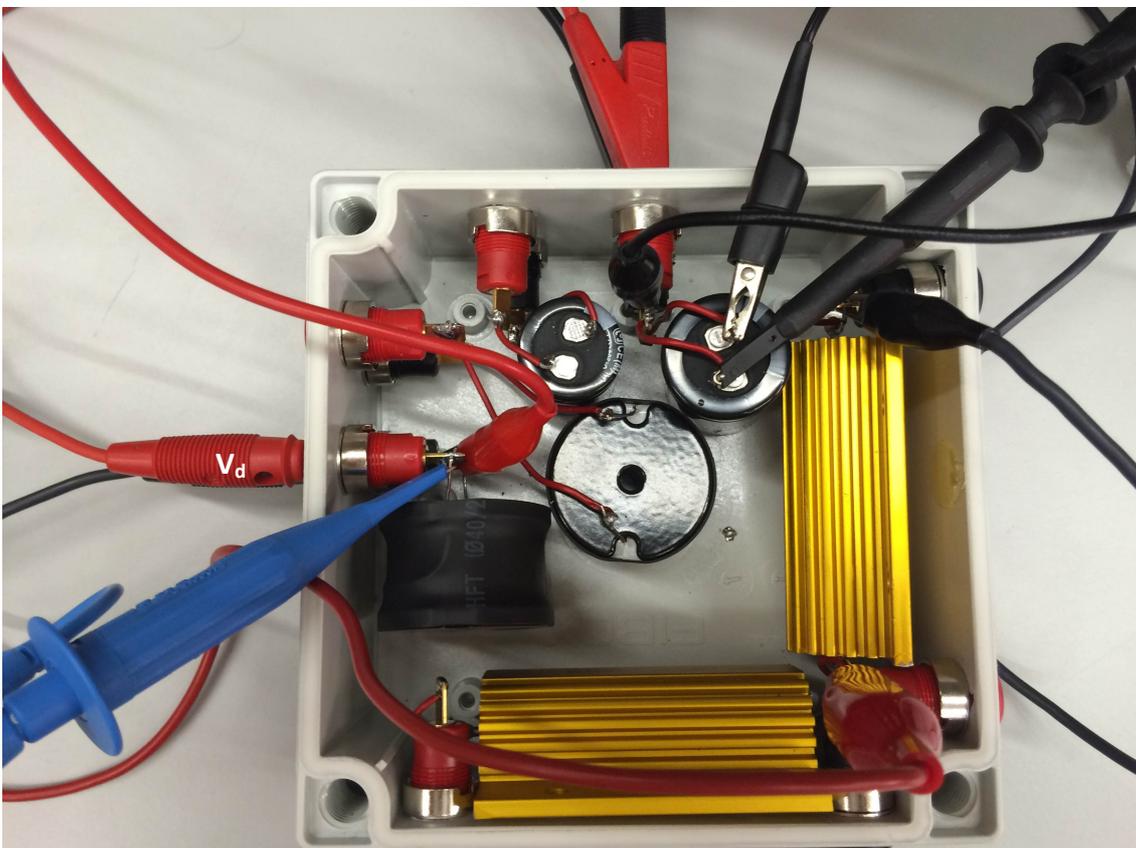


Figura 164 Carga. Conexiones para el convertidor reductor.

8.3.3 Conexiones del convertidor reductor-elevador

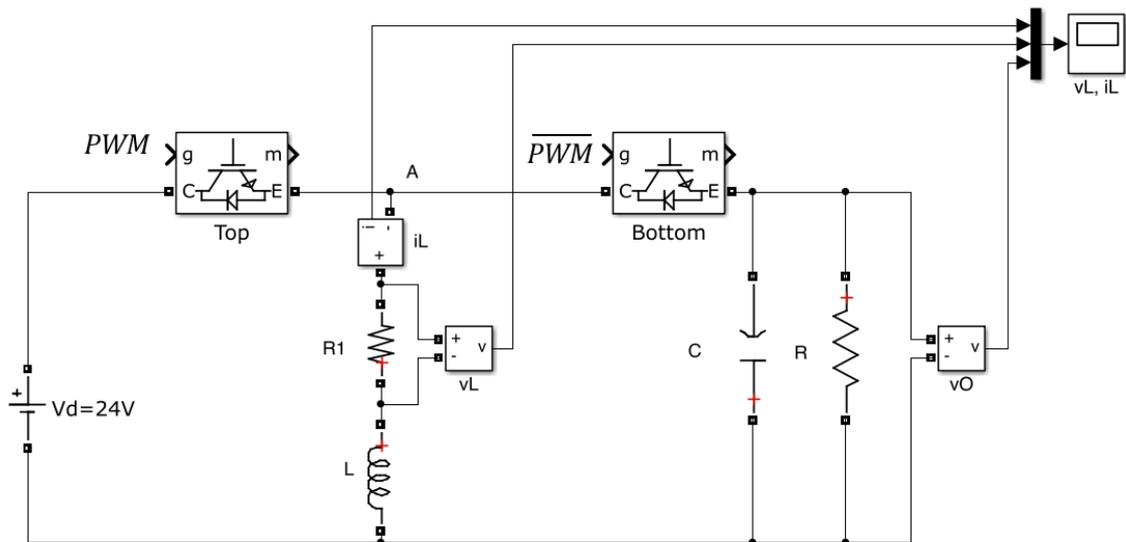


Figura 165 Esquema conexiones para el convertidor reductor-elevador.

Se debe tener en cuenta al conectar el condensador que se invierte la polaridad respecto a las topologías del convertidor reductor y elevador.

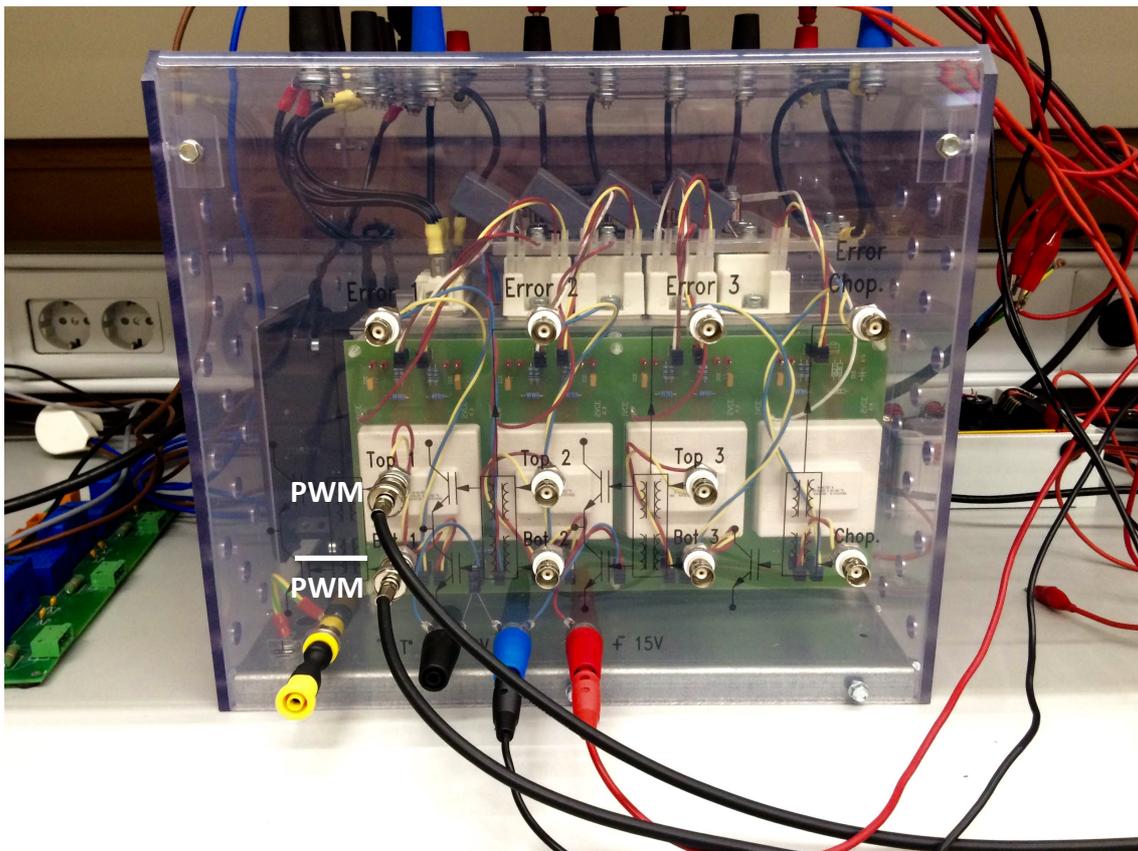


Figura 166 Frontal del equipo Semiteach-IGBT. Conexiones para el convertidor reductor-elevador.

La Figura 167 y Figura 168 muestran las etiquetas sobre la parte superior del Semiteach-IGBT y la carga.

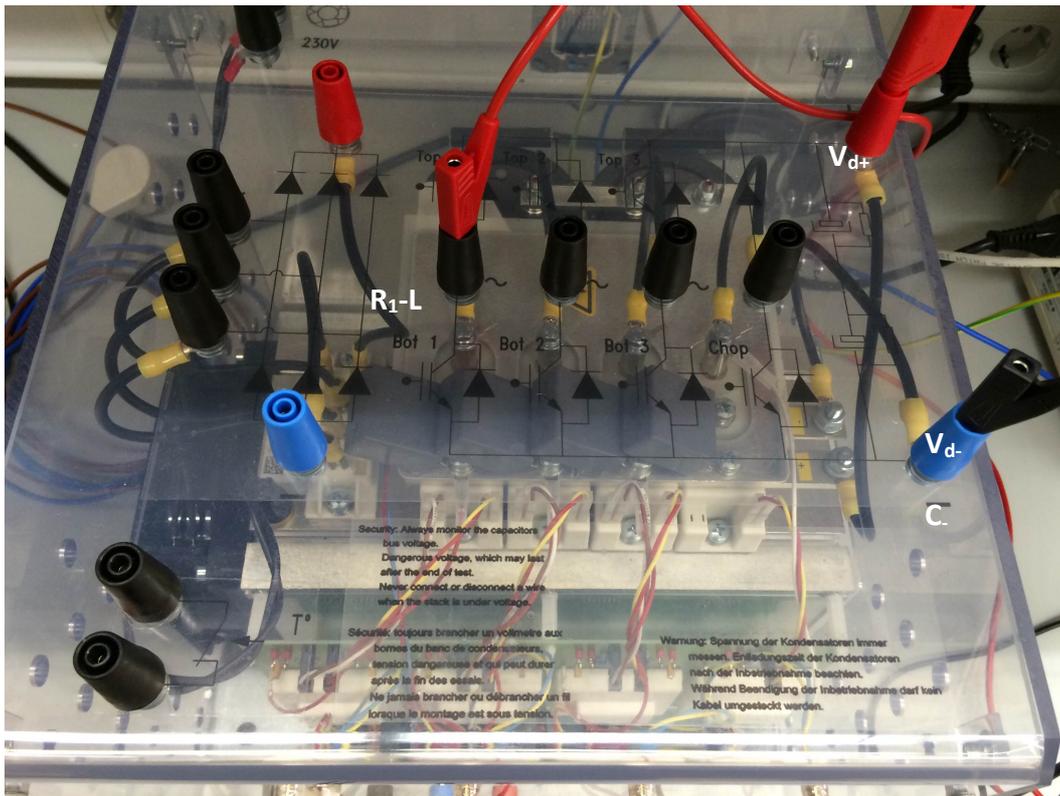


Figura 167 Parte superior del equipo Semiteach-IGBT. Conexiones para el convertidor reductor-elevador.

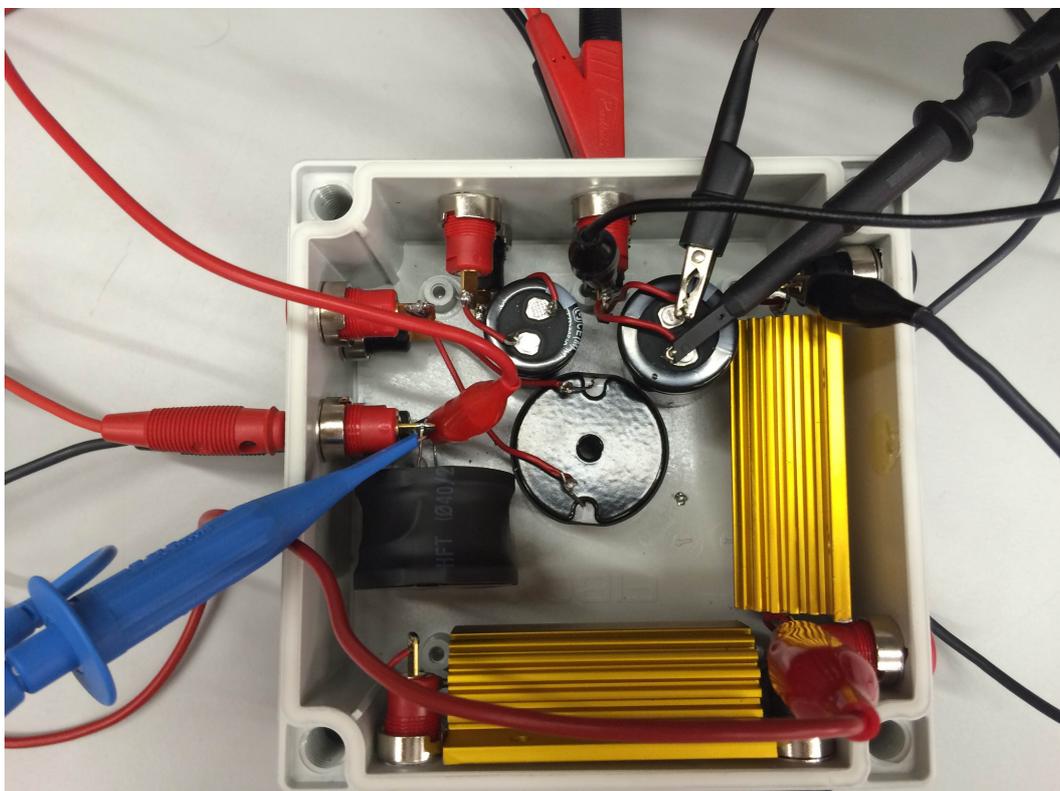


Figura 168 Carga. Conexiones para el convertidor reductor.

8.3.4 Conexiones del puente en H

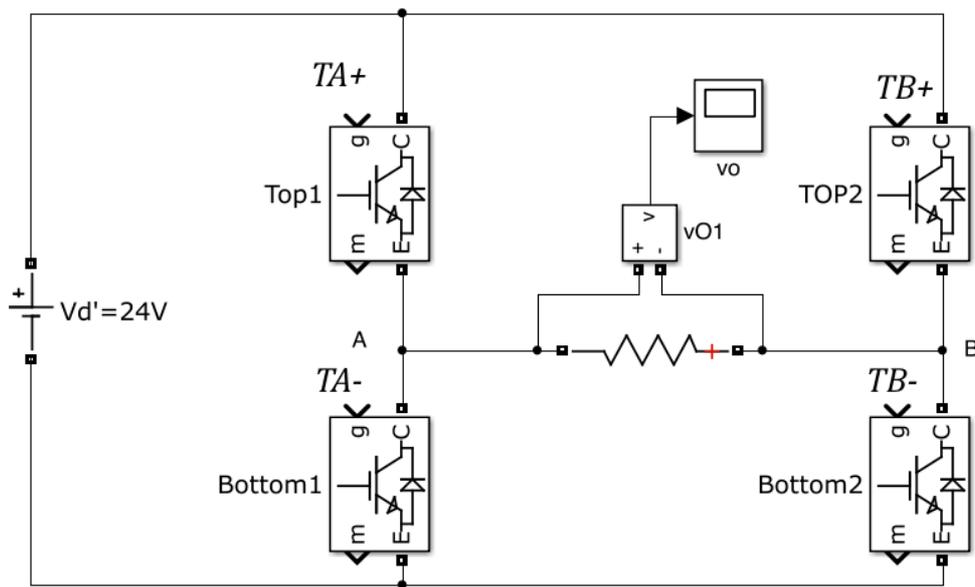


Figura 169 Esquema conexiones para el puente en H.

En la Figura 169 aparece la disposición de las señales a conectar en la parte frontal del Semiteach-IGBT.

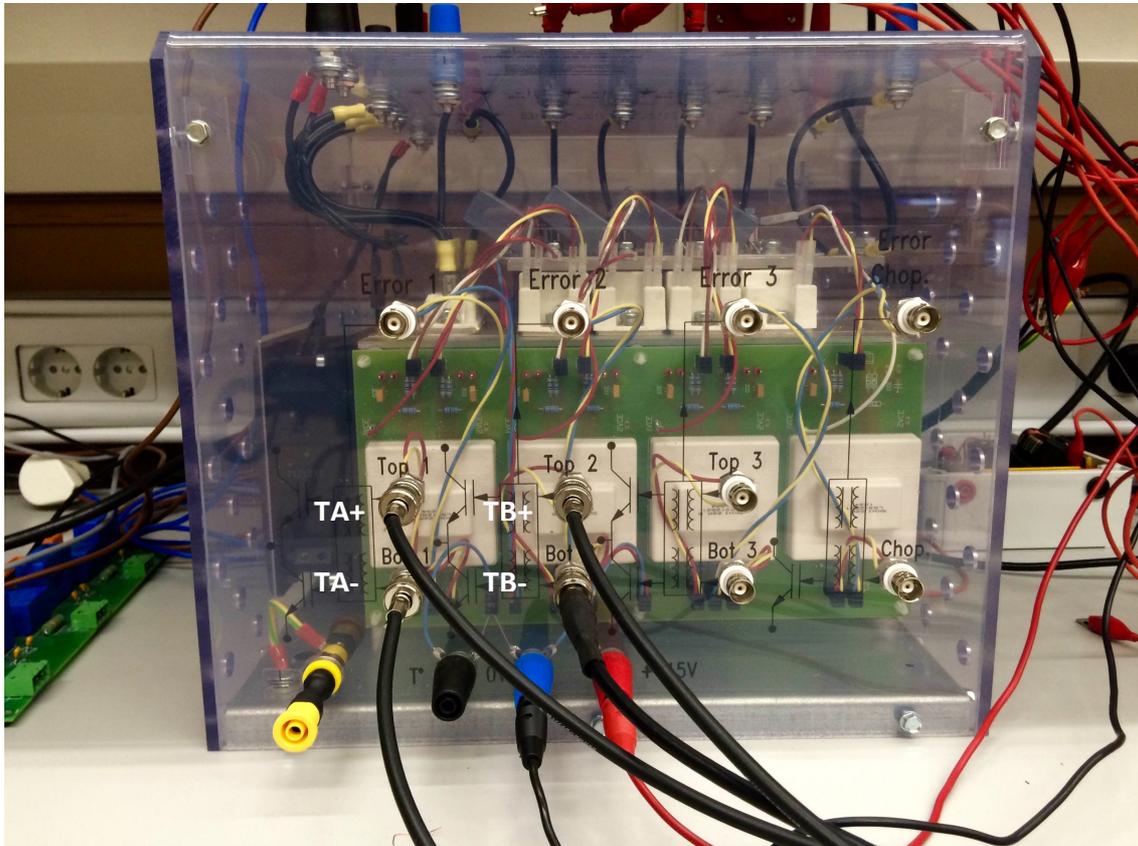


Figura 170 Frontal del equipo Semiteach-IGBT. Conexiones para el convertidor puente en H.

La Figura 171 muestra las etiquetas sobre la parte superior del Semiteach-IGBT.

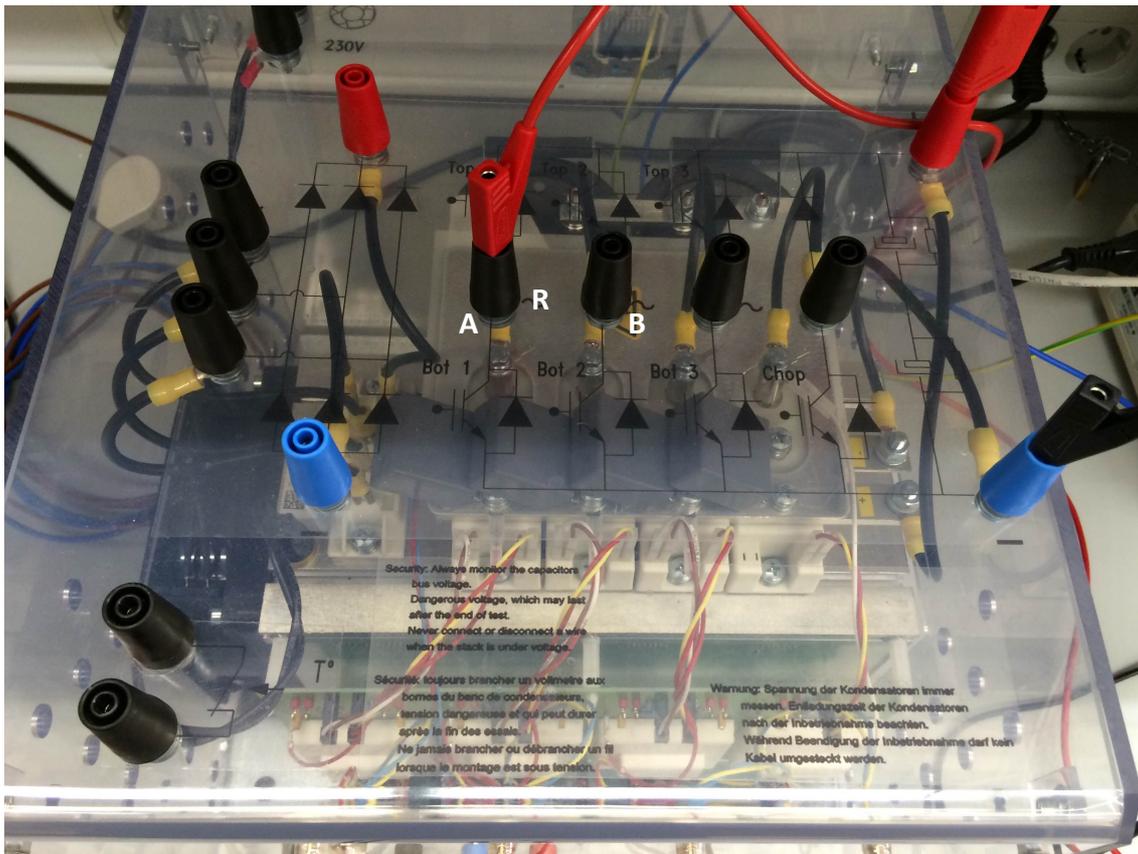


Figura 171 Parte superior del equipo Semiteach-IGBT. Conexiones para el convertidor puente en H.

9. Bibliografía

Avagotech. (s.f.). Recuperado en Febrero de 2015, de Avagotech:
<http://www.avagotech.com/docs/AV00-0254EN>

Digilent. (s.f.). Recuperado en Marzo de 2015, de Digilent:
https://www.digilentinc.com/Data/Products/NEXYS2/Nexys2_rm.pdf

Digilentinc. (s.f.). Recuperado el Septiembre de 2015, de Digilent ADEPT:
<http://www.digilentinc.com/Products/Detail.cfm?NavPath=2,66,69&Prod=ADEPT&CFID=6431938&CFTOKEN=f25c878b85d237a2-F2B12FF7-5056-0201-0265EA39945B6423>

Galindo, R. B. *Sistema HW de control PWM gestionado desde Matlab*. Trabajo Fin de Carrera de la Universidad de Alcalá.

J. Ureña, M. A. Sotelo, F. J. Rodríguez, R. Barea, M. Domínguez, E. Bueno, P. A. Revenga (1999). *Electrónica de Potencia*. Servicio de publicaciones de la Universidad de Alcalá.

Jacinto Jiménez-Martínez, Fulgencio Soto, Esther de Jódar, Jose Villarejo, and Joaquin Roca-Dorda, *A New Approach for Teaching Power Electronics Converter Experiments*, IEEE Transactions on Education, vol. 48, no. 3, pp. 513-519, August 2005.

O. L. Santos. (2011), *Metodología para la investigación en electrónica de potencia basada en una nueva herramienta didáctica*. Universidad de Ibagué, Educación en Ingeniería (12), 80-89.

Semiteach-IGBT, D. (s.f.). *Semikron*. Recuperado el junio de 2015, de Semikron:
<http://shop.semikron.com/out/media/AN8005.pdf>

